



TECHNISCHE
UNIVERSITÄT
WIEN

Einzelphotonen-Lawinendioden für integrierbare optische Empfänger

DISSERTATION

zur Erlangung des akademischen Grades

Doktor der Technischen Wissenschaften

eingereicht von

Dipl.-Ing. Bernhard Steindl

Matrikelnummer 0427574

an der Technischen Universität Wien

Fakultät für Elektrotechnik und Informationstechnik

am Institute of Electrodynamics Microwave and Circuit Engineering

unter der Leitung von

Univ.-Prof. Dr.-Ing. Horst Zimmermann

Wien, 17. Dezember 2019

Bernhard Steindl



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

In der Wissenschaft gleichen wir alle nur den Kindern, die am Rande des Wissens hie und da einen Kiesel aufheben, während sich der weite Ozean des Unbekannten vor unseren Augen erstreckt.

Isaac Newton



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kurzfassung

Der klassische optische Empfänger besteht aus einer Photodiode in Kombination mit einem Transimpedanzverstärker, realisiert als optoelektronisch integrierte Schaltung (engl. *optoelectronic integrated circuit*, OEIC). Um die Eigenschaften der optischen Empfänger zu verbessern, wurden in den letzten Jahren vermehrt Lawinenphotodioden (engl. *avalanche photodiodes*, APDs) eingesetzt. Dabei wird die intrinsische Verstärkung der APD genutzt, um die Empfindlichkeit des Empfängers zu erhöhen. Eine weitere Verbesserung kann dabei durch eine Veränderung des Arbeitspunktes der APD erzielt werden. Betreibt man APDs oberhalb der Durchbruchspannung, im sogenannten Geiger-Modus, ist das Verhältnis von Lichtmenge zur Anzahl der generierten Ladungsträger nicht mehr linear. In diesem Spannungsbereich können bereits sehr kleine Lichtmengen, bis hin zu einzelnen Photonen, eine selbst erhaltende Ladungslawine auslösen, die am Ausgang des Detektors gemessen werden kann. Sie werden daher als Einzelphotonen-Lawinendioden (engl. *single photon avalanche diodes*, SPADs) bezeichnet. Um eine SPAD über der Durchbruchspannung betreiben zu können, ist eine Schaltung notwendig, die die generierte Ladungslawine nach einem Triggerereignis erfasst und die Spannung an der Diode anschließend unter die Durchbruchspannung reduziert. Die Lawine wird somit gestoppt. Anschließend muss die Spannung an der SPAD wieder erhöht werden.

Diese Arbeit befasst sich mit integrierten optischen SPAD-Empfängern in Standard μm CMOS Technologie. Im ersten Schritt wird neben dem Design der SPAD auch auf die Realisierung der notwendigen Schaltungen eingegangen (Quenchingschaltung). Dafür wurden in zwei CMOS Prozessen ($0.35\ \mu\text{m}$ PIN-CMOS und $0.35\ \mu\text{m}$ HV-CMOS) sechs unterschiedliche SPAD-Strukturen und drei Quenchingschaltungen vorgestellt. Für jede der vorgestellten SPAD-Strukturen wurde daraufhin ein eigener OEIC realisiert und untersucht. Die parasitären Effekte der SPAD hängen stark von der produzierten Ladungsmenge während des Lawinendurchbruchs ab. Aus den gewonnenen Messdaten konnte eindeutig gezeigt werden, dass durch eine minimale Detektionsschwelle der Quenchingschaltung die Nachfolgepulswahrscheinlichkeit (engl. *afterpulsing probability*, APP) der SPAD reduziert werden kann. Eine weitere Möglichkeit die APP zu reduzieren ist die Erhöhung der Totzeit. Mit den realisierten Quenchingschaltungen ist es möglich, beide Methoden zu untersuchen. Im nächsten Schritt werden die kompletten SPAD-Empfänger vorgestellt. Jeder der präsentierten Empfänger besteht aus einem Array aus vier SPADs mit einer Quenching-

schaltung für jedes einzelne Segment. Insgesamt wurden fünf Empfänger realisiert und deren Bitfehlerrate und Empfindlichkeit untersucht.

Mit den vorgestellten SPAD-Empfängern konnte erstmals eine Verbesserung der Empfindlichkeit gegenüber APD-Empfängern erzielt werden und demnach ein wichtiger Grundstein für die Entwicklung neuer, moderner Empfängerkonzepte gelegt werden.

Abstract

Standard optical receivers consist of a photodetector combined with a transimpedance amplifier. In optoelectronic integrated circuits (OEICs) the photodetector often is realized as photodiode. In order to increase the performance of the overall optical receiver these photodiodes often were designed as avalanche photodiodes (APDs) in the last few years. Driven in the linear mode the APDs offer an intrinsic amplification and therefore increase the sensitivity of the system. Further improvements can be achieved, when the APDs are driven above their breakdown-voltage in the so called Geiger-mode. In this mode, relation between light and generated carriers is not linear any more. Therefore small amounts of light, even single photons, cause a self-sustaining avalanche. Hence the name single photon avalanche diodes (SPADs). The electrical circuits detecting the resulting carrier avalanches are called quenching circuits, and reduce the bias voltage of the SPAD below the breakdown voltage in case of a hit and therefore quench the avalanche, afterwards the bias voltage is increased again for the next detection.

This work deals with implementation of optical SPAD-receivers in standard μm CMOS technology.

The first part is focused on the SPAD design and the quenching circuit. Six different SPAD structures and three different quenching circuits were designed in two CMOS technologies ($0,35\ \mu\text{m}$ PIN-CMOS and $0,35\ \mu\text{m}$ HV-CMOS). For each SPAD a single OEIC was realised and investigated. The parasitic effects of SPADs strongly depend on the amount of charge produced during the avalanche breakdown. Two different methods for decreasing the APP were investigated. On the one hand, the detection threshold of the quenching circuit was minimized and on the other hand, the dead time, i.e. the minimum time between two detections, was increased.

The complete SPAD receiver OEICs are presented in the final part. All receivers consist of an array of four SPADs in combination with a quenching circuit for every element. Finally, results of the measured bit error rates and sensitivities for all five receivers are presented.

The SPAD receivers exceed sensitivities compared to APD receivers and represent an important step in the evolution of new, modern receiver concepts.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Danksagung

An dieser Stelle möchte ich mich bei allen bedanken, die mich während der Anfertigung dieser Dissertation unterstützt und motiviert haben.

Zuerst möchte ich Herrn Prof. Zimmermann für sein Vertrauen und die langjährige, inspirierende Zusammenarbeit danken.

Lawinen-Photodioden begleiten mich nun schon seit meiner Masterarbeit, in der die ersten Entwurfskonzepte von Wolfgang Gaberl vermessen wurden. Diese Resultate waren Grundstein und Wegweiser für diese Dissertation. Mein besonderer Dank gilt auch Reinhard Enne, mit dessen Unterstützung die ersten Quenchingschaltungen und in weiterer Folge auch der erste SPAD-Empfänger entwickelt wurden. Auch bei Kerstin Schneider-Hornstein und Paul Brandl möchte ich mich für deren Hilfe und Zusammenarbeit bei der Entwicklung der Empfänger bedanken.

Ein weiterer Grundstein war die Entwicklung einer effektiven Messumgebung für die Charakterisierung von SPADs und SPAD-Empfängern. Da gilt mein besonderer Dank Michael Hofbauer, mit dessen Hilfe schrittweise ein automatisiertes Echtzeittestsystem entwickelt wurde.

Auch bei Reinhard, Hergard, Walter und Petra möchte ich mich an dieser Stelle noch einmal für die Korrekturarbeit bedanken. Mein weiterer Dank gilt meinen Eltern Carmen und Walter und meiner Schwester Andrea, sowie meinen Schwiegereltern Riki und Reinhard für deren bedingungslose Unterstützung.

Zu guter Letzt möchte ich mich bei meiner Familie bedanken. Allen voran bei meiner Frau Bettina, die mich auch in schwierigen Phasen uneingeschränkt unterstützt und motiviert hat. Natürlich möchte ich mich auch bei meinen beiden Kindern Sarah und Matthias bedanken (auch wenn sie es noch nicht lesen können ☺), die mir täglich gezeigt haben, was das wichtigste im Leben ist. Ich liebe euch.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Inhaltsverzeichnis

Kurzfassung	v
Abstract	vii
Danksagung	ix
1 Motivation	1
2 Detektion von einzelnen Photonen	5
2.1 Grundlagen und wichtige Kenngrößen	5
2.1.1 Quanteneffizienz und Photon-Detektions-Wahrscheinlichkeit . . .	6
2.1.2 Dunkelzählrate	8
2.1.3 Totzeit	8
2.1.4 Zeitauflösung	8
2.2 Einzelphotonen-Detektoren	8
2.2.1 Photovervielfacher	8
2.2.2 Mikrokanalplatte	9
2.2.3 Detektion von einzelnen Photonen durch supraleitende Nanodrähte	10
2.2.4 Einzelphotonen-Lawinendiode	12
2.2.5 Einsetzbarkeit von Einzelphotonen-Detektoren in einem integrier-	
ten, optischen Empfänger	14
3 Grundlagen von Einzelphotonen-Lawinendioden	15
3.1 Wirkungsweise	15
3.2 Physikalische Eigenschaften und Kenngrößen	17
3.2.1 Durchbruchspannung und Überspannung	17
3.2.2 Photonen-Detektions-Wahrscheinlichkeit	17
3.2.3 Dunkelzählrate	18
3.2.4 Optische Emission	19
3.3 Quenchingschaltungen	19
3.3.1 Passive Quenchingschaltungen	20
3.3.2 Aktive Quenchingschaltungen	21
3.3.3 Kombinierte Quenchingschaltungen	21
3.4 Designkonzepte	23
	xi

3.4.1	Reach-Through Design	23
3.4.2	Planare Designkonzepte	24
4	Datenkommunikation mit einzelnen Photonen	31
4.1	Stand der Technik	31
4.2	Quantenlimit und Empfindlichkeit	33
4.2.1	Potentielle Bitfehlerquellen	34
4.2.2	Abschätzung der minimalen Größe des Arrays	34
4.3	Bandbreite und Totzeit	36
4.4	Aufbau des SPAD-Empfängers	37
4.4.1	Analoge Datenprozessierung	38
4.4.2	Digitale Datenprozessierung	38
5	Realisierte Lawinenphotodioden für Standard-CMOS Technologie	43
5.1	Designkonzepte	43
5.1.1	Randdurchbruch und Guardringkonzepte	44
5.1.2	0,35 μm PIN-Photodioden CMOS Prozess	45
5.1.3	0,35 μm HV-CMOS Prozess	46
5.2	Simulations- und Messergebnisse im linearen Betriebsmodus	50
5.2.1	0,35 μm PIN-Photodioden CMOS Prozess	50
5.2.2	0,35 μm HV-CMOS Prozess	55
5.3	Übersicht	60
6	Realisierte OEICs mit Einzelphotonen-Lawinendioden	63
6.1	Implementierte Quenchingschaltungen	63
6.1.1	Kaskodierte Quenchingschaltung in 0,35 μm CMOS	64
6.1.2	Optimierte Quenchingschaltung in 0,35 μm CMOS	68
6.1.3	Kaskodierte Quenchingschaltung in 0,35 μm HV-CMOS	69
6.2	Messergebnisse im Geiger Betriebsmodus	71
6.2.1	0,35 μm PIN-Photodioden CMOS Prozess	71
6.2.2	0,35 μm HV-CMOS Prozess	79
6.3	Übersicht	85
7	Realisierte Einzelphotonen-Empfänger als OEIC	87
7.1	Empfänger in 0,35 μm CMOS	88
7.1.1	Aufbau und Charakterisierung des Arrays	89
7.1.2	Charakterisierung des Empfängers	92
7.2	Empfänger für hohe Datenraten in 0,35 μm CMOS	96
7.2.1	Aufbau und Charakterisierung des Arrays	98
7.2.2	Integrierte digitale Datenprozessierung	102
7.2.3	Charakterisierung des Empfängers	103
7.3	Empfänger in 0,35 μm HV-CMOS	105
7.3.1	Aufbau und Charakterisierung der Arrays	106
7.3.2	Charakterisierung der Empfänger	113

7.4	Übersicht	116
8	Zusammenfassung und Vergleich mit dem Stand der Technik	121
9	Appendix: Metrologie und Charakterisierungsmethoden	125
9.1	Charakterisierung von Einzelphotonen-Lawinendioden im linearen Betriebsmodus	125
9.1.1	DC-Verhalten	125
9.1.2	Kapazität	127
9.2	Charakterisierung von Einzelphotonen-Lawinendioden	127
9.2.1	Metrologie	127
9.2.2	Umgesetzte Charakterisierungsmethoden	129
9.3	Charakterisierung von SPAD-Empfängern	134
9.3.1	Definition der Empfindlichkeit und Bitfehler-Korrekturverfahren .	134
9.3.2	Messsystem	135
	Abbildungsverzeichnis	139
	Tabellenverzeichnis	144
	Literaturverzeichnis	145
	Lebenslauf	155



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Abkürzungsverzeichnis

APD Lawinenphotodiode, engl. *avalanche photodiode*.

APP Nachfolgepulswahrscheinlichkeit, engl. *afterpulsing probability*.

AQC Aktive Quenchingschaltung, engl. *active quenching circuit*.

ARC Antireflexionsschicht, engl. *anti reflection coating*.

B Bandbreite.

BER Bitfehlerrate, engl. *bit error rate*.

BiCMOS Bipolar CMOS.

CMOS Komplementärer Metall-Oxid-Halbleiter, engl. *complementary metal-oxide-semiconductor*.

DCR Dunkelzählrate, engl. *dark count rate*.

DPC Integrierte Latch-Datenprozessierung, engl. *digital processing circuit*.

FEC Vorwärtsfehlerkorrekturverfahren, engl. *forward error correction*.

FF Füllfaktor.

FPGA Field Programmable Gate Array.

FWHM Halbwertsbreite, engl. *full width at half maximum*.

HV-CMOS Hoch-Volt CMOS.

LAN Lokales Netzwerk, engl. *local area network*.

M Verstärkung, Multiplikationsfaktor.

MCP Mikrokanalplatte, engl. *micro-channel plate*.

NRZ Non-Return-to-Zero.

OCTP Wahrscheinlichkeit für ein optisches Übersprechen, engl. *optical crosstalk probability*.

OEIC Optoelektronisch integrierte Schaltung, engl. *optoelectronic integrated circuit*.

PAM Pulsamplitudenmodulation.

PDP Photon-Detektions-Wahrscheinlichkeit, engl. *photon detection probability*.

PIN Positiv-Intrinsisch-Negativ.

PMT Photovervielfacher, engl. *photomultiplier tube*.

POF Polymere optische Faser.

PQC Passive Quenchingschaltung, engl. *passive quenching circuit*.

PRBS Pseudozufällige binäre Sequenz, engl. *pseudorandom binary sequence*.

QC Quenchingschaltung.

R Responsivität.

RZ Return-to-Zero.

SMU Source Measure Unit.

SNSPD Einzelphoton-Detektor basierend auf supraleitenden Nanodrähten (engl. *Superconducting nanowire single-photon detectors*).

SPAD Einzelphotonen-Lawinendiode, engl. *single photon avalanche diode*.

STI Grabenisolation, engl. *shallow trench isolation*.

TP-Filter Tiefpassfilter.

WLAN Drahtloses lokales Netzwerk, engl. *wireless local area network*.

Kapitel 1

Motivation

Unter optischer Kommunikation versteht man die Übertragung von Daten zwischen einem Sender und einem Empfänger mit Lichtsignalen in Medien wie z.B. einem Wellenleiter oder Luft. Das älteste und sicher auch einfachste System dieser Art ist das Lichtmorsen, indem das Signal durch gezieltes Ein- und Ausschalten der Lichtquelle übertragen wird. Auch in modernen Kommunikationssystemen wird das Licht auf ähnliche Art und Weise moduliert und mittels Glasfasern zum Empfänger übertragen. Durch den enormen Anstieg der übertragenen Datenmenge innerhalb der letzten Jahrzehnte werden Daten heutzutage über ein globales Glasfasernetz übertragen. Durch die Materialeigenschaften der Glasfasern wird dafür eine Wellenlänge von 1310 nm (O-Band) oder 1550 nm (C-Band) verwendet. Für den Endverbraucher (lokale Netze in Gebäuden) gibt es neben lokalen (LAN) und drahtlosen lokalen Netzwerken (WLAN) auch optische Fasersysteme. Für diese „Fiber to Home“-Netzwerke werden polymere optische Fasern (POFs) verwendet, die im Vergleich zu Glasfasern deutlich günstiger sind. Zusätzlich weisen diese Fasern Dämpfungsminima im sichtbaren und im nahen infraroten Spektralbereich (650 nm und 850 nm) auf. Das ist ein weiterer Vorteil, denn es ermöglicht die notwendigen Empfänger in Silizium-Technologie zu realisieren. Neben fasergebundenen Kommunikationssystemen gibt es auch die optische Freiraumkommunikation, wobei die Daten hier über das Medium Luft vom Sender zum Empfänger übertragen werden. Diese Empfänger können ebenfalls in Silizium-Technologie gefertigt werden, da der lizenzfreie Wellenlängenbereich zwischen 400 nm und 700 nm liegt. Silizium hat den entscheidenden Vorteil, dass preisgünstig und qualitativ sehr hochwertige optische Detektoren produziert werden können.

Klassische optische Empfänger bestehen aus einer PIN-Photodiode in Kombination mit einem Transimpedanzverstärker und können aus Gründen wie etwa der billigen Massenproduktion und der Reduktion parasitärer Einflüsse, zusammen mit den dazugehörigen Schaltungen auf einem Chip integriert werden (optoelektronisch integrierte Schaltungen, OEICs). Um die Empfindlichkeit der Empfänger zu erhöhen, werden statt den PIN-Photodioden auch Lawinenphotodioden (engl. *avalanche photodiodes*, APDs) eingesetzt, da bei dieser Diodenstruktur der optisch generierte Strom (Photostrom) zusätzlich verstärkt wird. Durch das Verstärkerrauschen oder das Multiplikationsrauschen

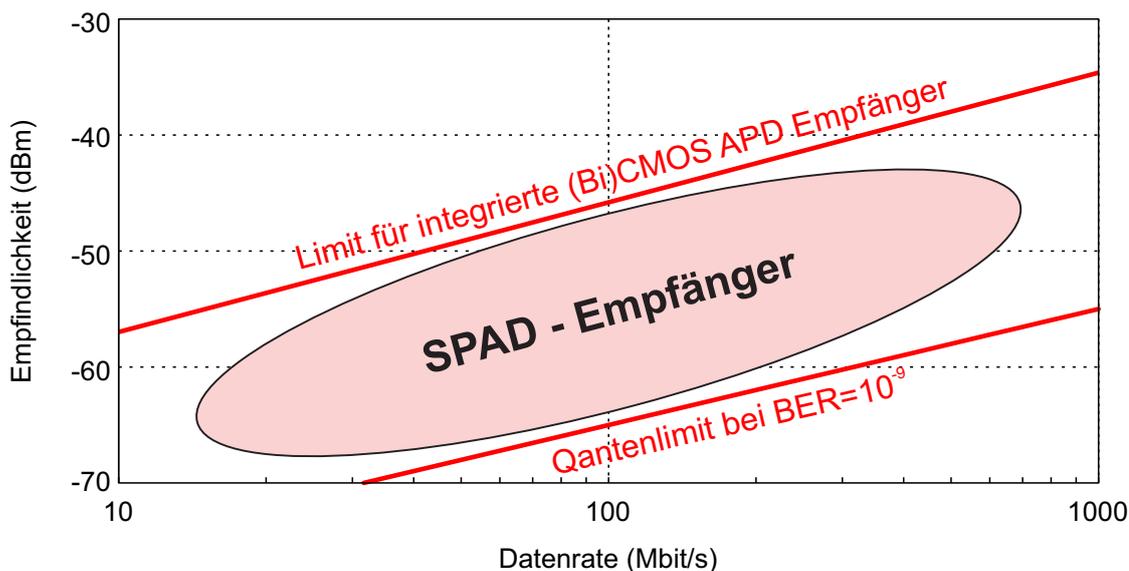


Abbildung 1.1: Einsatzgebiet von integrierbaren Empfängern mit Einzelphotonen-Lawinendioden (SPADs). Quantenlimit bei 635 nm und einer $BER = 10^{-9}$.

der APD, sind diese Empfänger in ihrer erreichbaren Empfindlichkeit beschränkt. In Abbildung 1.1 ist das theoretische Limit der Empfindlichkeit von integrierten Empfängern in CMOS und bipolarer CMOS Technologie (BiCMOS) mit APDs dargestellt [1]. Dieses Limit wurde von den Receivern mit den derzeit besten Empfindlichkeiten abgeschätzt [2] [3]. Zwischen diesem Limit und dem Quantenlimit, das durch die Photonenstatistik bestimmt wird, entsteht eine Lücke von etwa 20 dB. Um diese Lücke zu schließen oder zu reduzieren, muss ein neues Empfängerkonzept entwickelt werden. Für den Entwurf eines solchen Empfängers sind generell zwei Dinge notwendig, ein hochempfindlicher optischer Detektor zur Erfassung von kleinsten Lichtmengen und ein Schaltungskonzept für die Weiterverarbeitung der generierten Strompulse.

Diese Arbeit setzt sich daher aus zwei Teilen zusammen:

Der erste Abschnitt beschäftigt sich mit dem Stand der Technik von Einzelphoton-Detektoren und deren Anwendbarkeit in einem optischen Empfänger. Da der Empfänger als OEIC realisiert werden soll, werden in diesem Kapitel im Speziellen die Eigenschaften von APDs im Geiger-Modus behandelt. Betreibt man eine APD bei Betriebsspannungen über der Durchbruchspannung, kann durch die so genannte Stoßionisation bereits ein einzelnes Elektron-Loch-Paar eine Ladungslawine auslösen, die, in Kombination mit einer geeigneten Schaltung, am Ausgang registriert werden kann. APDs, die in Sperrrichtung über

der Durchbruchspannung betrieben werden, nennt man Einzelphotonen-Lawinendioden (engl. *single-photon avalanche diodes*, SPADs). Durch die hohe interne Verstärkung dieser optischen Sensoren ist dadurch eine weitere Steigerung der Empfindlichkeit möglich.

Im zweiten Teilabschnitt wird zuerst auf die allgemeinen Anforderungen eines SPAD-Empfängers und die Entwicklung des integrierten Gesamtkonzepts eingegangen. Ganz allgemein besteht das in dieser Arbeit vorgestellte Empfängerkonzept aus einem SPAD-Array mit einer geeigneten Quenchingschaltung (QC) für jedes einzelne Segment. Die empfangenen Signale wurden anschließend durch eine geeignete Prozessierungsmethode zu einem einzelnen Ausgangssignal kombiniert. Durch die beschränkte Anzahl der verfügbaren Dotierprofile innerhalb eines CMOS Prozesses ist der Entwurf von SPADs ohne Änderungen des Prozessflows eine Herausforderung. Daher wurden in einem $0,35\ \mu\text{m}$ CMOS PIN-Photodioden Prozess und einem Standard $0,35\ \mu\text{m}$ HV-CMOS Prozess zuerst unterschiedliche SPAD-Konzepte simuliert und deren korrekte Funktion im linearen Betriebsbereich (also als APD) charakterisiert. Für den Betrieb einer APD im Geiger Modus ist eine Quenchingschaltung notwendig, die sicherstellt, dass die generierte Ladungslawine nach einer definierten Zeit abbricht. Dementsprechend musste in den angesprochenen Technologien auch eine entsprechende Schaltung entwickelt werden. Die SPADs wurden in Kombination mit der Quenchingschaltung als OEIC implementiert und charakterisiert. Aus den einzelnen SPADs konnten anschließend unterschiedliche Arrays entworfen werden. Für alle realisierten SPAD-Empfänger wurde die Bitfehlerrate (engl. *bit error rate*, BER) bei unterschiedlichen optischen Leistungen bestimmt und daraus die erreichte Empfindlichkeit für unterschiedliche Datenraten bestimmt. Die erzielten Resultate werden am Ende untereinander, sowie mit dem Stand der Technik von optischen Empfängern verglichen.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 2

Detektion von einzelnen Photonen

Zusätzlich zur optischen Datenkommunikation werden in einer Vielzahl von opto-sensorischen Anwendungen hoch sensitive Detektoren benötigt, mit denen kleine optische Signale, bis hin zu einzelnen Photonen registriert werden können. Diese Detektoren werden auch Einzelphotonen-Detektoren (engl. *single-photon detectors*) genannt. Zu den wichtigsten Anwendungsgebieten zählen neben der Datenkommunikation vor allem Quanteninformati- onsverarbeitung (Quantencomputer, Quantenkryptographie), medizinische Bildgebungs- verfahren und „Time-of-Flight“ basierende Laufzeitmessung.

Dieses Kapitel behandelt die physikalischen Grundlagen und den Stand der Technik von Einzelphotonen-Detektoren.

2.1 Grundlagen und wichtige Kenngrößen

Die Aufgabe eines optischen Detektors ist die Umwandlung der einfallenden optischen Strahlungsenergie in ein elektrisch messbares Signal am Ausgang. Dies kann durch unter- schiedliche Mechanismen geschehen. Für klassische optische Halbleiterdetektoren ist nur der photoelektrische Effekt relevant. Grundsätzlich kann man zwischen zwei Arten dieses Effekts unterscheiden, dem äußeren und dem inneren photoelektrischen Effekt.

Als **äußerer photoelektrischer Effekt** (Photoemission) wird das Freisetzen von elek- trischen Ladungsträgern von der Oberfläche des Detektors bezeichnet. Dieser Effekt wird unter anderem bei Photonenvervielfachern (PMTs) ausgenützt. Allgemein benötigen die einzelnen Photonen für deren Freisetzung eine Energie E_p größer der Austrittsarbeit des Detektormaterials.

Die Grundlage für die Detektion von Licht mittels Photodetektoren bildet die Generation von Ladungsträger-Loch-Paaren innerhalb eines Halbleitermaterials durch die Absorption

von Photonen. Dieser Prozess wird als **interner photoelektrischer Effekt** bezeichnet. Grundlegend für die Absorption eines Photons ist dessen Energie. Nur Photonen mit gleicher oder höherer Energie als die Bandlücke des Detektormaterials ($E_g = 1,12\text{ eV}$ für Silizium bei 300 K) können ihre Energie an ein Valenzelektron abgeben und es so ins Leitungsband anheben. Die so frei gewordenen Elektronen generieren einen elektrischen Strom, der am Ausgang des Detektors gemessen werden kann. Die maximale Wellenlänge die von Silizium absorbiert werden kann, ergibt nach Gleichung 2.1 $\lambda = 1,12\text{ }\mu\text{m}$.

$$E_p = h \cdot f = \frac{h \cdot c_0}{\lambda} \geq E_g. \quad (2.1)$$

$h = 6,626 \times 10^{-34}\text{ Js}$... Planck-Konstante
 $c_0 \sim 3 \times 10^8\text{ m s}^{-1}$... Lichtgeschwindigkeit in Vakuum
 f ... Frequenz des Lichtes (Hz)
 λ ... Wellenlänge (m)

2.1.1 Quanteneffizienz und Photon-Detektions-Wahrscheinlichkeit

Die Quanteneffizienz η beschreibt die Wahrscheinlichkeit mit der ein empfangenes Photon ein Elektron-Loch-Paar erzeugt und somit am Ausgang registriert werden kann. Generell spricht man bei Photodetektoren vom Verhältnis der Anzahl der optisch erzeugten Elektronen N_e (Photostrom I_{ph}) zur Anzahl der einfallenden Photonen N_p .

$$\eta = \frac{N_e}{N_p} = \frac{I_{ph}}{q \cdot \Phi} \leq 1. \quad (2.2)$$

$q \sim 1,602 \times 10^{-19}\text{ C}$... Elementarladung
 $\Phi = \frac{P_{opt}}{h \cdot f}$... Photonenfluss (s^{-1})
 P_{opt} ... optische Leistung (W)

Bei Photodioden wird auch häufig die spektrale Empfindlichkeit, auch als Responsivität (Responsivität (R)) bezeichnet, angegeben. Sie entspricht dem Verhältnis aus dem gemessenen I_{ph} und der eingestrahnten optischen Leistung.

$$R = \frac{I_{ph}}{P_{opt}} = \frac{\eta \cdot q}{h \cdot f} \leq 1. \quad (2.3)$$

Für Einzelphotonen-Detektoren wird statt der Quanteneffizienz generell der Begriff **Photon-Detektions-Wahrscheinlichkeit** (engl. *photon detection probability*, PDP) verwendet. Analog zur Quanteneffizienz wird die PDP durch das Verhältnis von detektierten Photonen N_d zu einfallenden Photonen N_p definiert.

$$PDP(\lambda) = \frac{N_d}{N_p(\lambda)} \leq 1. \quad (2.4)$$

Da nicht jedes eintreffende Photon vom Detektor registriert wird, muss $PDP < 1$ immer gelten. Dafür sind unterschiedliche Mechanismen verantwortlich.

- Das Photon wird an der Detektoroberfläche reflektiert.
- Das Photon wird außerhalb des aktiven Detektorbereichs absorbiert.
- Das Photon transmittiert.
- Das Photon wird im aktiven Bereich absorbiert, aber durch Rekombination oder durch statistische Effekte des Verstärkungsprozesses am Ausgang nicht registriert.

Um eine möglichst hohe PDP des Detektors zu erreichen, muss der Einfluss dieser limitierenden Prozesse minimiert werden.

Reflexionen können mit Hilfe von Antireflexionsschichten (ARC) an der Oberfläche des optisch empfindlichen Bereichs reduziert werden. Es wurde bereits erwähnt, dass nur Photonen mit $E_p \geq E_g$ absorbiert werden können. Des Weiteren muss aber auch die Eindringtiefe α^{-1} der Photonen in das Detektormaterial und daher auch die Dicke der Absorptionsschicht berücksichtigt werden (Lambert-Beer'sches Gesetz). Die Eindringtiefe ist materialabhängig und wird durch den **Absorptionskoeffizient** α repräsentiert. In Abbildung 2.1 ist der Absorptionskoeffizient von unterschiedlichen Halbleitermaterialien in Abhängigkeit der Wellenlänge dargestellt.

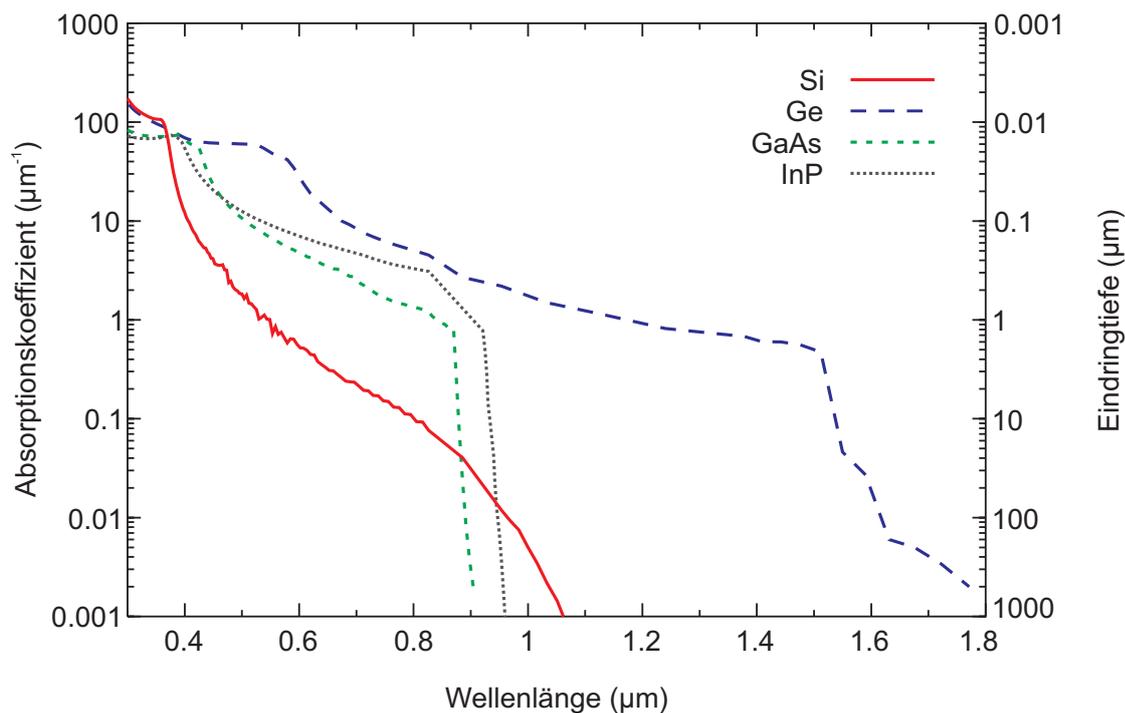


Abbildung 2.1: Absorptionskoeffizient α und Eindringtiefe α^{-1} der wichtigsten Halbleitermaterialien in Abhängigkeit der Wellenlänge.

2.1.2 Dunkelzählrate

Als parasitäre Detektion wird bei Einzelphotonen-Detektoren im Allgemeinen ein nicht optisch generiertes Signal am Ausgang bezeichnet. Da diese Effekte „dunkel“ charakterisiert werden, spricht man auch von der Dunkelzählrate (engl. *dark count rate*, DCR).

2.1.3 Totzeit

Nach jedem Detektionsevent benötigt der Detektor eine gewisse Zeit um für ein nachfolgendes Photon wieder sensitiv zu sein (also bis sein Anfangszustand wiederhergestellt ist). Innerhalb dieses Zeitintervalls kann kein Photon detektiert werden. Es wird daher als Totzeit t_D bezeichnet und limitiert dadurch die maximal mögliche Zählrate $R_{max} = 1/t_D - DCR$. Um mögliche Einflüsse „verlorener“ Triggerereignisse innerhalb t_D zu korrigieren sollte die gemessene Zählrate R_m mit dem Faktor $1/(1 - R_m t_D)$ multipliziert werden [4].

2.1.4 Zeitauflösung

Die Zeitdifferenz zwischen dem Auftreffen des Photons und der Generation des Ausgangssignals von Einzelphotonen-Detektoren unterliegt statistischen Schwankungen. Dieser Effekt wird als Jitter bezeichnet und limitiert die Zeitauflösung des Detektors. Je nach Detektor sind dafür unterschiedliche Ursachen verantwortlich. Bei SPADs sind es vor allem die Eindringtiefe der Photonen, Diffusionsanteile der generierten Ladungsträger und die statistischen Zeitabweichungen des Ionisationsprozesses bzw. des Lawineneffekts. Der Jitter wird als Gauß'sche Kurve beschrieben und durch deren Halbwertsbreite (engl. *full width at half maximum*, FWHM) definiert.

2.2 Einzelphotonen-Detektoren

Zu den wichtigsten Detektoren zählen neben den Einzelphotonen-Lawinendioden auch Photovervielfacher, Mikrokanalplatten und Detektoren basierend auf supraleitenden Nanodrähten. Die wichtigsten Eigenschaften und der Stand der Technik wird in den folgenden Absätzen zusammengefasst.

2.2.1 Photovervielfacher

Der erste bekannte optische Detektor mit Einzel-Photon-Auflösung wurde 1934 von Vladimir K. Zworykin entwickelt und als Photovervielfacher (engl. *photomultiplier tube*, PMT) bezeichnet [5]. PMTs wurden seitdem ständig weiterentwickelt und sind heutzutage kommerziell verfügbar [6]. Sie werden hauptsächlich als Photonendetektoren und in der optischen Spektroskopie verwendet.

Der schematische Aufbau einer PMT ist in Abbildung 2.2 dargestellt. Das einfallende Licht trifft auf die Photo-Kathode, wo die einzelnen Photonen Ladungsträger (Elektronen)

aus der Oberfläche lösen. Verantwortlich dafür ist der äußere photoelektrische Effekt. Die freigesetzten Elektronen werden durch ein starkes elektrisches Feld in Richtung der Anode beschleunigt. Auf dem Weg treffen diese Elektronen auf so genannte Dynoden ($D1-D4$). Trifft ein Elektron auf eine Dynode werden mehrere Sekundärelektronen frei, die weiter in Richtung der nächsten Dynode beschleunigt werden. Die Anzahl an Ladungsträgern nimmt so pro Dynode exponentiell zu und erzeugt an der Anode schließlich einen hohen Strompuls. PMTs waren lange Zeit durch ihre hohe Verstärkung ($M \sim 10^6$) bzw. daraus resultierender hoher PDP und dem geringen Rauschen die einzigen Detektoren, um einzelne Photonen nachweisen zu können. Ein weiterer Vorteil von PMTs ist die gute Zeitaufösung und der weite Spektralbereich von ultraviolettem bis zu infrarotem Licht. Typische PMT-Module erzielen eine maximale PDP von 40 % bei 500 nm Wellenlänge, eine DCR von 100 cps und einen Jitter von 300 ps [6]. Allgemein sind sie neben Nachteilen wie den hohen Produktionskosten und den hohen Betriebsspannungen auch mechanisch fragil. Aufgrund der zusätzlichen Empfindlichkeit gegenüber elektromagnetischen Feldern werden PMTs heutzutage vermehrt durch andere Detektoren ersetzt (z.B. SPADs).

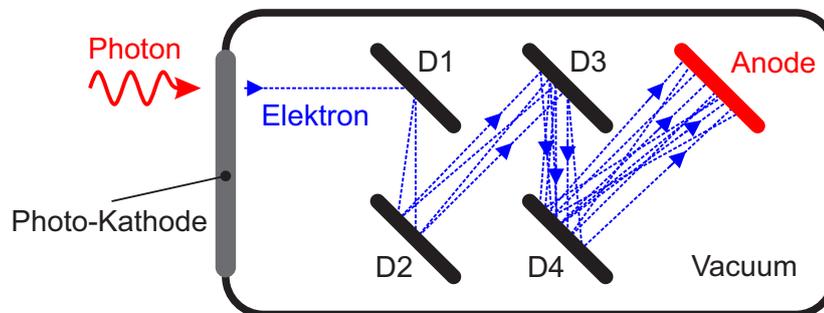


Abbildung 2.2: Schematischer Aufbau eines Photovervielfachers.

2.2.2 Mikrokanalplatte

Mikrokanalplatten (engl. *micro-channel plate*, MCPs) sind eine Weiterentwicklung des Photovervielfachers als zweidimensionales Array [7] [8] [9]. Sie finden vor allem in Bildverstärkern Anwendung. Mit dieser Array-Anordnung wird sichergestellt, dass mehrere einfallende Photonen durch die räumliche Aufteilung gleichzeitig erfasst werden. Jedes einzelne Segment (Kanal) in diesem Array verhält sich wie der Sekundärelektronenvervielfacher einer PMT. Je nach Bauart existieren unterschiedliche Lochdurchmesser von 3 bis 15 μm . Die beiden Plattenaußenseiten bestehen aus einer Metallschicht, an der die Versorgungsspannung angelegt wird. Die Innenwände der einzelnen Segmente bestehen aus Halbleitermaterialien. In jedem Segment stellt sich ein homogenes elektrisches Feld ein. Wird durch ein an der Detektoroberfläche einfallendes Photon ein Photoelektron erzeugt, wird es durch das elektrische Feld zur gegenüberliegenden Plattenseite beschleunigt. Trifft das Elektron auf die Wand des Kanals werden Sekundärelektronen erzeugt, die wiederum beschleunigt werden und durch Wandkollisionen weitere Elektronen herausgeschlagen. Schlussendlich wird dadurch am Ausgang ein messbarer Strompuls erzeugt. Mit einem

Lochdurchmesser von $6\ \mu\text{m}$ und einer Kanallänge von $240\ \mu\text{m}$ konnte ein Jitter von $28,1\ \text{ps}$ erreicht werden [10].

Die Vorteile von MCPs sind wie bei den PMTs ihre hohe Verstärkung bei geringem Rauschen. Hinzu kommt allerdings die bessere zeitliche und räumliche Auflösung. Nachteile sind unter anderem die hohen Betriebskosten (MCPs funktionieren z.B. nur im Hochvakuum) und die hohen Betriebsspannungen. Problematisch für den Fertigungsprozess ist die Haltbarkeit der Kathoden und die Reproduzierbarkeit der Kanäle. Dadurch werden enorme Anforderungen an den Fertigungsprozess gestellt, die sich in hohen Anschaffungspreisen niederschlagen.

2.2.3 Detektion von einzelnen Photonen durch supraleitende Nanodrähte

Innerhalb der letzten zwei Jahrzehnte wurden Einzelphotonen-Detektoren basierend auf supraleitenden Nanodrähten (engl. *Superconducting nanowire single-photon detectors*, SNSPDs) veröffentlicht. 2001 wurden die ersten Ergebnisse eines SNSPD bei einer Wellenlänge $810\ \text{nm}$ von Gregory Gol'tsman publiziert [11]. Auf einer $5\ \text{nm}$ dicken Schicht aus einem supraleitenden Material (NbN) wurde ein $0,2\ \mu\text{m}$ breiter und $1\ \mu\text{m}$ langer Nanodraht erzeugt. Bei einer Temperatur von $4,2\ \text{K}$ und vernachlässigbarer DCR ($< 0,001\ \text{cps}$) konnte so eine Quanteneffizienz von $20\ \%$ bei einer Wellenlänge von $810\ \text{nm}$ erzielt werden. Im Vergleich zu den zuvor erwähnten Einzelphotonen-Detektoren können SNSPDs eine hohe PDP vom ultravioletten bis in den mittleren infraroten Wellenlängenbereich erreichen (Weiterentwicklungen können auch eine PDP von über $90\ \%$ erreichen [12] [13]). Zusätzlich können sehr niedrige Dunkelzählraten und ein sehr geringer Jitter erzielt werden [14] [15]. Die dominierenden Anwendungsbereiche sind vor allem Quantenkryptographie [16], Quantencomputer [17] und optische Weltraum-Boden-Kommunikationssysteme im infraroten Wellenlängenbereich [18] [19] [20] [21] [22].

Die Photonendetektion eines SNSPDs basiert auf einem Phasenübergang zwischen dem supraleitenden und normalen Betriebszustand in einem stromdurchflossenen Nanodraht. Diese Nanodrähte sind typischerweise $0,1\ \mu\text{m}$ bis $0,2\ \mu\text{m}$ breit und werden mittels Lithographieverfahren aus einer dünnen supraleitenden Schicht gefertigt. Für den Betrieb ist eine Betriebstemperatur unterhalb der Sprungtemperatur des supraleitenden Materials notwendig [11].

Das Funktionsprinzip ist schematisch in Abbildung 2.3a dargestellt. Anfänglich muss der Nanodraht unter die für den supraleitenden Betrieb kritische Temperatur abgekühlt werden. In diesem Zustand stellt sich ein Strom ein, der unterhalb des kritischen Schwellwertes liegt (i). Trifft ein Photon mit ausreichend Energie auf den supraleitenden Nanodraht, baut sich eine Widerstandsbarriere innerhalb des Drahtes auf (ii). Der Strom muss durch diese Barriere ausweichen und die lokale Stromdichte in den Ausweichrouten steigt über den kritischen Wert (iii). Dadurch kann sich die Widerstandsbarriere bis an den Rand

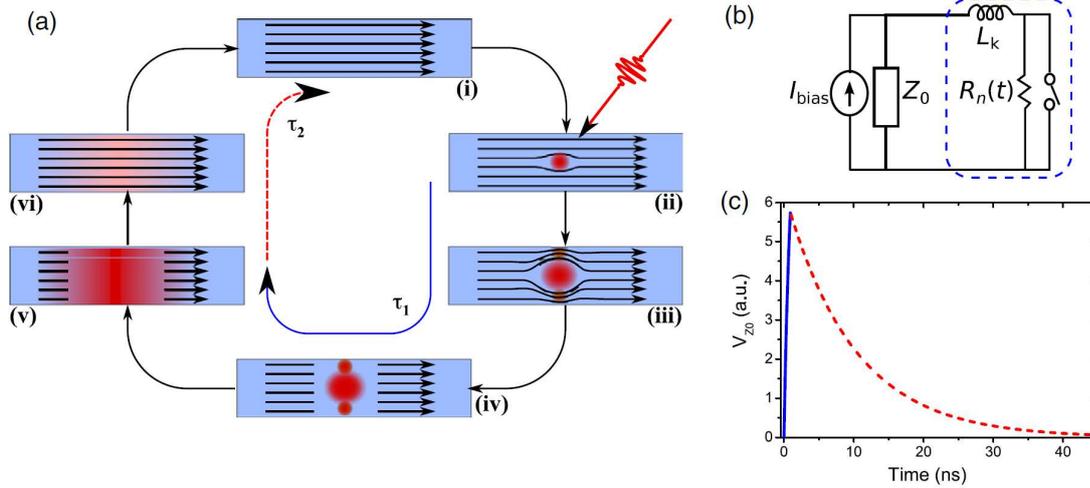


Abbildung 2.3: a) Schematisches Funktionsprinzip eines SNSPDs b) elektrisches Ersatzschaltbild c) resultierender Ausgangspuls [15] © 2012 IEEE.

des Nanodrahtes ausbreiten (iv). Joulesche Erwärmung durch den DC-Strom steigert das Wachstum der Widerstandsbarriere entlang der Achse des Nanodrahtes zusätzlich bis der Stromfluss blockiert wird und der Biasstrom durch eine externe Schaltung abgeleitet wird (v). Das ermöglicht der Widerstandsbarriere zu schrumpfen bis der supraleitende Zustand wiederhergestellt ist und der DC-Strom seinen Anfangswert erreicht hat (vi).

Ein einfaches elektrisches Ersatzschaltbild ist in Abbildung 2.3b dargestellt. L_k und $R_n(t)$ repräsentieren die Induktivität und den zeitabhängigen Widerstand innerhalb des mit I_{bias} gebiasteten Nanodrahtes. Die Absorption eines Photons wird durch Öffnen des Schalters initiiert. Die resultierende Ausgangsspannung wird an der Ladeimpedanz Z_0 erzeugt. Ein repräsentatives Ausgangssignal des Simulationsmodells ist in 2.3c dargestellt. Die Anstiegszeit des dargestellten Spannungspulses wird durch die RL-Zeitkonstante τ_1 begrenzt und repräsentiert die Reduktion des I_{bias} zu I_r durch die Widerstandsbarriere. Für die Erholungspause, d. h. dem erneuten Anstieg des Stromes, bis in den supraleitenden Zustand, wird durch das Schließen des Schalters eingeleitet. Diese Erholungsphase wird durch die Zeitkonstante τ_2 bestimmt.

$$\tau_1 = \frac{L_k}{Z_0 + R_n(t)}. \quad (2.5)$$

$$\tau_2 = \frac{L_k}{Z_0}. \quad (2.6)$$

Seit der ersten Veröffentlichung wurden SNSPDs ständig weiterentwickelt. Zum einen wurde mittels mäanderförmiger Anordnung der Nanodrähte die aktive Fläche erhöht [15]. Dabei sind eine homogene Form über die komplette Länge der Struktur essentiell, da sonst

die Empfindlichkeit negativ beeinflusst wird [23]. Zum anderen kann durch den gezielten Einsatz von optischen Resonatoren (engl. *optical cavity*), ARCs und Wellenleitern die PDP weiter erhöht werden. Bei einer Temperatur von 1,8 K, konnte K. M. Rosfjord [24] eine PDP von 57 % bei 1550 nm bzw. 67 % bei 1064 nm erzielen. Der Detektor besteht aus einer Mäanderstruktur mit einer aktiven Fläche von $3,3 \mu\text{m} \times 3,0 \mu\text{m}$. Der Draht ist 100 nm breit bei einem Abstand von ebenfalls 100 nm.

Weitere Verbesserungen hinsichtlich der PDP im sichtbaren und nahen infraroten Bereich wurden unter anderem durch die Verwendung anderer supraleitender Materialien in Kombination mit einem optischen Resonator erreicht. Von F. Marsili [12] wurden WSi Nanodrähte auf einem optischen Stack, bestehend aus einer TiO_2 und einer SiO_2 Schicht, verwendet. Für 1550 nm konnte so eine maximale PDP von 93 % bei 2 K erreicht werden. In [13] wurde im optischen Resonator eines NbN SNSPD-Detektors ein Bragg-Spiegel bestehend aus 15 periodischen $\text{SiO}_2/\text{Ta}_2\text{O}_5$ Schichten verwendet, um die PDP zu optimieren. Bei 1550 nm und 1,8 K konnte so eine PDP von 92,1 % erreicht werden.

Durch die gute zeitliche Auflösung (niedriger Jitter) bei gleichzeitiger niedriger Dunkelzählrate sind SNSPDs auch für Einzelphoton-Anwendungen mit hohen Datenraten bzw. Zählraten ein attraktives Forschungsgebiet. Von D. Rosenberg [25] wurde ein glasfasergekoppeltes SNSPD System mit einer maximalen PDP von 68 % für 1550 nm bei einer Zählrate von 100 Mcps beschrieben ($t_D = 5 \text{ ns}$). Die Betriebstemperatur betrug dabei 2,5 K. Es konnte zusätzlich ein Jitter kleiner 80 ps und eine DCR im kcps-Bereich erreicht werden.

2.2.4 Einzelphotonen-Lawinendiode

Einzelphotonen-Lawinendioden erreichen ähnlich wie SNSPDs eine hohe PDP im sichtbaren bzw. nahen infraroten Wellenlängenbereich und eine hohe zeitliche Auflösung (je nach Designkonzept 20 ps – 400 ps). Typische Anwendungsgebiete sind unter anderem Fluoreszenz-Lebensdauer-Mikroskopie (FLIM) [26], Quantenkryptographie [27], Positronen-Emissions-Tomographie (PET) [28] und optische Freiraum- bzw. fasergekoppelte Datenkommunikation [1] [29] [30] [31] [32].

SPADs bestehen im Wesentlichen aus der Kombination einer elektrischen Löschschaltung (Quenchschaltung) mit einer Lawinenphotodiode, die im Geiger-Modus (d.h. bei einer Betriebsspannung über der Durchbruchspannung) arbeitet. APDs können im Gegensatz zu Standard Photodioden (z.B. PIN-Dioden) die optisch generierten Ladungsträger-Loch-Paare verstärken. Verantwortlich dafür ist der Lawineneffekt. In p-n Übergängen wurden dessen Auswirkungen auf Einzelphotonen erstmals 1963 untersucht [33] [34]. Es konnten die physikalischen Grundlagen der Pulsgeneration, erzeugt durch absorbierte Photonen oder parasitären Effekten wie thermisch generierten Pulsen oder Nachfolgepulsen, nachgewiesen werden. Zusätzlich wurde ein Modell für die Wirkungsweise von APDs bei einem Betrieb über der Durchbruchspannung (V_{DB}) erstellt [34]. Die ersten Silizium-APDs und die grundlegenden statistischen Eigenschaften des Lawineneffekts konnten in den 1970er Jahren von R.J. McIntyre und P. P. Webb veröffentlicht werden [35] [36]. Des Weiteren konnten in [37] die ersten Pulse durch Einzelphotonen einer APD gemessen werden. Die

ersten Silizium SPADs wurden 1981 von S. Cova [38] und 1985 von R.J. McIntyre [39] veröffentlicht.

Hinsichtlich des strukturellen Aufbaus und der verwendeten Fertigungstechnologie kann generell zwischen reach-through-APDs und planaren Designkonzepten unterschieden werden. Diese Konzepte und deren Weiterentwicklungen sind in Abschnitt 3.4 ausführlich beschrieben. Planare Prozesse und im speziellen Standard CMOS Prozesse schränken zwar die Designvarianten der SPADs maßgeblich ein (es können nur die verfügbaren Dotierprofile des CMOS Prozesses für das SPAD-Konzept verwendet werden), der entscheidende Vorteil ist aber die Integrierbarkeit der SPAD zusammen mit elektrischen Schaltungen in einem OEIC. Der klassische CMOS-kompatible Aufbau einer SPAD ist in Abbildung 2.4a dargestellt (unter anderem angewendet in [40] [41] [42]). Er besteht im Wesentlichen aus einem hoch p dotierten Gebiet (p^+) und einer n dotierten Wanne auf einem p-Substrat. Die Multiplikation findet an der Grenzschicht zwischen p^+ und n-Wanne statt. Der Vorteil dieses Aufbaus ist die elektrische Isolation der SPAD durch den zusätzlichen p-n Übergang zwischen n-Wanne und p-Substrat. Aufgrund der Eindringtiefe der Photonen ist die PDP durch den dünnen, verarmten Absorptionsbereich (Raumladungszone) der Photonen beschränkt. Trotzdem konnte in [42] eine maximale PDP von 55 % bei 420 nm gemessen werden. Um die PDP zu erhöhen können auch HV-CMOS Prozesse oder CMOS Prozesse für PIN-Photodioden verwendet werden. Diese Prozesse weisen oftmals eine dicke p dotierte epitaktische Schicht (epi) an der Oberfläche des p-Substrats auf (einige μm). Im Gegensatz zu Abbildung 2.4a wird die Kathode durch ein n dotiertes Gebiet an der Oberfläche erzeugt. Gelingt es durch geeignete Wannenkombinationen die komplette epi-Schicht zu verarmen, entsteht ein, im Vergleich zum klassischen Schichtenaufbau, deutlich breiterer Absorptionsbereich (siehe Abschnitt 3.4.2). Die höchste PDP für eine CMOS SPAD im grünen Spektralbereich wurde in [43] veröffentlicht (siehe Abbildung 2.4b). Bei einer Überspannung von 12 V und einer Wellenlänge von 560 nm betrug die PDP 72 %.

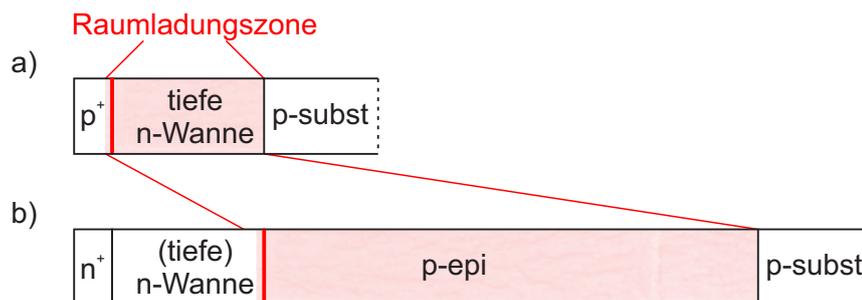


Abbildung 2.4: Beispiele für den Schichtenaufbau von planaren CMOS APDs: a) p^+ /tiefe n-Wanne nach [40] [41] [42] b) tiefe n-Wanne/p-epi nach [43].

2.2.5 Einsetzbarkeit von Einzelphotonen-Detektoren in einem integrierten, optischen Empfänger

Wie bereits gezeigt wurde, gibt es eine Vielzahl von Möglichkeiten einzelne Photonen im sichtbarem und nahen infraroten Spektralbereich zu detektieren. PMTs und MCPs scheiden aufgrund der äußeren Abmessungen, den notwendigen Betriebsspannungen, der Fragilität und den Kosten als Detektor für einen optischen Empfänger aus. Trotz der hohen PDP und obwohl bereits optische Kommunikationssysteme mit SNSPDs realisiert wurden, scheidet auch dieser optische Sensor für den Massenmarkt aus. Die Gründe dafür sind unter anderem die kryogenen Betriebstemperaturen und die hohen Fabrikationskosten. Durch die hohe PDP im gewünschten Spektralbereich, den moderaten Rauscheigenschaften, der Integrierbarkeit und auch der geringen Produktions- und Betriebskosten sind SPADs derzeit die einzige brauchbare Option für einen optischen Empfänger, der dem Quantenlimit näher kommt.

Kapitel 3

Grundlagen von Einzelphotonen-Lawinendioden

Dieses Kapitel befasst sich anfänglich mit der Wirkungsweise von SPADs. Danach wird auf die unterschiedlichen Quenchingschaltungen und die wichtigsten physikalischen Eigenschaften bzw. Kenngrößen eingegangen. Anschließend werden noch die wichtigsten Designkonzepte und der Stand der Technik von SPADs zusammengefasst.

3.1 Wirkungsweise

Versorgt man einen p-n-Übergang in Sperrrichtung, dann bildet sich eine Zone mit hoher interner Feldstärke (E). Erreicht ein Ladungsträger diesen Bereich wird er durch das elektrische Feld beschleunigt und nimmt daher kinetische Energie auf. Erreicht die Feldstärke bzw. die aufgenommene kinetische Energie einen kritischen Wert können durch Stoßprozesse mit der Gitterstruktur weitere Ladungsträgerpaare erzeugt werden. Diesen Effekt nennt man Stoßionisation (engl. *impact ionisation*) und er tritt bei Silizium bei etwa $E_{krit} \sim 2 \times 10^5 \text{ V cm}^{-1}$ auf [44]. Mit steigender Sperrspannung erhöht sich die Wahrscheinlichkeit für die Stoßionisation eines Ladungsträgers und dadurch auch die Anzahl der generierten Ladungsträger (Verstärkung oder Multiplikationsfaktor, M). Bei solchen Stoßkaskaden (Ladungslawine) kommt es zu einem exponentiellen Anstieg an Ladungsträgern. Die Stoßionisation wirkt auf Elektronen und Löcher gleichermaßen, das heißt auf diese Weise können Ladungsträger im Leitungsband sowie im Valenzband vervielfältigt werden. Generiert ein Elektron ein Elektron-Loch-Paar wird das erzeugte Loch in die Gegenrichtung beschleunigt (bezogen auf das Elektron). Nimmt dieses Loch wiederum genügend Energie auf, kann ein weiteres Elektron-Loch-Paar erzeugt werden. Diese intrinsische positive Rückkopplung erhöht die statistischen Fluktuationen des Multiplikationsprozesses und dadurch das Multiplikationsrauschen einer APD im linearen Betrieb [45]. Das Verhältnis der Ionisationskoeffizienten k von Löchern α_p und Elektronen

α_n wird als k-Faktor bezeichnet und liegt bei Silizium bei etwa 0,02 ($\alpha_p < \alpha_n$).

$$k = \frac{\alpha_p}{\alpha_n}. \quad (3.1)$$

In Abbildung 3.1a ist der typische Verlauf der Verstärkung in Abhängigkeit der Sperrspannung abgebildet. Generell kann man zwischen drei unterschiedlichen Arbeitsbereichen unterscheiden. Dem **PIN-Bereich** bei $M = 1$, dem **linearen Bereich** (APD) und dem **Geiger Modus** $M \rightarrow \infty$ (SPAD).

Wichtig dafür ist eine exakte Definition der Durchbruchspannung V_{DB} . Für APDs wird V_{DB} bei einem Dunkelstrom von $1 \mu\text{A}$ oder $10 \mu\text{A}$ festgelegt. Erhöht man die Sperrspannung über V_{DB} steigt die Verstärkung sprunghaft an (realistisch sind Werte von $M \geq 10^6$) und als Reaktion auf ein absorbiertes Einzelphoton wird durch die hohe Verstärkung ein messbarer makroskopischer Strom erzeugt ($\sim \text{mA}$). Die positive Rückkopplung wird hier gezielt ausgenutzt und die Wirkungsweise der APD ähnelt einer bistabilen Schaltung (siehe Abbildung 3.1b). Dieser Bereich wird als Geiger Modus bezeichnet (benannt nach dem Geiger-Müller Zähler).

Befindet sich die APD im Geiger Modus, muss die Betriebsspannung (V_B) nach einem Lawinendurchbruch (ON) unter die Durchbruchspannung reduziert werden um die entstandene Ladungsträgerlawine zu unterbrechen. Die Diode muss „gequencht“ werden. Anschließend muss die Betriebsspannung wieder über die Durchbruchspannung erhöht werden, um weitere Photonen detektieren zu können (OFF). Innerhalb der Zeitspanne zwischen dem Start der Quenchphase t_Q und dem Ende der Aufladephase t_R (die SPAD hat die eingestellte Betriebsspannung wieder vollständig erreicht) können keine Photonen detektiert werden. Die Totzeit ist durch $t_D = t_Q + t_{hold-off} + t_R$ definiert. Um diesen Funktionsablauf zu gewährleisten werden Quenchschaltungen benötigt. Mit einer Wartezeit $t_{hold-off} > 0$ wird t_D zusätzlich verlängert. $t_{hold-off}$ kann bei aktiven und kombinierten Quenchschaltungen auch extern definiert werden.

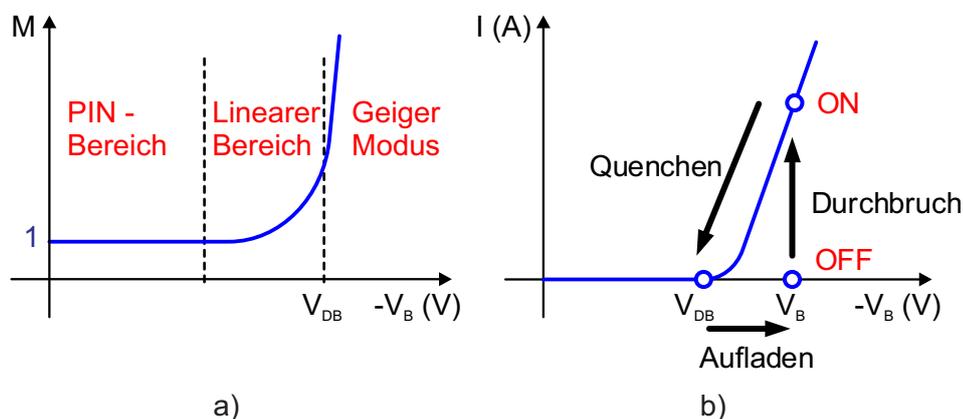


Abbildung 3.1: Funktionsprinzip einer Einzel-Photon-Lawinendiode a) Verstärkung versus Sperrspannung b) Verhalten bei einem Betrieb über der Durchbruchspannung (Quenchereffekt).

3.2 Physikalische Eigenschaften und Kenngrößen

In Abschnitt 2.1 wurden bereits die physikalischen Grundlagen und die wichtigsten Parameter für optische Detektoren zusammengefasst. Im Fall von Einzelphoton-Lawinendioden müssen noch zusätzliche Effekte berücksichtigt werden.

3.2.1 Durchbruchspannung und Überspannung

Allgemein erreicht ein p-n-Übergang den Zustand des Lawinendurchbruchs, wenn die Betriebsspannung so hoch ist, dass die generierte Verstärkung oder Multiplikation unendlich erreicht ($M \rightarrow \infty$ für $V_B = V_{DB}$). Diese Bedingung ist dann erfüllt, wenn die mittlere Ionisierung pro freiem Ladungsträger, integriert über die Weite der Raumladungszone ($W_{RLZ} = W_M + W_A$) des p-n-Übergangs, 1 erreicht. Die mittlere Weglänge die ein Ladungsträger zurücklegen muss, um durch Ionisation einen weiteren Ladungsträger zu erzeugen ist durch den Ionisationskoeffizienten beschrieben. Weist das verwendete Halbleitermaterial der Diode unterschiedliche Ionisationskoeffizienten für Elektronen α_n und Löcher α_p auf, ist die Bedingung für einen Lawinendurchbruch durch das Ionisationsintegral definiert (Prozessinitiierung durch ein Elektron) [44].

$$\int_0^{W_{RLZ}} \alpha_n \exp\left[-\int_x^{W_{RLZ}} (\alpha_n - \alpha_p) dx'\right] dx = 1 - \frac{1}{M} \xrightarrow{M \rightarrow \infty} 1 \quad (3.2)$$

Bei zunehmender Temperatur nehmen auch die Gitterschwingungen im Halbleiterkristall zu und die mittlere freie Weglänge sinkt. Die Ladungsträger können daher weniger potentielle Energie aufnehmen und die Ionisationsrate sinkt [46]. Eine Erhöhung der Temperatur führt daher zu einer erhöhten Durchbruchspannung (1,8 V pro 1 °C und 100 µm Raumladungszone [36]).

Die Differenzspannung $V_{EX} = V_B - V_{DB}$ wird als Überspannung (engl. *excess bias voltage*) bezeichnet. Nahezu alle SPAD-Parameter sind von der Überspannung abhängig. Die effektive Überspannung ist nicht nur von der Durchbruchspannung selbst, sondern auch vom Aufbau der SPAD abhängig. Mit anderen Worten, eine $V_{EX} = 6,6$ V ist bei einer Durchbruchspannung von 20 V höher einzustufen als bei einer SPAD mit $V_{DB} = 200$ V. Ähnliches gilt auch für den Aufbau. Betrachtet man die elektrischen Feldverteilungen in Abbildung 3.2, wird klar, dass für eine vergleichbare Verstärkung die Überspannung für die SPAD mit dicker Absorptionszone (rechts) höher sein muss. Die Überspannung ergibt sich aus Fläche zwischen dem Verlauf bei $V_B = V_{DB}$ (schwarz) und $V_B = V_{DB} + V_{EX}$ (blau). Die SPAD-Performanz wird also nicht allein durch V_{EX} beeinflusst, sondern in Abhängigkeit von V_{EX}/V_{DB} [47] [48].

3.2.2 Photonen-Detektions-Wahrscheinlichkeit

Es wurde bereits in Abschnitt 2.1.1 erwähnt, dass nicht jedes Photon eine messbare Reaktion am Ausgang eines optischen Detektors verursacht. Bei Einzelphotonen-Lawinendioden ist die Photon-Detektions-Wahrscheinlichkeit oder PDP im Wesentlichen durch die

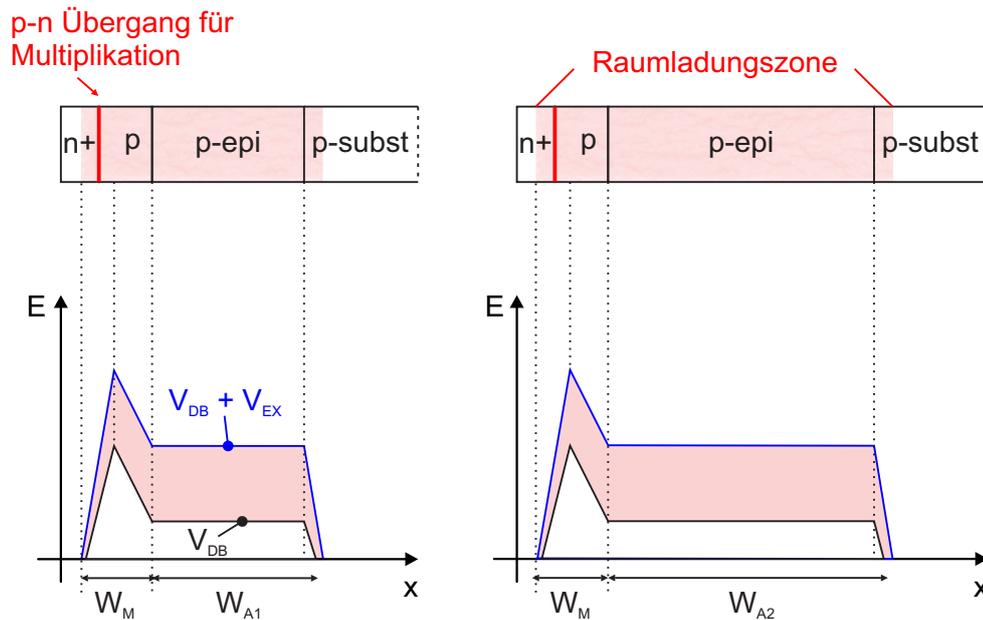


Abbildung 3.2: Schematischer Aufbau einer SPAD (oben) mit Darstellung des elektrischen Feldes (unten) für zwei unterschiedliche Dicken des verarmten Absorptionsbereichs ($W_{A1} < W_{A2}$) bei einer Betriebsspannung von V_{DB} (schwarz) bzw. $V_{DB} + V_{EX}$ (blau).

Wahrscheinlichkeit für die Absorption eines Photons und durch die Eigenschaften des Lawineneffektes bestimmt. Selbst wenn durch ein absorbiertes Photon der Lawinenprozess gestartet wurde, können innerhalb der initiierten Ladungslawine durch die statistischen Schwankungen des Ionisationsprozesses einzelne Verzweigungen der Stoßkaskade unterbrochen werden. Die erzielte Verstärkung ist dadurch zu gering um einen makroskopischen Strom zu erzeugen. Ein geeignetes Modell für die Berechnung der PDP wurde von M. Fishburn erstellt [4]. Die Wahrscheinlichkeit mit der eine Ladungslawine den kompletten Querschnitt der Multiplikationszone durchläuft (engl. *breakdown triggering probability*, P_D) und dabei die parasitäre Kapazität der SPAD entlädt, hängt von der Verteilung des elektrischen Feldes und dem Ionisationskoeffizienten ab. Die P_D steigt bei Erhöhung der internen Feldstärke an. Mit anderen Worten bei einer Erhöhung der Überspannung steigt die Photon-Detektions-Wahrscheinlichkeit [49] [50].

3.2.3 Dunkelzählrate

Die „dunkel“ generierten und poissonverteilten Ausgangspulse sind die primäre Rauschquelle von SPADs, deren zeitlicher Mittelwert als **Dunkelzählrate** (DCR) bezeichnet wird. Prinzipiell muss hierbei zwischen zwei Ursachen unterschieden werden.

Eine **unkorrelierte Pulsverteilung** wird bei SPADs durch unterschiedliche Effekte verursacht. Die Shockley-Read-Hall-Theorie [44] beschreibt die Wechselwirkungen

zwischen Ladungsträgern und Gitterdefekten bzw. Ladungsfallen (engl. *charge traps*) des Halbleitermaterials mit Hilfe von erlaubten Energiezuständen in der Mitte der Bandlücke. Die Anzahl an Ladungsträgerpaaren, die innerhalb dieser Generations-Rekombinations-Zentren entstehen, ist stark temperaturabhängig [51]. Eine Erhöhung der Temperatur um 10°C bewirkt eine Verdopplung der DCR. Abhängig von der elektrischen Feldverteilung innerhalb der SPAD wird die DCR durch weitere Effekte zusätzlich erhöht [52]. Durch den Poole-Frenkel-Effekt steigt für hohe lokale elektrische Feldstärken der Emissionsgrad der Generations-Rekombinations-Zentren. Bei sehr hohen Feldstärken kann es zusätzlich zu Phonon-unterstütztem Tunneln und direktem Band-zu-Band Tunneln kommen. Diese Effekte sind vor allem für SPADs mit hoher interner elektrischer Feldstärke dominant ($\geq 1\text{ MV cm}^{-1}$) und zeigen nahezu keine Temperaturabhängigkeit [53] [44] [54].

Bei SPADs treten auch **korrelierte Pulsverteilungen** in Form von Nachfolgepulsen (engl. *afterpulses*) auf [55]. Sie entstehen durch Ladungsfallen zwischen der Bandmitte und der Bandkante besser bekannt als „deep level traps“. In diesen Fallen können während des Durchbruchs Ladungsträger gespeichert werden, die nach dem Abklingen der primären Lawine frei gegeben werden und eine zusätzliche, parasitäre Sekundärlawine erzeugen. Die Lebenszeit dieser Ladungsträger liegt im Bereich weniger Nanosekunden. Die Wahrscheinlichkeit für einen Nachfolgepuls (engl. *afterpulsing probability*, APP) ist demnach abhängig von der Totzeit des Detektors. Für lange Totzeiten kann so der korrelierte Rauschanteil eliminiert werden, die maximale Zählrate wird aber dadurch stark beschränkt. Ein Abkühlen der SPAD führt zu einer verbesserten DCR, erhöht aber gleichzeitig auch die Lebenszeit der Ladungsträger innerhalb der Traps exponentiell. Die notwendige Totzeit um Afterpulsingeffekte zu vermeiden wird dadurch maßgeblich erhöht. Die Population der besetzten Ladungsfallen steigt linear mit der produzierten Ladung durch den Lawinenprozess. Durch eine kurze Reaktionszeit der verwendeten Quenching-Schaltung kann die Ladungslawine frühzeitig unterbrochen werden. Die durchgesetzte Gesamtladung ist dadurch geringer und führt daher auch zu einer reduzierten APP.

3.2.4 Optische Emission

Während des Lawinenprozesses können nicht nur weitere Ladungsträger, sondern auch Photonen produziert werden. Laut [56] entstehen diese Photonen hauptsächlich durch den „hot carrier breaking“-Mechanismus. Das Spektrum des emittierten Lichts weist ein Maximum im roten und nahem infraroten Wellenlängenbereich auf. Bei SPAD-Arrays kann optische Emission zu einem optischen Übersprechen führen (engl. *optical crosstalk probability*, OCTP).

3.3 Quenchingschaltungen

Wie schon im vorigen Kapitel erwähnt, wird für das Auslösen und das erneute Aufladen einer SPAD eine zusätzliche Quenchingschaltung benötigt. Generell kann man zwischen passivem Quenchen und aktivem Quenchen oder einer Kombination aus beiden Methoden

unterscheiden [47] [57]. Zusätzlich besteht aber auch die Möglichkeit die SPAD durch eine gezielte Modulation der Versorgungsspannung für eine definierte Zeitspanne über der Durchbruchspannung zu betreiben. Diese Methode wird als Gating bezeichnet [47]. Da dieses Konzept in dieser Arbeit aber nicht angewendet wurde, wird diese Methode an dieser Stelle nicht näher beschrieben.

3.3.1 Passive Quenchingschaltungen

Ein simples Beispiel einer passiven Quenchingschaltung (PQC) besteht lediglich aus einem in Reihe geschalteten Lastwiderstand R_L (siehe Abbildung 3.3a). Der Wert von R_L liegt typischerweise in einer Größenordnung von einigen 10 bis 100 k Ω . Wird eine Lawine ausgelöst, steigt der Strom I_K sprunghaft auf seinen Spitzenwert an, der dem Verhältnis zwischen der Überspannung (engl. *excess bias voltage*, V_{EX}) und dem Widerstand R_S der SPAD entspricht (R_S setzt sich aus dem stromdurchflossenen Widerstand der Raumladungszone und den neutralen SPAD-Bereichen zusammen). Dieser Strom entlädt die parasitäre Kapazität $C_P = C_S + C_D$ der SPAD mit der Zeitkonstante τ_Q , wobei C_S die Streukapazität an der Kathode repräsentiert und C_D die Grenzschichtkapazität darstellt [47].

$$I_K(t) = \frac{V_{EX}(t)}{R_S}, \quad (3.3)$$

$$\tau_Q = C_P(R_S \parallel R_L). \quad (3.4)$$

Die Entladung von C_P bewirkt wiederum, dass I_K und die Kathodenspannung V_K nach dem Erreichen des Spitzenwertes exponentiell abfällt. I_F und V_F stellen dabei die asymptotischen Endwerte dar [47].

$$I_F = \frac{V_{EX}}{R_S + R_L}. \quad (3.5)$$

$$V_F = V_{DB} + R_S I_F. \quad (3.6)$$

Diese Werte bestimmen, ob die Ladungslawine sich selbst aufrechterhält oder sich selbst auslöscht. Ist I_F zu groß gewählt, sind für einen vollständigen Quenchvorgang noch zu viele Ladungsträger in der Raumladungszone vorhanden. Bei einer korrekten Dimensionierung von I_F steigt die Wahrscheinlichkeit für eine Selbstausschöpfung der Ladungslawinen ab einem Diodenstrom unter 100 μ A signifikant an [47]. Abbildung 3.3b zeigt den typischen Verlauf der Kathodenspannung $V_K(t)$ und des Diodenstroms $I_K(t)$ ab dem Zündzeitpunkt der SPAD. Durch statistische Schwankungen des Lawinenprozesses ist die totale Totzeit (Zeitspanne zwischen Start und Auslöschung der Ladungslawine) für PQCs nicht absolut definierbar. Nach dem Quenchvorgang wird die Betriebsspannung mit einer Zeitkonstante τ_R wiederhergestellt.

$$\tau_R = C_P R_L \quad (3.7)$$

Je nach Größe bzw. C_P , kann die Totzeit einer passiv gequenchten SPAD einige 100 ns bis μ s betragen. Sehr kleine SPAD-Strukturen können in speziellen Fällen auch Totzeiten von

20 ns und darunter erreichen. Von F. Acerbi wurden 2018 mit einem passiven Widerstand Totzeiten von etwa 20 ns erzielt [58]. In Kombination mit einem aktiven Lastwiderstand wurde 2019 von J. Kosman eine Totzeit von 12 ns erreicht [32].

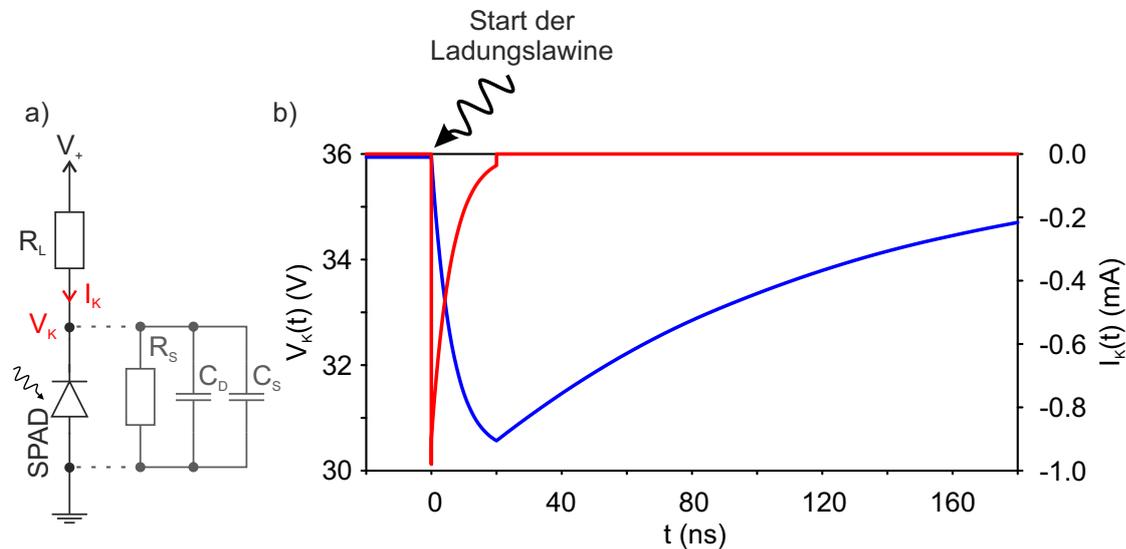


Abbildung 3.3: Zeitlicher Verlauf von Strom $I_K(t)$ (rot) und Spannung $V_K(t)$ (blau) an der SPAD-Kathode. Simulationsmodell nach [47] mit $C_D = 1$ pF, $R_L = 100$ k Ω , $R_S = 6$ k Ω , $V_{DB} = 30$ V.

3.3.2 Aktive Quenchschaltungen

Um die Zeit für das Löschen und Rücksetzen der SPAD zu verkürzen, können aktive Quenchschaltungen (AQC) verwendet werden [47] [57]. Die Lawine wird von einem Komparator detektiert, dessen Ausgang die Vorspannung der SPAD unter den Durchbruchwert reduziert. Von A. Gallivanoni [57] wird ein AQC mit variabler Totzeit von 20 bis 50 ns präsentiert.

AQC gewährleistet ein schnelleres Rücksetzen des Photodetektors und eine einstellbare Totzeit. Das Schaltungsdesign ist jedoch komplexer, seine Implementierung erfordert eine viel größere Fläche und auch eine höhere Leistungsaufnahme. Ein weiterer Nachteil ist, dass die Gesamtladung der Lawine von der Reaktionszeit der Schaltung abhängt (das hat einen Einfluss auf die Nachfolgpuls Wahrscheinlichkeit, siehe Kapitel 3.2.3).

3.3.3 Kombinierte Quenchschaltungen

Um die Vorteile beider Ansätze zu nutzen, bietet die Kombination einer passiven mit einer aktiven Quenchschaltung eine weitere Alternative. Das häufigste Konzept dieser Art ist gemischtes aktiv-passives Quenchen mit aktivem Rücksetzen [59] [57] [42] [60]. Ein

vereinfachtes Beispiel ist in Abbildung 3.4 dargestellt. Im stationären Zustand sind die Schalter S_R und S_Q offen. Die Spannung an der Kathode V_K ist V_+ beziehungsweise $V_A + V_+$ als Betriebsspannung der SPAD. Die erste Phase des Quenчивorganges ist passiv, da der Lawinenstrom über den Lastwiderstand R_L fließt. Der resultierende Spannungsabfall an R_L bewirkt eine Potentialänderung an der SPAD-Kathode V_K . Sinkt V_K unter die Referenzspannung am nicht-invertierenden Eingang des Komparators $V_K < V_{REF}$, wird der Schalter S_Q invertiert (geschlossen). In der zweiten Phase wird V_K daher aktiv auf das Masse-Potential gezogen und die Betriebsspannung der SPAD demnach auf V_A reduziert (für einen korrekten Quenчивorgang muss $V_A < V_{DB}$ gelten). Nach der Totzeit wird S_Q geöffnet und S_R geschlossen. Die Spannung an der SPAD wird dadurch aktiv auf V_+ zurückgesetzt. Ist diese Aufladephase abgeschlossen, wird S_R wieder geöffnet und die SPAD ist bereit für eine weitere Detektion.

Im Vergleich zu PQCs weisen kombinierte Quenचingschaltungen eine definierte Totzeit und vor allem in Kombination mit größeren SPADs eine kürzere Aufladephase auf. In Abhängigkeit der Reaktionszeit und der aktiven Quenचzeit der Schaltung (Zeitspanne zwischen dem Auslösen der Lawine und dem Ende Quenचphase) kann zusätzlich die erzeugte Gesamtladung limitiert und in weiterer Folge die APP reduziert werden. Dafür sind allerdings eine niedrige Detektionsschwelle ($V_+ - V_{REF}$) und eine schnelle aktive Quenचphase notwendig. Im Vergleich zu reinen AQCs besteht der Hauptvorteil der gemischten Quenचingschaltungen in der Begrenzung der Lawinenladung. Geht man von einer annähernd identen aktiven Quenचzeit und einem vergleichbaren Lawinenstrom aus, ist die erzeugte Lawinenladung in kombinierten Quenचingschaltungen immer geringer als die von AQCs [57].

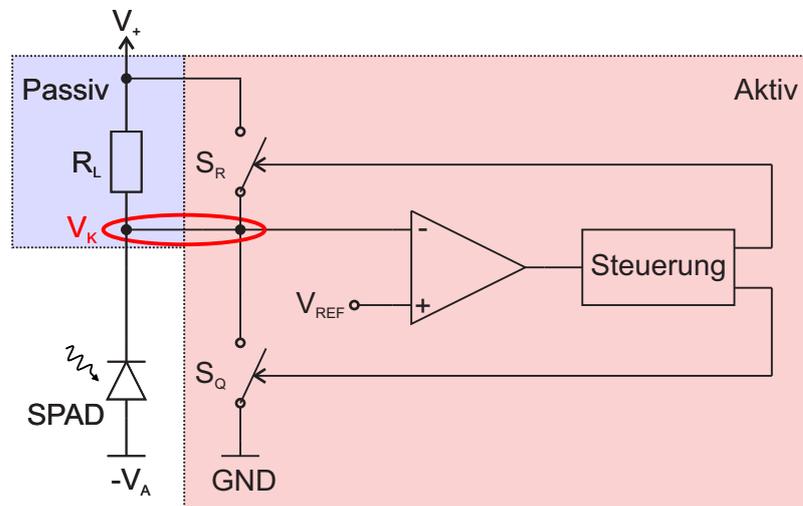


Abbildung 3.4: Schaltungskonzept einer Quenचingschaltung mit gemischt aktiv-passivem Quenचvorgang und aktivem Rücksetzen.

3.4 Designkonzepte

Für das Design von APDs und für SPADs im Speziellen ist es wichtig, alle Effekte, die die Homogenität der elektrischen Feldverteilung beeinflussen können, zu vermeiden. Mit Layout technischen Maßnahmen lassen sich vor allem Randeffekte an den Ecken vermeiden, aber z.B. auch die Reinheit des Detektormaterials ist von entscheidender Bedeutung für die Funktionalität und die parasitären Effekte (DCR, APP) der SPAD. Verschiebungen innerhalb der Feldverteilung können die Durchbruchspannung lokal reduzieren und die resultierende aktive Fläche ist kleiner. Die wichtigsten Prozessanforderungen für die Integration bzw. Produktion von SPADs sind:

- Geeignete p-n-Übergänge innerhalb des Prozessflows (wichtig für CMOS SPADs).
- Hohe Qualitätsanforderungen an das Substrat und an den Fertigungsprozess für niedrige DCR und APP (Reduktion von Materialdefekten, Verunreinigungen, etc.).
- Vermeiden von Band-zu-Band-Tunneleffekten (engl. *band-to-band tunneling*) und der feldunterstützten Ladungsträgergeneration (engl. *field-assisted generation*) durch Optimierung der elektrischen Feldstärke innerhalb der Raumladungszone.

Die Raumladungszone einer SPAD teilt sich in zwei Zonen mit unterschiedlichen Ionisationskoeffizienten auf. In der Drift- bzw. Absorptionszone werden eintreffende Photonen bevorzugt absorbiert und beschleunigt. Die elektrische Feldstärke ist in diesem Bereich zu gering, um eine Ladungslawine auszulösen. Der Bereich mit hoher Ionisationsrate wird als Multiplikationszone bezeichnet. Hier erreicht bzw. überschreitet die elektrische Feldstärke demnach E_{krit} .

Generell kann zwischen zwei unterschiedlichen Designkonzepten unterschieden werden.

3.4.1 Reach-Through Design

Spezielle Fertigungstechnologien für SPADs bieten die Möglichkeit einzelne Parameter gezielt zu optimieren. Das Reach-Through-Designkonzept zeichnet sich durch eine dicke Absorptionszone mit geringer elektrischer Feldstärke (10^4V cm^{-1}) und einer dünnen separaten Multiplikationszone mit hoher elektrischer Feldstärke ($> E_{krit}$) aus. Die Dicke des Absorptionsbereichs kann je nach Bauweise variieren. Generell gilt, je dicker diese Zone ist, desto mehr Photonen können aufgrund der Eindringtiefe der Photonen absorbiert werden (siehe Abbildung 2.1). Der schematische Aufbau einer Reach-Through APD ist in Abbildung 3.5 dargestellt.

Der optisch aktive Bereich (vertikal) kann in zwei Zonen aufgeteilt werden. Die Photonen, die an der Anoden-Seite auftreffen, werden idealer Weise in der vollständig verarmten **Absorptionszone** absorbiert und erzeugen Elektron-Loch-Paare. Die Elektronen driften durch das vorherrschende elektrische Feld in Richtung der **Multiplikationszone**. Die Absorptionszone besteht aus einer intrinsischen (π) oder niedrig dotierten epitaktischen

Schicht ($\sim 1 \times 10^{15} \text{ cm}^{-3}$). Die Multiplikationszone bildet sich an der Grenzfläche zwischen dem n^+ - und dem p-dotierten Gebiet.

Die ersten reach-through APDs wurden von R. J. McIntyre und P.P. Webb in den 1970er Jahren [35] [36] [39] veröffentlicht. Die Durchbruchspannungen dieser APDs lagen zwischen 100 und 200 V bei einer Dicke der intrinsischen Absorptionszone zwischen 20 und 100 μm . Der aktive Durchmesser wurde ebenfalls zwischen 50 und 500 μm variiert. Das Konzept wurde innerhalb der letzten Jahrzehnte weiterentwickelt und wird mittlerweile kommerziell für SPADs angewendet [61] [62]. Durch die Verwendung von hochreinen Prozessierungsverfahren und einer optimierten Multiplikationszone können trotz des großen aktiven Volumens bereits bei Raumtemperatur ($\sim 22^\circ\text{C}$) sehr niedrige Dunkelzählraten erreicht werden (typisch $< 10 \text{ kcps}$ bei Raumtemperatur und einem Durchmesser von 500 μm).

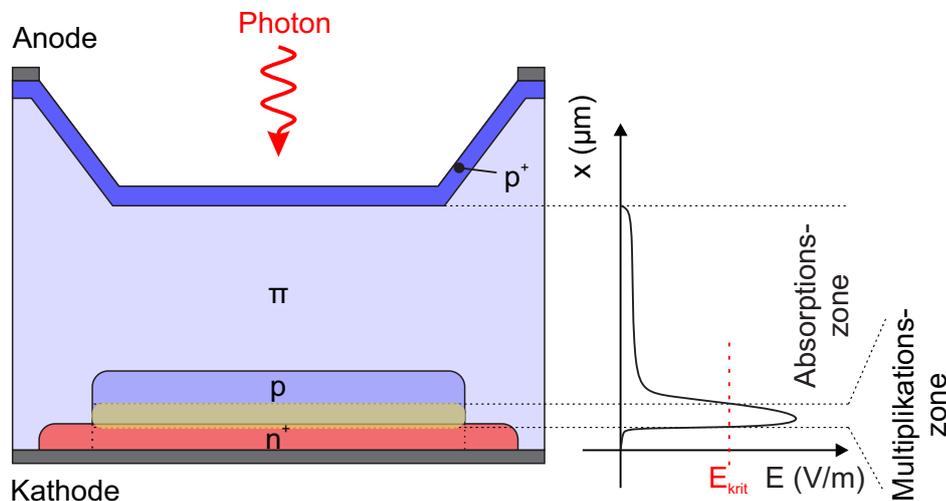


Abbildung 3.5: Schematischer Querschnitt einer Reach-Through SPAD nach R. J. McIntyre [39] (nicht maßstabsgetreu) mit skizzierten Verlauf der elektrischen Feldstärke im aktiven Bereich.

3.4.2 Planare Designkonzepte

Planare Technologien und im speziellen CMOS Technologien haben naheliegende Vorteile, wie niedrige Produktionskosten (Massenproduktion) und die Integration von Detektor und Schaltung in einem kombinierten optoelektronisch-integrierten Chip. Klassische planare SPADs weisen eine Absorptionszone von einigen wenigen μm auf und erreichen daher vor allem im roten und nahen infraroten Wellenlängenbereich eine niedrigere PDP. Die ersten APD-Strukturen die im Geiger-Modus betrieben wurden, wurden von A. Goetzberger und R. H. Haitz [33] [34] in den 1960er Jahren mit einem planaren Prozess auf einem schwach p-dotierten Silizium Wafer gefertigt (siehe Abbildung 3.6). Die Durchbruchspannungen lagen zwischen 15 und 50 V. Randedurchbrüche zwischen Kathode und Anode wurden

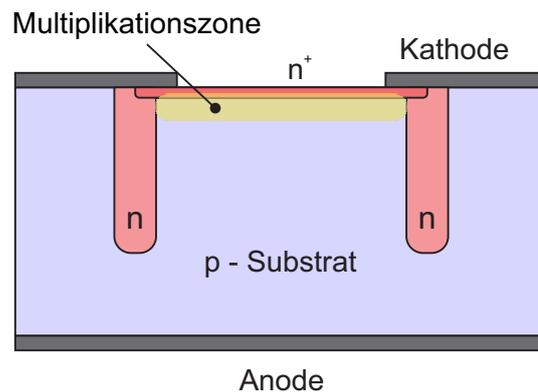


Abbildung 3.6: Diodenstruktur nach A. Goetzberger und R. H. Haitz [33] [34].

durch einen n-Guardring verhindert. Der aktive Durchmesser lag bei maximal $10\ \mu\text{m}$ und die Absorptionszone (verarmtes Gebiet am Interface von n^+ und p-Substrat) bei etwa $1\ \mu\text{m}$. Dieses Designkonzept war die Grundlage für die Entwicklung von planaren SPADs mit dünner Absorptionszone, die 1981 von S. Cova [38] veröffentlicht wurden. Diese Dioden waren für Anwendungen mit hoher zeitlicher Auflösung konzipiert. Die Auflösung wurde aber durch Diffusionsanteile von Elektronen, die im Substrat (außerhalb des verarmten Gebiets) generiert wurden, beschränkt. Durch eine Weiterentwicklung dieser SPAD konnte bereits eine zeitliche Auflösung von $60\ \text{ps}$ erreicht werden [63]. Planare SPADs werden normalerweise in der Nähe der Oberfläche eines Halbleiters unter Verwendung von Implantationen hergestellt. Es existieren verschiedene Verfahren für die Herstellung von SPADs in planaren Prozessen. Generell sollte man zwischen Fertigungsprozessen die speziell für die SPAD Produktion entwickelt wurden und herkömmlichen CMOS Prozessen unterscheiden. Zwar können OEICs auch in Spezialprozessen hergestellt werden, die Transistoren müssen aber von Grund auf neu entwickelt werden [64]. Vor allem für komplexe OEICs mit integrierter SPAD sind daher konventionell verfügbare CMOS Prozesse zu bevorzugen. Im Vergleich zu den Spezial-Prozessen ist man bei der Entwicklung der SPAD durch den fixen Verfahrensablauf stark eingeschränkt. Das schließt sowohl die Anzahl möglicher Wannenkombinationen für die Multiplikationsgrenzschicht, als auch die Wahl des Halbleitersubstrates mit ein.

Designkonzepte für Spezialprozesse

Von M. Ghioni [65] und S. Cova [68] wurden die ersten SPADs in einer epitaktischen p-dotierten Schicht (p-Epi) ($\sim 12\ \mu\text{m}$) auf einem n-Substrat entwickelt (siehe Abbildung 3.7a). Dieses Konzept hatte zwei essenzielle Vorteile. Zum einen ist die epitaktische Schicht von besserer Qualität (weniger Verunreinigungen, Gitterdefekte, etc.) als das Substrat, zum anderen ist der Diffusionsanteil der Minoritätsladungsträger durch die Grenzschicht von p-Epi zu n-Substrat limitiert.

Ein diffusionsfreies doppel-epitaktisches SPAD Konzept (engl. *dual-junction epitaxial structure*, DJ-SPAD) wurde erstmals in [66] gezeigt (siehe Abbildung 3.7b). Eine Wei-

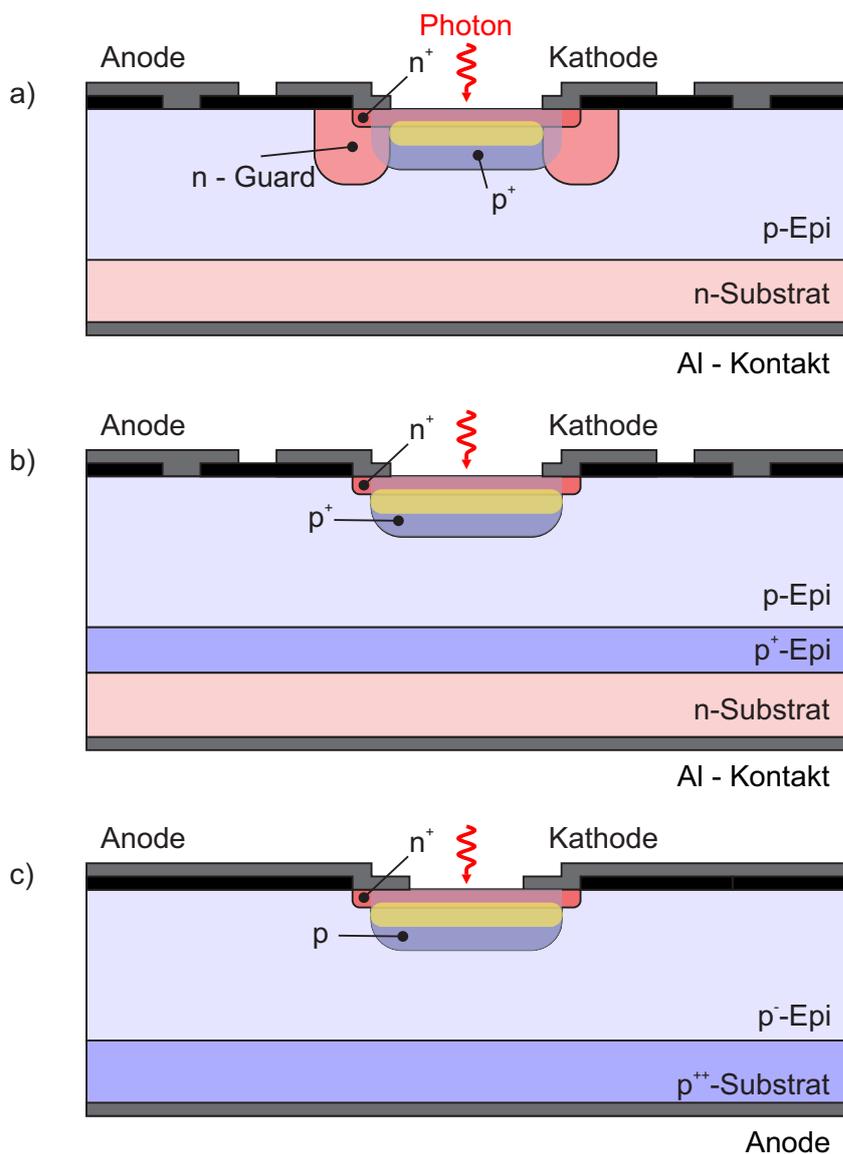


Abbildung 3.7: Schematische Querschnitte von der planeren SPADs für spazial-Prozesse (nicht maßstabsgetreu). Die jeweilige Multiplikationszone ist gelb markiert: a) p-Epi-Schicht auf n-Substrat [65] b) doppel-Epi-Schicht auf n-substrat [66] c) p-Epi-Schicht auf p-Substrat (p/n - SPAD) [67].

terentwicklung dieser SPAD wurde von A. Lacaita 1993 [69] veröffentlicht. Sie besteht aus einer dünnen n^+/p^+ Schicht ($0,3\mu\text{m}$) für die Multiplikation eingebettet in einer nieder dotierten epitaktischen Schicht ($2,6\mu\text{m}$) abgeschieden auf einem n-Substrat. Um einen besseren ohmschen Kontakt zu erzielen wurde zusätzlich eine vergrabene p^+ -Schicht verwendet. Die SPAD kann durch geeignete Biasspannungen vom n-Substrat

elektrisch isoliert werden und führt dadurch zu einer Reduktion des Diffusionsanteils. Die Durchbruchspannung liegt bei etwa 20 V. Für die SPAD Struktur mit einem aktiven Durchmesser von $8\ \mu\text{m}$ konnte bei $V_{EX} = 40\ \text{V}$ eine PDP von 16 % ($\lambda = 630\ \text{nm}$) und eine zeitliche Auflösung von 45 ps gemessen werden.

Durch die stetige Verbesserung der DJ-SPAD Technologie vor allem hinsichtlich metallischer Verunreinigungen und der gezielten Felddoptimierung um die Dunkelzählrate zu reduzieren konnte M. Ghioni 2008 [70] eine PDP von 68 % ($\lambda = 550\ \text{nm}$) bei $V_{EX} = 10\ \text{V}$ bzw. eine PDP von 52 % ($\lambda = 550\ \text{nm}$) bei $V_{EX} = 5\ \text{V}$ erzielen. Bei einer Temperatur von $-25\ ^\circ\text{C}$ und $V_{EX} = 5\ \text{V}$ konnten eine DCR von 5, 50 und 500 cps für SPAD Strukturen mit einem Durchmesser von 50, 100 und $200\ \mu\text{m}$ erreicht werden. Durch eine Erweiterung der epitaktischen Schicht auf etwa $9\ \mu\text{m}$ konnte in [71] die PDP im roten und nahen infraroten Wellenlängenbereich erhöht werden. Bei $V_{EX} = 20\ \text{V}$ lag die maximale PDP von 58 % bei $\lambda = 650\ \text{nm}$.

Integrierte passive gequenchte SPAD Strukturen mit unterschiedlichen Layouts (rund und quadratisch) und aktiver Fläche (Durchmesser: $20\ \mu\text{m}$, $100\ \mu\text{m}$; Seitenlänge: $50\ \mu\text{m}$) bzw. der verwendeten Technologie für den p-n Übergang (p/n und n/p) wurde 2014 von F. Acerbi präsentiert [67]. Ein repräsentativer Querschnitt der n/p-Struktur ist in Abbildung 3.7c dargestellt. Durch eine optische Metallabschirmung, die den äußeren Rand des aktiven Bereichs mit niedrigerer elektrischer Feldstärke abdeckt konnte die zeitliche Auflösung um etwa 20 ps verbessert werden (24 ps für n/p und 21 ps für p/n bei $\lambda = 400\ \text{nm}$ bzw. $V_{EX} = 6,5\ \text{V}$). Die p/n SPAD weist eine maximale PDP von 70 % bei $\lambda = 390\ \text{nm}$ und $V_{EX} = 4,5\ \text{V}$ auf. Die n/p Struktur erreicht eine maximale PDP von 70 % für $V_{EX} = 6,5\ \text{V}$ im grünen Wellenlängen Bereich.

Designkonzepte für Standard CMOS Technologie

In den meisten modernen CMOS Prozessen wird ein p-Substrat verwendet. Eine naheliegende Variante wäre also analog zu den ersten SPAD-Konzepten von S. Cova [38] den Übergang zwischen n^+ und p-Substrat für die Multiplikation zu verwenden. Eine n-Wanne am Rand der Struktur dient als Guardring um Randdurchbrüche zu verhindern. Falls der verwendete CMOS Prozess eine tiefe n-Wanne aufweist, kann die Wannenkombination auch invertiert werden. Die Multiplikation findet also an der Grenzschicht zwischen p^+ und tiefer n-Wanne statt. Als Guardstruktur kann eine p-Wanne verwendet werden. Die tiefe n-Wanne isoliert die SPAD zusätzlich vom Substratrauschen, da das Substrat und die tiefe Wanne einen zusätzlichen p-n Übergang bilden. Freie Ladungsträger im Substrat können dadurch nicht mehr in den aktiven Bereich der SPAD diffundieren. Diese SPAD-Struktur wurde in einigen CMOS-Prozessen implementiert (unter anderem von C. Niclass [40], S. Tisa [41] und D. Bronzi [42]). Eine Zusammenfassung der Querschnitte ist in Abbildung 3.8 dargestellt. Abbildung 3.8a zeigt die Kombination aus n^+ und p-Substrat und 3.8b die komplementäre Version aus p^+ und tiefer n-Wanne.

Da planare Prozesse in ihrer Strukturgröße stetig geschrumpft sind, hat die Grabenisolation (engl. shallow trench isolation, STI) eine immer wichtigere Rolle im Schutzring

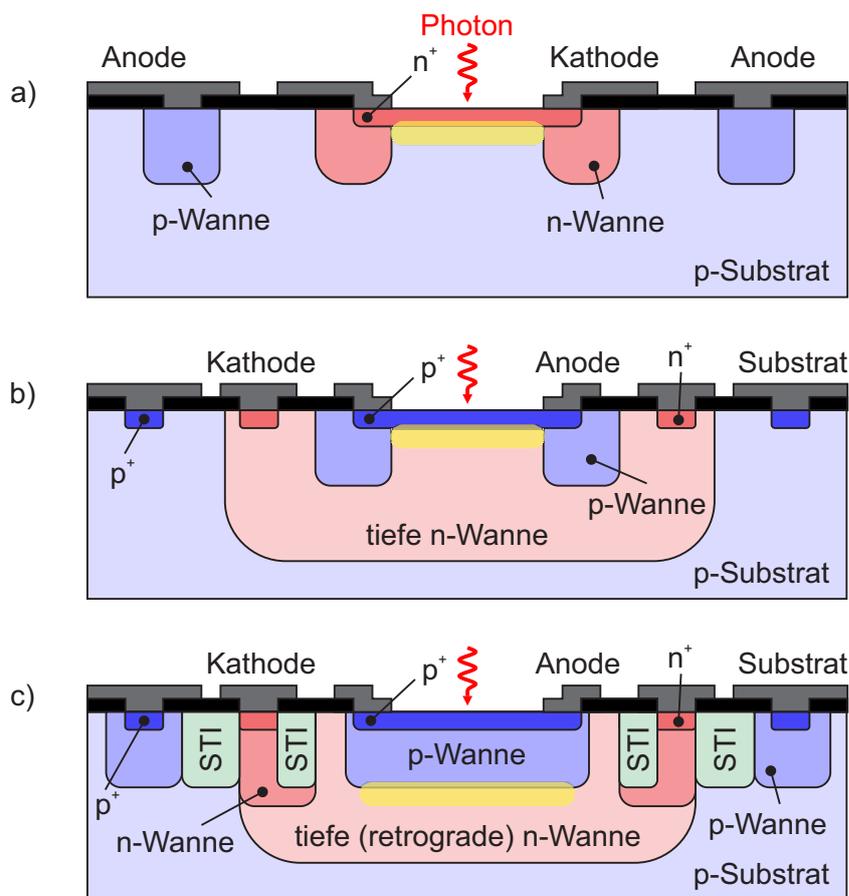


Abbildung 3.8: Schematische Querschnitte von SPADs für Standard CMOS Technologie (nicht maßstabgetreu). Die jeweilige Multiplikationszone ist gelb markiert: a) n^+ /p-Substrat [38] b) p^+ /tiefe n-Wanne [40] [42] c) p-Wanne/tiefe retrograde n-Wanne mit STI-Guardstruktur [72].

gespielt. Die ersten SPAD-Strukturen dieser Art hatten aufgrund der Injektion von freien Trägern durch STI-Oberflächen in der Nähe der Verarmungsregion eine erhöhte DCR [73]. Weiterentwicklungen konnten diese Probleme durch zusätzliche Implantationen in der STI-Umgebung reduzieren [74]. Des Weiteren wurden statt der klassischen n-Wanne auch retrograde Wannenprofile eingesetzt [72] (siehe Abbildung 3.8c).

Designkonzepte, die eine (tiefe) n-Wanne für die Absorption verwenden, haben einen weiteren Nachteil. Durch diesen Aufbau wird die Lawine innerhalb dieser Zone hauptsächlich durch Löcher ausgelöst, die in Silizium schlechter ionisiert werden ($k = 0,02$). Die PDP ist folglich gegenüber der komplementären Struktur mit einer Absorptionsschicht in p-dotiertem Silizium kleiner.

Wie bereits angesprochen ist der wichtigste Parameter einer SPAD die PDP. Wie bereits erwähnt wurde, benötigen Detektoren für optische Datenkommunikation mit POF-Fasern

eine hohe PDP im roten und nahen infraroten Spektralbereich (650 nm und 850 nm). Durch die höhere Eindringtiefe der Photonen bei diesen Wellenlängen ist eine dickere Absorptionszone von entscheidendem Vorteil. Die in Abbildung 3.8 gezeigten Designquerschnitte weisen nur dünne Absorptionsbereiche auf und haben daher eine maximale PDP im blauen oder grünen Spektralbereich. In [40] wird eine PDP von 26 % bei 460 nm angegeben sowie 55 % in [42] bei einer Wellenlänge von 420 nm. Bei [72] liegt die maximale PDP bei 28 % bei 500 nm Wellenlänge.

Einige CMOS Prozesse (HV-CMOS, imaging CMOS) sind oftmals auch mit einer epitaktischen leicht p-dotierten Schicht auf einem p-Substrat verfügbar. Gelingt es mit einer geeigneten Wannenkombination den kompletten epitaktischen Bereich zu verarmen, also die Absorptionszone zu vergrößern, lassen sich SPADs mit einem Maximum im grünen bis in den roten Spektralbereich realisieren. Die SPAD von E. A. G. Webster [43] konnte so eine maximale PDP von 72 % bei 560 nm Wellenlänge und $V_{EX} = 12$ V erzielen (siehe Abbildung 3.9). Die Multiplikationszone wird bei dieser $8\ \mu\text{m}$ (Durchmesser) großen Struktur im Bereich der Grenzschicht zwischen der tiefen n-Wanne und der epitaktischen Schicht gebildet. V_{DB} lag bei etwa 20 V.

Während Spezialtechnologien in geeigneter Weise modifiziert werden können, um einzelne Parameter zu optimieren, bieten Standard-CMOS Technologien keine solche Flexibilität. Der große Vorteil ist die leichte Integrierbarkeit zusammen mit elektronischen Schaltungen (Quenchingschaltungen, Datenverarbeitung, Verstärker, usw.). Parasitäre Komponenten wie Kapazitäten oder Induktivitäten der Anschluss pads oder Verbindungsdrähten können so vermieden werden. Die wohl entscheidenden Vorteile sind allerdings die Realisierbarkeit von großen Arrays und die billigere Massenproduktion von voll integrierten OEICs.

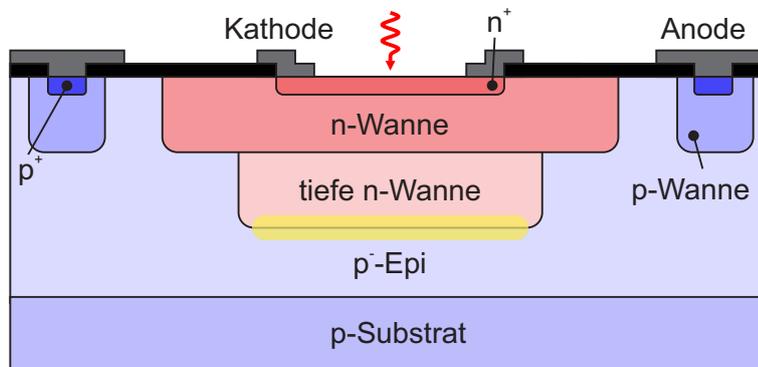


Abbildung 3.9: Schematischer Querschnitt der SPAD-Struktur nach E. A. G. Webster [43]. Die Multiplikationszone ist gelb markiert.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 4

Datenkommunikation mit einzelnen Photonen

Optische Empfänger OEICs die mit PIN-Photodioden und APDs implementiert werden sind heutzutage schon sehr ausgereift. Aufgrund von elektronischem Rauschen in den Verstärkerschaltungen und des zusätzlichen Multiplikationsrauschens von APDs entsteht aber ein großer Abstand zum Quantenlimit (siehe Abschnitt 4.2). Für die Entwicklung eines Empfängers mit einer Empfindlichkeit im Bereich des Quantenlimits ist es notwendig, die PDP zu maximieren und gleichzeitig aber auch die BER zu reduzieren. Die potentiellen Fehlerquellen einer SPAD, wie z.B. APP und DCR, können Bitfehler generieren und müssen daher bei der Entwicklung eines geeigneten Konzepts für den SPAD-Empfänger berücksichtigt werden. Zusätzlich zur Empfindlichkeit ist die erreichbare Datenrate ein weiterer wichtiger Parameter den es zu optimieren gilt.

Dieses Kapitel befasst sich anfänglich mit dem Stand der Technik von hochempfindlichen integrierten optischen Empfängern mit APDs und SPADs. Im zweiten Schritt wird darauf eingegangen wie trotz der parasitären Effekte der SPAD eine korrigierbare BER erreicht werden kann. Schlussendlich werden noch die erreichbare Datenrate und der allgemeine Aufbau des SPAD-Empfängers beschrieben.

4.1 Stand der Technik

Die besten Resultate hinsichtlich Empfindlichkeit für analoge integrierte optische Empfänger wurden von P. Brandl [75] bzw. D. Milovančev [3] in $0,35\ \mu\text{m}$ HV-CMOS und T. Jukić [2][76] in $0,35\ \mu\text{m}$ BiCMOS erzielt. In [75] wurde eine APD mit einem Durchmesser von $200\ \mu\text{m}$ verwendet. Bei $\lambda = 675\ \text{nm}$ und einer Datenrate von $1\ \text{Gbit/s}$ konnte für eine $BER = 10^{-9}$ eine Empfindlichkeit von $-31,8\ \text{dBm}$ ($0,66\ \mu\text{W}$) erreicht werden. In [3] wurden zwei Empfänger mit APD-Durchmessern von $200\ \mu\text{m}$ und $400\ \mu\text{m}$ veröffentlicht. Bei einer Datenrate von $1\ \text{Gbit/s}$ wurde dabei eine Empfindlichkeit von $-34,7\ \text{dBm}$ ($0,34\ \mu\text{W}$) für die $400\ \mu\text{m}$ APD und $-35,5\ \text{dBm}$ ($0,28\ \mu\text{W}$) für die $200\ \mu\text{m}$ APD erzielt.

Unter Berücksichtigung von Gleichung 4.2 entspricht das für $-35,5$ dBm in etwa 1915 Photonen, die notwendig sind, um eine logische „1“ mit einer $BER = 10^{-9}$ zu empfangen. Beim Empfänger in [2] wurde ebenfalls eine APD mit einem Durchmesser von $200 \mu\text{m}$ verwendet. Die erzielte Empfindlichkeit für 1 Gbit/s lag dabei ebenfalls bei $-35,5$ dBm. In [76] wurde eine APD mit einem Durchmesser von $400 \mu\text{m}$ verwendet. Ebenfalls bei $\lambda = 675 \text{ nm}$ und 1 Gbit/s wurde eine Empfindlichkeit von $-34,6$ dBm, das entspricht in etwa 2360 Photonen, erzielt. Die Empfindlichkeit wird für diese Empfänger hauptsächlich durch das Verstärkungs- bzw. Multiplikationsrauschen der APD und das elektronische Rauschen der Schaltungen limitiert. Die physikalische Grenze der Empfindlichkeit eines optischen Empfängers wird als Quantenlimit bezeichnet (siehe Kapitel 4.2) und liegt bei 20 Photonen pro Bit für eine $BER = 10^{-9}$ [77]. Dies zeigt eindeutig, dass es immer noch eine große Lücke zur Quantengrenze gibt (siehe auch Abbildung 1.1).

Durch den Einsatz von SPADs kann die Empfindlichkeit von optischen Empfängern weiter erhöht werden, da die hohe interne Verstärkung den Einfluss des elektrischen Rauschens eliminiert. Natürlich begrenzen die parasitären Effekte der SPAD die erreichbare Empfindlichkeit. Die ersten integrierten SPAD-basierten optischen Empfänger wurden von E. Fisher 2013 [29] und D. Chitnis 2014 [30] veröffentlicht. In [29] wird ein 32×32 SPAD-Array verwendet, um eine Empfindlichkeit von $-31,7$ dBm mit $BER = 10^{-9}$ bei 100 Mbit/s und 450 nm Wellenlänge zu erreichen, wobei die Quantengrenze bei $-63,6$ dBm liegt. Das Hauptziel dieses Empfängers war es, einen großen dynamischen Bereich von etwa 79 dB zu erreichen. Ein Array von 100 SPADs wird in [30] für 20 Mbit/s verwendet, leider wurde keine Empfindlichkeit angegeben. Ein SPAD-Empfänger in $0,13 \mu\text{m}$ CMOS wurde 2015 von O. Almer veröffentlicht [78]. Hier wurde eine Pulsamplitudenmodulationstechnik (4-PAM) verwendet, um mit einem 32×32 SPAD-Array eine Empfindlichkeit von -64 dBm bei 100 kbit/s zu erreichen, wobei die Quantengrenze bei -95 dBm liegt. Für eine Datenrate von 1 kbit/s und einem Array aus 1024 SPADs wurde von Y. Li 2015 [79] mit einem orthogonalen Frequenzmultiplexverfahren eine Empfindlichkeit von -107 dBm bei 1 kbit/s erreicht, wobei das Quantenlimit bei -115 dBm liegt. Von B. Goll wurde 2018 ein Empfänger mit einer kaskodierten Quencherschaltung (Gatingkonzept) in $0,35 \mu\text{m}$ CMOS veröffentlicht [80]. Dabei wurde eine einzelne SPAD mit einem Durchmesser von $50 \mu\text{m}$ verwendet. Für 20 Mbit/s und 50 Mbit/s wurden dabei Empfindlichkeiten von -64 dBm bzw. -57 dBm erreicht ($BER = 2 \times 10^{-3}$). Ein SPAD-Empfänger bestehend aus 64×64 Elementen realisiert in 130 nm CMOS wurde 2019 von J. Kosman veröffentlicht [32]. Für eine $BER = 2 \times 10^{-3}$ und einer Wellenlänge von 450 nm, konnte mittels 4-PAM für eine Datenrate von 500 Mbit/s eine Empfindlichkeit von $-46,1$ dBm erreicht werden (Quantenlimit bei $-56,6$ dBm).

4.2 Quantenlimit und Empfindlichkeit

Das Quantenlimit des SPAD Empfängers wird in erster Näherung durch die Photonenzählstatistik (Poisson Verteilung) bestimmt. $P_m(k)$ stellt die diskrete Wahrscheinlichkeitsverteilung dar, mit der die Summe von Ereignissen (gemessen) k ermittelt werden kann, die bei einer mittleren Photonenzahl (gesendet) m in einem definierten Zeitintervall eintreten.

$$P_m(k) = \frac{m^k}{k!} e^{-m} \quad (4.1)$$

Geht man davon aus, dass logisch „0“ und „1“ im Sendesignal gleich verteilt sind, sind laut [77] im Mittel 20 Photonen pro Bit notwendig um eine $BER = 1 \times 10^{-9}$ zu erreichen (ohne Hintergrundlicht). Die minimale mittlere empfangene Leistung mit der diese BER erreicht wird, wird als Empfindlichkeit ($\langle P \rangle$) bezeichnet. Sie ergibt sich aus Formel 4.2, wobei B für die Datenrate, λ für die Wellenlänge und $h\nu$ für die Photonenenergie steht.

$$\langle P \rangle = \frac{mh\nu B}{2} = \frac{mhc_0 B}{2\lambda} \quad (4.2)$$

Berücksichtigt man reale Komponenten (z.B. endliches Auslöschungsverhältnis der Lichtquelle, $PDP < 100\%$, $DCR > 0$, $APP > 0$, usw.) steigt damit die Wahrscheinlichkeit ein Bit falsch zu detektieren. Auf der Empfängerseite stellt vor allem die APP ein Problem dar. Geht man z.B. von $APP = 2\%$ aus, ergibt sich automatisch eine $BER \geq 1 \times 10^{-2}$ wenn man wieder davon ausgehen kann, dass logisch „0“ und „1“ im gesendeten Signal gleich verteilt sind. Damit ein einfaches Vorwärtsfehlerkorrekturverfahren (FEC) mit wenig Overhead ($< 5\%$) angewendet werden kann, sollte aber eine $BER \leq 2 \times 10^{-3}$ erreicht werden (siehe Abschnitt 9.3.1). Bei dieser BER sinkt aber auch das Quantenlimit im Mittel auf 5,5 Photonen pro Bit.

Um dennoch korrigierbare Fehlerraten zu erzielen, reicht daher eine einzelne SPAD nicht aus. Es muss ein Array aus $N > 1$ SPADs verwendet werden. Die direkten Auswirkungen steigender Parameter auf die Empfindlichkeit bzw. BER und die Datenrate des Empfängers sind in Tabelle 4.1 zusammengefasst.

Parameter	Empfindlichkeit/BER	Datenrate
DCR↑	↓	-
APP↑	↓↓	-
OCT↑	↓↓	-
PDP↑	↑↑	-
t_D ↑	↑	↓
Jitter↑	↓	↓
N↑	↓↓	↑

Tabelle 4.1: Auswirkung steigender Parameter auf Empfindlichkeit/BER und Datenrate des Empfängers.

4.2.1 Potentielle Bitfehlerquellen

Generell können Bitfehler entweder beim Empfangen einer logischen „0“ oder einer „1“ entstehen. Im Fall von SPAD-Empfängern sind für diese zwei Fälle unterschiedliche potentielle Fehlerquellen verantwortlich. Für die potentiellen Bitfehler in einer logischen „0“ sind hauptsächlich die parasitären Effekte der SPAD verantwortlich (DCR, APP, OCTP). In einem logischen „1“ Bit entstehen Fehler hauptsächlich durch das nicht-detektieren von Photonen, also durch eine $PDP < 100\%$. Werden die Signale der einzelnen SPADs in der Mitte des Bits abgetastet („1“ am Ausgang, nur wenn beide SPADs zünden), können die häufigsten Fehler und deren Ursache für ein Array aus zwei SPADs in den folgenden Punkten zusammengefasst werden (siehe auch Abbildung 4.1):

- Dunkel-Pulse (unkorreliert) in beiden SPADs ($F1$).
- Nachfolgepulse (korreliert) in beiden SPADs ($F2$).
- Eine Dunkel-Puls in $SPAD1$, die durch optisches Übersprechen einen Fehlerpuls in der zweiten SPAD verursacht ($F3$).
- Ein Nachfolgepuls in $SPAD1$, der durch optisches Übersprechen einen Fehlerpuls in der zweiten SPAD verursacht ($F4$).
- $SPAD1$ und/oder $SPAD2$ detektieren kein Photon innerhalb eines „1“ Bits ($F5$).
- Das endliche Auslöschungsverhältnis der Lichtquelle führt zu einer Photonenanzahl > 0 und einer Detektion innerhalb eines gesendeten „0“ Bits ($F6$).
- Ein korrekt detektiertes Photon in $SPAD1$ am Ende eines „1“ Bits reicht durch die eingestellte Totzeit in das Folgebit (eine „0“). Da die Detektion nach dem Abtastzeitpunkt satt findet, wird die „1“ nicht korrekt ausgewertet ($F7$). Für den gezeigten Fall entstehen dadurch sogar Fehler in beiden Bits, wobei $SPAD2$ ebenfalls einen Fehlerpuls im „0“-Bit erzeugen muss, z.B. durch $F6$.

Die Auswirkungen der beschriebenen Fehler und deren Kombinationen auf die BER des Empfängers sind natürlich abhängig von der Größe des Arrays N und von der Wahl der Prozessierungsmethode (Siehe 4.4), die einen einzelnen kombinierten Ausgangspuls erzeugt.

4.2.2 Abschätzung der minimalen Größe des Arrays

Für eine erste Abschätzung der Größe des Arrays werden moderate Werte für die parasitären Effekte der SPADs ($DCR = 10$ kcps; $APP = 4\%$; $OCT = 2\%$) und eine Gleichverteilung von logisch „0“ und „1“ im Sendesignal angenommen.

Für eine angestrebte Datenrate von $B > 50$ Mbit/s spielt die DCR in Bezug auf die

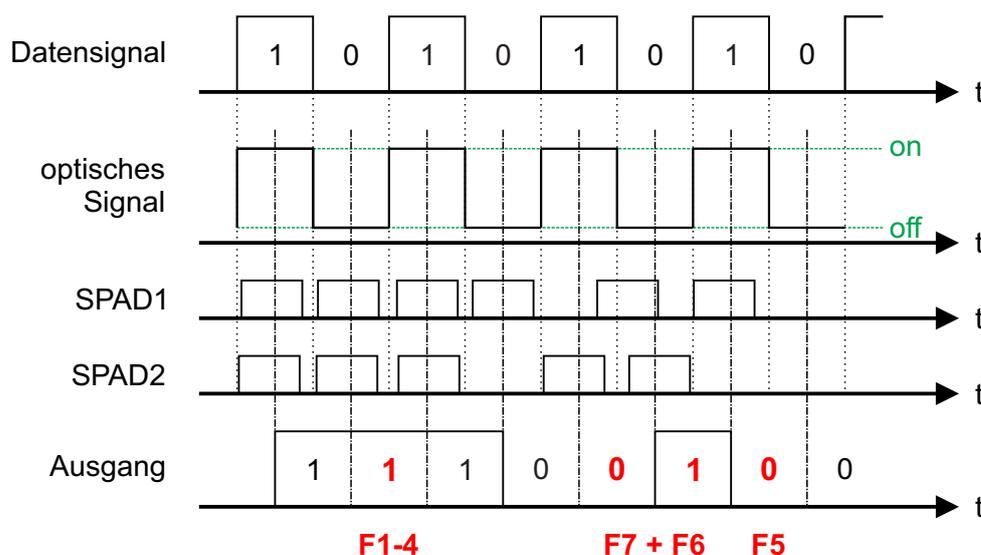


Abbildung 4.1: Visualisierung der potentiellen Fehler ($F1-F7$) und deren Ursache eines SPAD-Empfängers für ein Array mit $N = 2$.

BER keine entscheidende Rolle ($BER \leq 0,2 \times 10^{-3}$). Wie schon zuvor angesprochen stellt vor allem die APP ein Problem dar. Das kritischste Szenario ist $F1$, wobei der Ausgang nur auf „1“ gesetzt wird, wenn alle N SPADs innerhalb eines Bits ein Event registriert haben. Die Wahrscheinlichkeit dafür ergibt eine $BER = (APP/2)^N$. Der Verlauf der BER in Abhängigkeit von N für $F1$ ist in Abbildung 4.2 dargestellt. Demnach sind mindestens zwei SPADs notwendig um die Schwelle von $BER = 2 \times 10^{-3}$ zu unterschreiten. Da aber die Wahrscheinlichkeiten der anderen Fehlerkombinationen ($F2$ bis $F7$) hinzuzuzählen sind, ergibt sich auch für den Fall von $N = 2$ eine BER von über 2×10^{-3} . Demnach sollte für einen funktionierenden Empfänger mit den angeführten SPAD-Parametern ein Array mit mindestens drei SPADs verwendet werden um die gewünschte Schwelle zu unterschreiten.

Die Größe des Arrays hat natürlich auch direkten Einfluss auf die erreichbare Empfindlichkeit, da die effektive Lichtleistung pro SPAD mit $1/N$ reduziert wird. Hinzu kommt auch noch ein Füllfaktor $FF < 1$. Es entsteht also ein Konflikt für die korrekte Wahl von N . Für die Fehlerkompensation sollte N möglichst groß sein und in Bezug auf die erreichbare Empfindlichkeit sollte N klein genug sein um den Abstand zum Quantenlimit nicht drastisch zu erhöhen. In einem realen Empfänger müssen zusätzlich Schwankungen der parasitären Eigenschaften und der V_{DB} der einzelnen SPADs berücksichtigt werden. Damit der Empfänger auch bei schlechteren parasitären Eigenschaften der SPAD noch eine korrigierbare BER erzielt, wurde für das entwickelte Empfängerkonzept eine Mindestgröße des SPAD-Arrays von $N = 4$ verwendet.

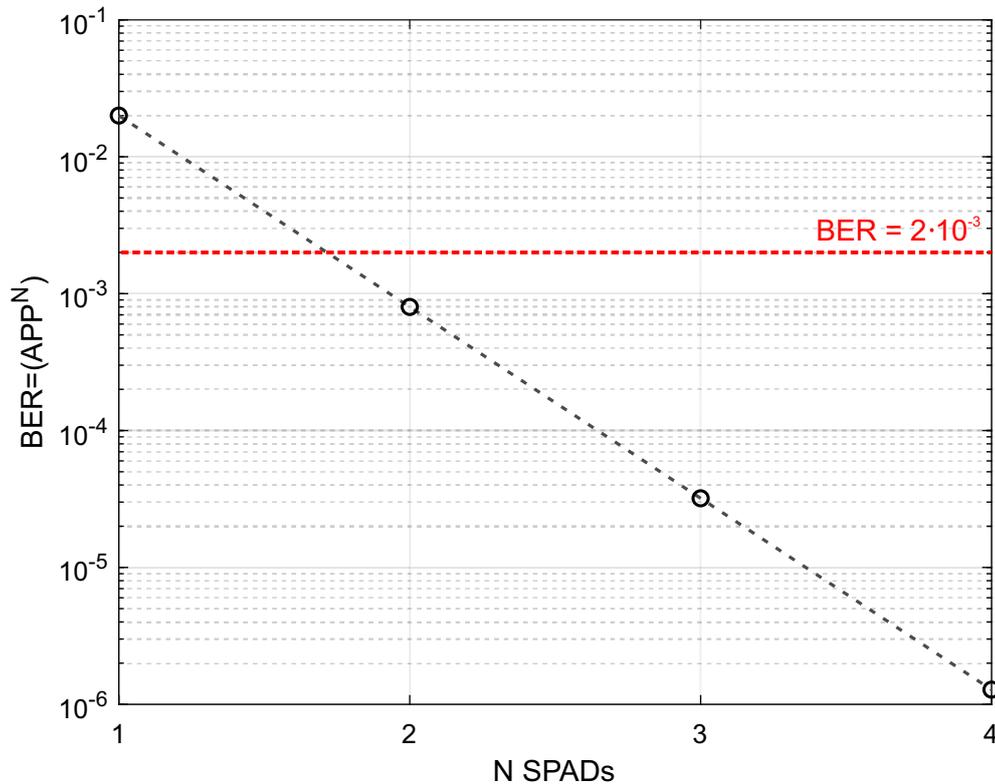


Abbildung 4.2: BER in Abhängigkeit der Größe des SPAD-Arrays (N) unter Berücksichtigung der APP für eine falsch detektierte logische „0“ im Sendesignal.

4.3 Bandbreite und Totzeit

In den vorherigen Absätzen wurde gezeigt, dass die Größe des SPAD-Arrays einen direkten Einfluss auf die Empfindlichkeit des Empfängers hat. N wirkt sich aber auch auf die Datenrate des Empfängers aus. Generell ist die maximale Datenrate bzw. Bandbreite für SPAD-Empfänger mit kleinen Arrays durch die Totzeit der QCs bestimmt $t_D \leq B^{-1}$. Je nach Größe des Arrays ist aber auch eine $t_D > B^{-1}$ möglich.

Der Vorteil von $t_D \leq B^{-1}$ ist, dass jede SPAD zumindest einmal pro Bit die Möglichkeit hat ein Photon zu detektieren. Ist $t_D \ll B^{-1}$ kann eine SPAD auch mehrfach zünden. Durch eine geeignete Methode zur Datenprozessierung, z.B. durch Zählen der generierten Pulse in jedem Bit, kann die Statistik pro Bit zusätzlich verbessert werden. Der Nachteil ist aber, dass die APP der einzelnen SPADs für sehr kurze Totzeiten steigt, was wiederum zu einer höheren BER führt.

Wählt man eine $t_D > B^{-1}$ muss berücksichtigt werden, dass jede SPAD nach einem detektierten Photon im Folgebit „blind“ ist und dadurch den Ausgangszustand nicht verändern kann. Möchte man also die Datenrate erhöhen, muss die Anzahl der SPADs erhöht werden. Zusätzlich kann diese Methode nur in einem kleinen dynamischen Bereich angewendet werden, da bei zu hohen Lichtleistungen alle SPADs des Arrays innerhalb eines Bits zünden und dadurch im darauffolgenden Bit „blind“ sein können. Um dieser Sättigung vorzubeugen kann die Anzahl der SPADs-Elemente weiter erhöht werden. Durch die längere Totzeit kann aber die APP reduziert werden.

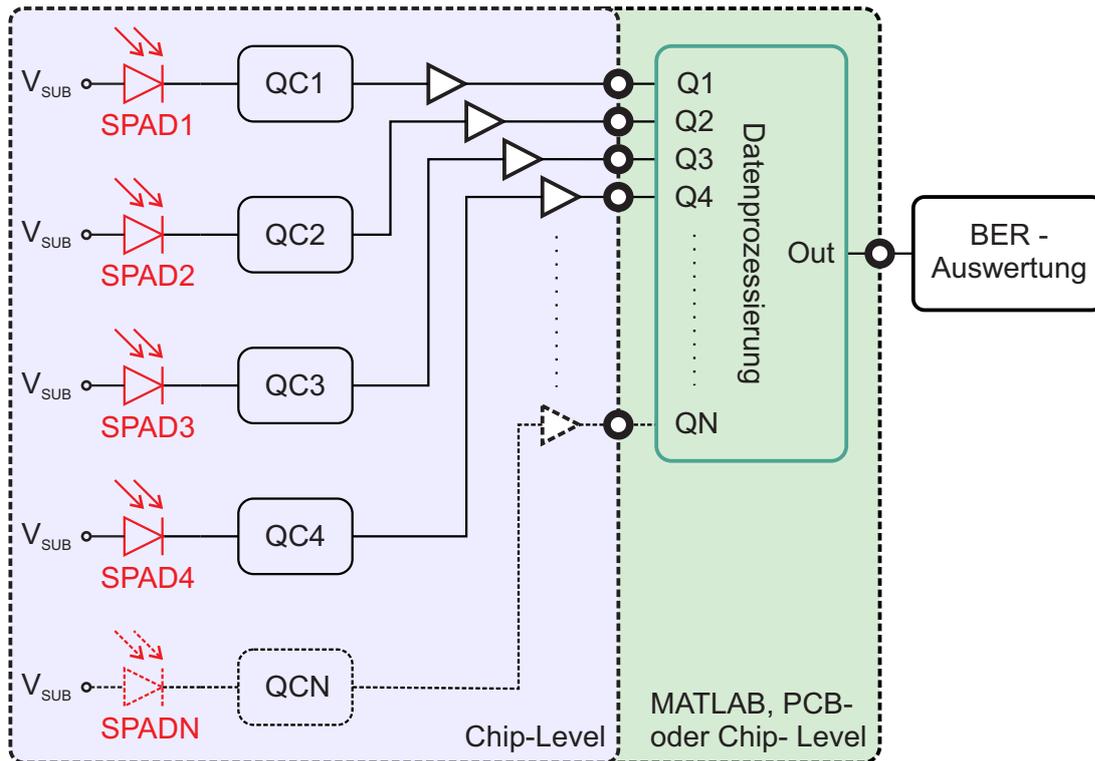


Abbildung 4.3: Allgemeiner Aufbau des SPAD-Empfängers für ein Array aus N SPADs.

4.4 Aufbau des SPAD-Empfängers

Der entwickelte Aufbau des Empfängers ist in Abbildung 4.3 skizziert. Er besteht aus einem Array aus $N > 4$ SPADs die jeweils mit einer QC verbunden sind. Die QC soll eine maximale $V_{EX} = 6,6$ V quenchern können und für Datenraten $B > 100$ Mbit/s ausgelegt sein ($t_D < 10$ ns). Der allgemeine Aufbau und die Eigenschaften der entwickelten SPAD-Strukturen in den verwendeten CMOS-Technologien sind in Kapitel 5 zusammengefasst. Die entworfenen QCs und die daraus realisierten Testchips werden in Kapitel 7 beschrieben. Um die Signale der einzelnen SPADs des Arrays zu einem einzelnen Ausgangssignal zu kombinieren ist ein Prozessierungsschritt (Mehrheitsentscheider) vorgesehen. Im ersten

Schritt sollen eine analoge und zwei digitale MATLAB-Methoden (off-Chip) verwendet werden. Dafür werden die Ausgangssignale der einzelnen QC-Stufen über einen $50\ \Omega$ -Verstärker nach außen geführt und aufgezeichnet. Die einzelnen Bitströme werden mithilfe eines Oszilloskops gleichzeitig abgetastet bzw. gespeichert und nach der Prozessierung mit der gesendeten Bit-Sequenz mittels MATLAB verglichen. Für die Extraktion der BER, wurden die Unterschiede zwischen den gesendeten und empfangenen Bits als Fehler gezählt und durch die Anzahl der verglichenen Bits dividiert. Die realisierten Prozessierungsmethoden werden in den nächsten zwei Unterkapiteln für ein Array aus $N = 4$ SPADs vorgestellt. Im zweiten Schritt soll auch eine geeignete Prozessierungsmethode auf PCB- oder Chip-Level umgesetzt werden.

4.4.1 Analoge Datenprozessierung

Für die analoge Prozessierungsmethode werden, wie in Abbildung 4.4 schematisch dargestellt, alle vier QC-Ausgangssignale addiert. Um die entstehenden „Löcher“ im Summensignal zu schließen, wurde anschließend ein Tiefpassfilter (TP-Filter) mit gleitendem Mittelwert angewendet. Eine Entscheidungsschwelle definiert schlussendlich, ob für das Ausgangssignal an den jeweiligen Abtastzeitpunkten eine logische „0“ oder „1“ gesetzt wird. Die Länge des TP-Filters spielt bei dieser Methode eine entscheidende Rolle. Einerseits muss das gefilterte Signal während einer logischen „1“ über dem Schwellwert gehalten werden (Löcher im Summensignal können dadurch ausgeglichen werden). Folgt nach einer „1“ eine „0“, muss das gefilterte Signal Andererseits vor der Abtastung unter die Entscheidungsschwelle fallen. Die BER wird anschließend wiederum durch den direkten Vergleich des Ausgangssignals mit dem zeitlich verzögerten Datensignal bestimmt. In Abbildung 4.4 wurden absichtlich falsche Detektionen der QCs eingebaut. Ein Bitfehler tritt bei dieser Eingangssequenz nur im letzten Bit auf. Der gefilterte Verlauf sinkt zwar kurzfristig unter die Entscheidungsschwelle ab, wird dann aber durch die drei Fehldetektionen (z.B. durch optisches Übersprechen, $F4$) erhöht und es kommt zu einem Fehler. Die Vorteile dieser Methode sind der dynamisch einstellbare Schwellwert und die einfache Realisierbarkeit (vor allem auf PCB-Level). Ist die Totzeit deutlich kleiner als die Bitdauer, können Mehrfachdetektionen einer SPAD innerhalb eines Bits dabei helfen die Statistik zusätzlich zu verbessern. Ein Nachteil ist sicher, dass die Dimensionierung des Filters einen entscheidenden Einfluss auf die Qualität des Ausgangssignals hat. Die Filterlänge (oder Grenzfrequenz) sollte daher bei einer Variation der optischen Leistung und der verwendeten Datenrate individuell angepasst werden.

4.4.2 Digitale Datenprozessierung

Bei der Verarbeitung mit MATLAB wird für das erste digitale Verfahren an jedem der vier Ausgänge des Empfängers OEICs ein Latch emuliert. Wenn der QC ein Ereignis registriert, wird der Zwischenspeicher durch die positive Flanke des QC-Ausgangs gesetzt. Dieses Verhalten ist in Abbildung 4.5 schematisch für eine realistische Ausgangssequenz von vier QCs für eine vorgegebene Bitfolge des Datensignals dargestellt. Der Zustand des Latches wird beibehalten bis die neue Bitperiode beginnt. Nur wenn alle vier Latches

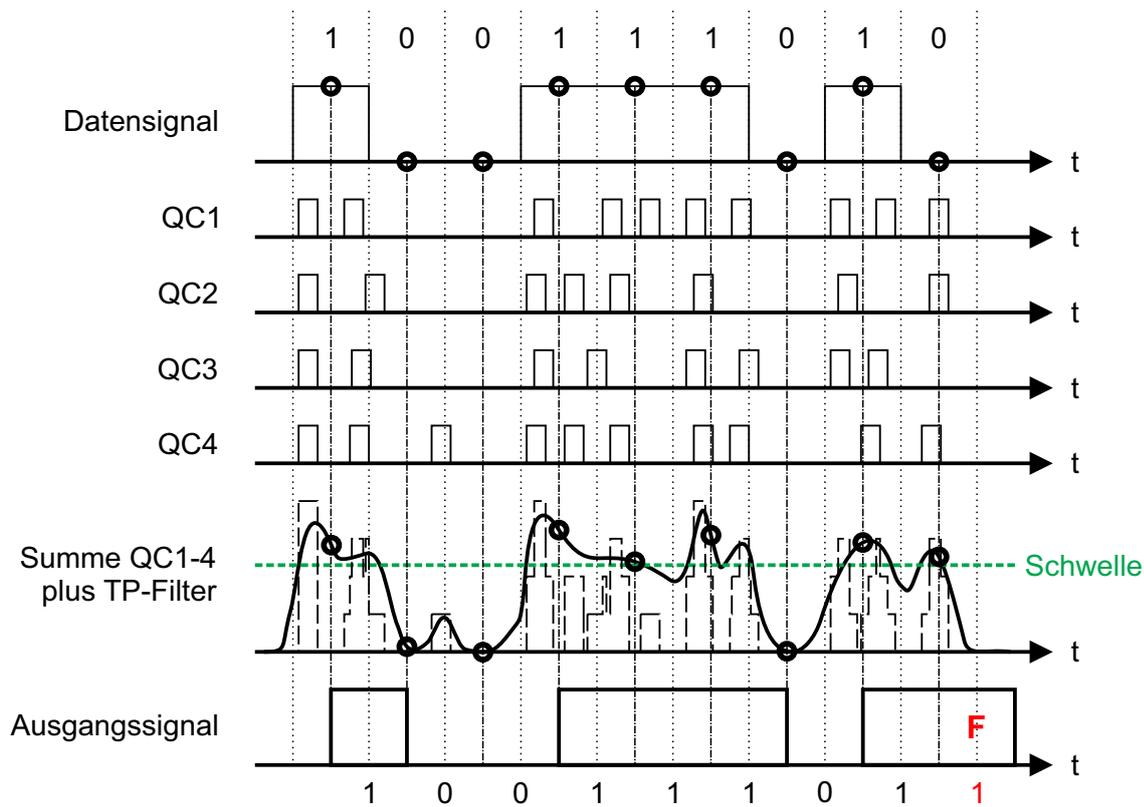


Abbildung 4.4: Analoges Prozessierungsverfahrens mit vier QCs. Das Ausgangssignal wird mit Hilfe des Tiefpass-gefilterten Summensignals generiert und durch den Abtastzeitpunkt um eine halbe Bitperiode verschoben.

während der entsprechenden Bitperiode gesetzt wurden, liefert das Ausgangssignal eine logische „1“. Die BER wird durch Vergleich des Ausgangssignals mit dem verzögerten Datensignal bestimmt. Um die Methoden untereinander vergleichen zu können, wurde in Abbildung 4.5 die gleiche Eingangssequenz wie für die analoge Methode verwendet. Von *QC3* wurde im fünften Bit kein Photon detektiert und der Ausgang wird dadurch nicht gesetzt (*F5*). Der Vorteil dieser Methode liegt sicher darin, dass sie auch mit geringem Aufwand on-Chip implementiert werden kann (Verwendung von Logikblöcken) und dass es durch die getankten Latches zu keinen Überlappungen der Ausgangszustände kommen kann (*F7*). Die Nachteile dieser Methode sind in Abbildung 4.5 klar ersichtlich. Korrekte mehrfache Detektionen einer einzelnen QCs werden innerhalb einer Bit-Periode am Ausgang nicht berücksichtigt und die Entscheidungsschwelle kann nur auf einen diskreten Wert eingestellt werden (ganzzahlig).

Beim zweiten digitalen Verfahren wird für die Generation das Ausgangssignals die absolute Anzahl aller Detektionen aller QCs innerhalb eines Bits verwendet. Liegt die

4. DATENKOMMUNIKATION MIT EINZELNEN PHOTONEN

Entscheidungsschwelle für die gezeigte Abbildung bei mindestens vier Detektionen pro Bit, die notwendig sind im eine logische „1“ am Ausgang zu erzeugen, kann der Fehler im fünften Bit verhindert werden. Der Vorteil dieses Verfahrens ist daher die bessere Statistik pro Bit. Der Nachteil ist der höhere Aufwand, der für eine Implementierung notwendig ist.

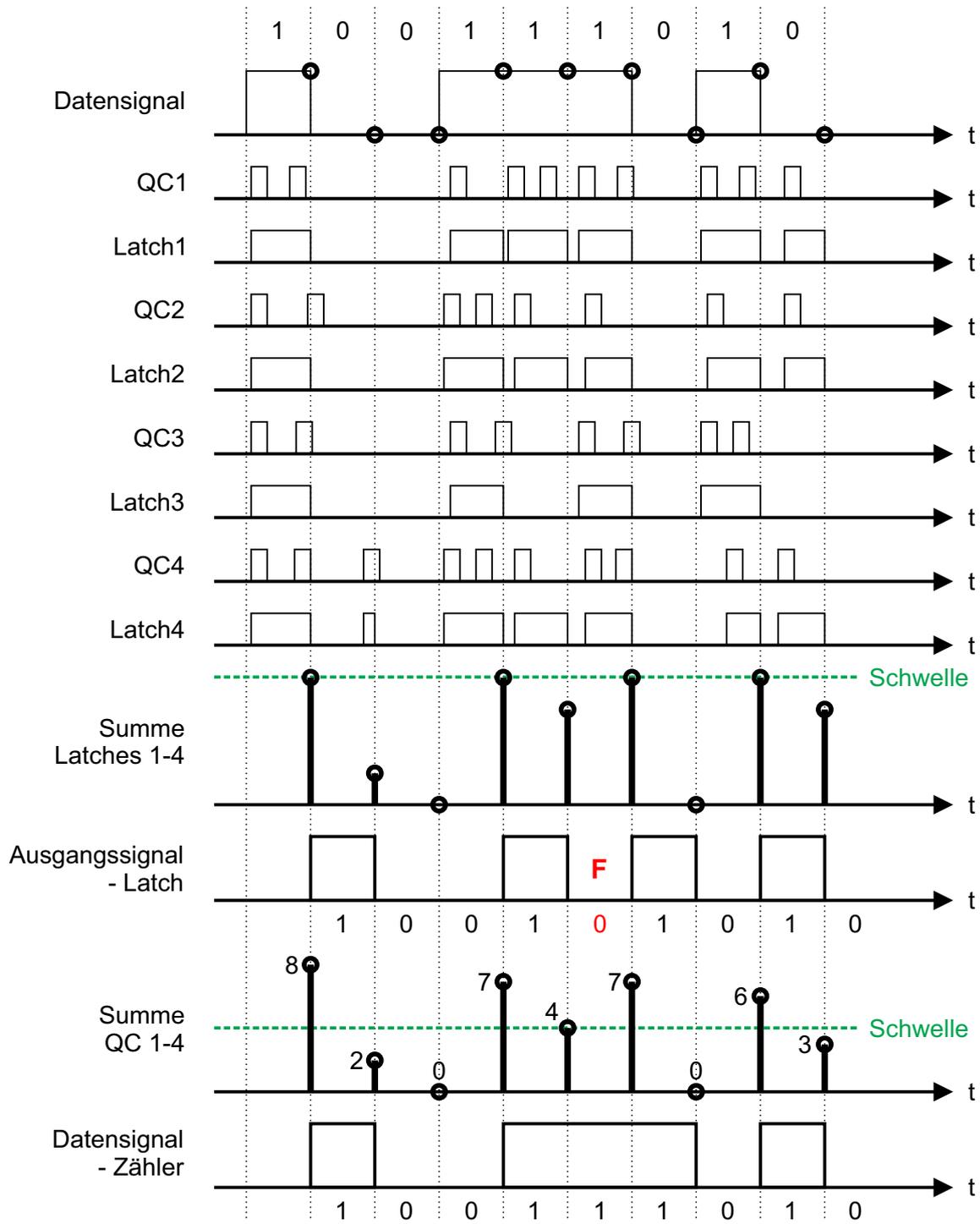


Abbildung 4.5: Digitales Prozessierungsverfahren (Latch und Zähler) vier QCs. Das generierte Ausgangssignal ist um eine Bitperiode verschoben.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 5

Realisierte Lawinenphotodioden für Standard-CMOS Technologie

Wie bereits zuvor erwähnt können auch in Standard CMOS Prozessen APDs oder SPADs implementiert werden. Da aber unterschiedliche CMOS Prozesse existieren ist es wichtig zwischen den jeweiligen Prozessen zu unterscheiden. In Hinblick auf den Entwurf einer APD oder SPAD unterscheiden sich die Prozesse vor allem durch die Anzahl der zur Verfügung stehenden Wannenkombinationen innerhalb des Prozessflows. Im Standard CMOS Prozess sind nur die Kombinationen aus Abbildung 3.8a und 3.8b möglich, wobei die tiefe n-Wanne nur in einem sogenannten Triple-Well Prozess verfügbar ist. Alternativ kann in speziellen Fällen auch die klassische n-Wanne verwendet werden. Hochspannungsprozesse (HV-CMOS), weisen standardmäßig zusätzliche Dotierungen für die Isolation der Schaltungsteile bei hohen Spannungen auf. Diese Dotierungen unterscheiden sich sowohl in deren Eindringtiefe als auch in der Implantationsdosis. Es existieren dadurch mehr mögliche Wannenkombinationen um eine funktionierende APD zu konstruieren. In dieser Arbeit wurden SPAD-Strukturen in einem Standard $0,35\ \mu\text{m}$ CMOS Prozess und in einem $0,35\ \mu\text{m}$ HV-CMOS Prozess simuliert, implementiert und charakterisiert. Dieses Kapitel bezieht sich hauptsächlich auf die Funktion und die Eigenschaften im linearen Betriebsmodus der entwickelten SPAD-Strukturen. Es wäre daher formal richtig statt SPAD den Ausdruck APD zu verwenden. Da diese Strukturen in weiterer Folge aber über der Durchbruchspannung betrieben werden, werden sie bereits jetzt als SPAD bezeichnet.

5.1 Designkonzepte

Die folgenden Abschnitte behandeln den Aufbau der implementierten SPAD-Strukturen und mögliche Guardringkonzepte für die beiden bereits angesprochenen CMOS Technologien.

5.1.1 Randdurchbruch und Guardringkonzepte

Unabhängig von der Dicke einer SPAD ist es notwendig die aktive Region von der Umgebung durch einen Guardring zu trennen. Ohne diesen Schutz können Ladungsträger in die aktive Region diffundieren und unerwünschte Lawinen verursacht. Zusätzlich entstehen an den Rändern der dotierten Gebiete Bereiche mit hoher elektrischer Feldstärke. Die Spitzenwerte können dabei fast doppelt so hoch wie in der Mitte der Fläche sein. Als Konsequenz daraus kommt es bereits bei einer Spannung unterhalb der eigentlichen Durchbruchspannung (Flächendurchbruch) der SPAD zu einem Randdurchbruch. Durch den frühzeitigen Durchbruch entsteht nur am Rand der SPAD ein aktiver Bereich und die resultierende PDP ist dadurch deutlich kleiner.

Seit den 1960er Jahren verwenden APDs bzw. SPADs Diffusions-Guardringstrukturen, dargestellt in Abbildung 5.1a. Bei diesem Konzept wird ein niedrig dotierter Schutzring (n-Wanne) verwendet, der den Rand des hochdotierten n^+ -Gebiets überlappt. Die Feldstärke im markierten Bereich (rote Markierung) wird dadurch kleiner als im erwünschten Verstärkungsbereich der SPAD (gelbe Markierung). Der große Vorteil dieser Guardstruktur besteht in der Einfachheit der Implementierung indem die Standard Implantationen des CMOS Prozesses verwendet werden können. Ein Nachteil ist die benötigte größere Fläche im Vergleich zu SPADs mit STI Technologie.

Anstatt einen leicht dotierten Schutzring zur Reduktion des Felds im Randbereich der SPAD zu verwenden, kann auch eine höhere Dotierung (p-Wanne) im zentralen Bereich zur Verstärkung des elektrischen Feldes eingesetzt werden („virtuelle“ Guardringe) [66]. Die unerwünschten Feldspitzen am Rand des n^+ -Gebiets sind dadurch stets kleiner als im Verstärkungsbereich an der Grenzschicht zwischen n^+ und p-Wanne (gelbe Markierung Abbildung 5.1b).

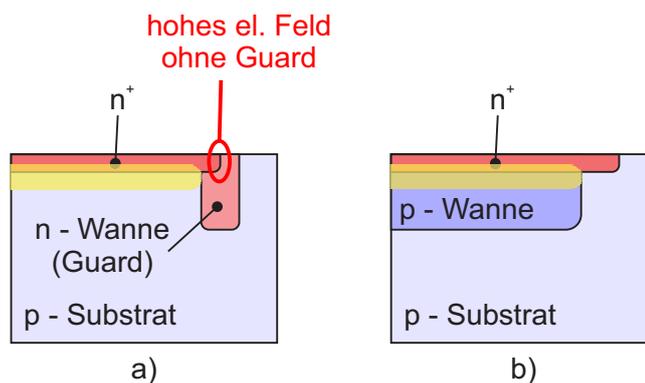


Abbildung 5.1: Vergleich der Guardringstrukturen: a) Diffusionsguardring b) „virtueller“ Guardring. Die Multiplikationszone ist jeweils gelb markiert.

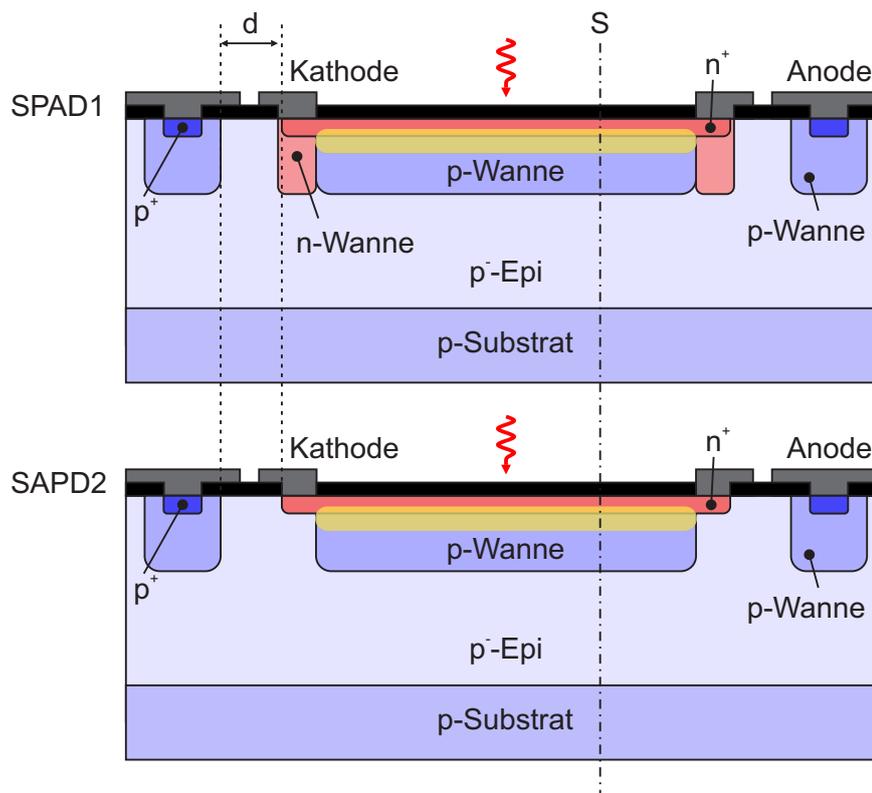


Abbildung 5.2: Querschnitte der implementierten Strukturen *SPAD1* und *SPAD2* für Standard 0,35 μm CMOS Technologie (nicht maßstabgetreu) mit dem Elektrodenabstand d und der Schnittachse S bei $x = 10 \mu\text{m}$ (Abstand vom Zentrum). Die Multiplikationszone ist jeweils gelb markiert.

5.1.2 0,35 μm PIN-Photodioden CMOS Prozess

In einem 0,35 μm CMOS Prozess für PIN-Photodioden wurden zwei SPAD Strukturen implementiert. Der verwendete Wafer weist eine schwach p^- dotierte epitaktische Schicht (p^- -Epi) an der Oberfläche auf. Im Unterschied zu den klassischen CMOS kompatiblen SPAD Strukturen aus Abbildung 3.8 bestehen sie aus einer getrennten Absorptions- und Multiplikationszone. Analog zu den Strukturen hergestellt in speziellen SPAD Prozessen (Abbildung 3.7) dient die epitaktische Schicht als Absorptionszone. Die Schicht weist eine Dicke von etwa $12 \mu\text{m}$ und eine Dotierstoffkonzentration von $2 \times 10^{13} \text{cm}^{-3}$ auf. Die Multiplikationszone entsteht an der Grenzschicht zwischen n^+ und p -Wanne. Der Durchmesser der p -Wanne definiert also den aktiven Bereich, wobei ein „virtuelles“ Guardring Konzept angewandt wurde um Randdurchbrüche zu vermeiden. Dementsprechend ist der Durchmesser der p -Wanne kleiner als der Durchmesser der n^+ Schicht. Die Querschnitte der realisierten Strukturen *SPAD1* und *SPAD2* sind in Abbildung 5.2 dargestellt. Die relevanten Layer und deren Durchmesser sind zusätzlich in Tabelle 5.1 aufgelistet.

Die SPADs unterscheiden sich nur durch die n -Wanne als zusätzliche Guardstruktur an-

	Verwendete Layer inkl. Durchmesser (μm)				
	n^+		p-Wanne	n-Wanne	d
	NIMP	CATDOP	PWELL	NWELL	
<i>SPAD1</i>	90,6	90,6	80,0	90,6-80,0	9,9
<i>SPAD2</i>	90,6	90,6	80,0	-	20,7

Tabelle 5.1: Zusammenfassung der verwendeten Layer und deren Durchmesser von *SPAD1* und *SPAD2*. NWELL wird bei *SPAD1* als Kreisring verwendet, dementsprechend wurde der Außen- und der Innendurchmesser angegeben. d entspricht dem Elektrodenabstand aus Abbildung 5.2.

grenzend an die p-Wanne (Kombination aus „virtueller“ und Diffusions-Guardringstruktur). Hauptziel dieser n-Wanne ist es Ladungsträger die oberflächennah, außerhalb des verarmten Bereichs generiert wurden, direkt über die Kathode einzusammeln. Diese Ladungsträger erreichen dadurch nicht die Multiplikationszone und lösen auch keine Lawine aus. Da Gitterdefekte vermehrt an der Substratoberfläche entstehen, sollte diese SPAD im Vergleich zu der Variante ohne n-Wanne eine geringere DCR aufweisen.

Gemeinsam mit W. Gaberl wurden diese Diodenstrukturen im linearen Bereich bereits 2014 in [81] (*SPAD1*) und [82] (*SPAD2*) publiziert. Diese APDs hatten eine quadratische Struktur mit einer aktiven Fläche von $80\mu\text{m} \times 80\mu\text{m}$. Durch die dicke Absorptionszone konnten herausragende Ergebnisse in Bezug auf die Responsivität bei gleichzeitiger hoher Bandbreite (B) erzielt werden. In [81] lag die maximale Bandbreite bei 1,15 GHz mit einer Responsivität von $20,4\text{ A W}^{-1}$ bei einer Wellenlänge von 670 nm. Auch in [82] konnte eine hohe Bandbreite von 1,02 GHz bei einer Responsivität von $19,0\text{ A W}^{-1}$ bei 670 nm erzielt werden. Für eine optische Lichtleistung von 5 nW wurde ein maximales Responsivität-Bandbreitenprodukt von $269,7\text{ GHz A W}^{-1}$ erreicht ($BW = 15,1\text{ MHz}$, $R = 1,8 \times 10^4\text{ A W}^{-1}$). Beide APD-Strukturen wurden bereits erfolgreich in integrierten optischen Empfängern eingesetzt. *SPAD1* unter anderem in [83] [76] [84] und *SPAD2* in [76].

5.1.3 0,35 μm HV-CMOS Prozess

Wie schon zuvor erwähnt bieten HV-CMOS Prozesse mehr kombinierbare Wannenenimplantationen wie der klassische CMOS Prozess. Der verwendet p dotierte Wafer weist analog zum Standard CMOS Prozess (5.1.2) ebenfalls eine p dotierte epitaktische Schicht (p-Epi) an der Oberfläche auf. Zusätzlich besteht hier die Option eines Opto-Windows. Bei einem Opto-Window wird der Oxid-Stack innerhalb des definierten Bereiches reduziert und zusätzlich eine ARC abgeschieden. In diesem Prozess wurden vier SPADs implementiert. Die jeweiligen Querschnitte sind in Abbildung 5.3 dargestellt. Die relevanten Layer und deren Durchmesser sind zusätzlich in Tabelle 5.2 aufgelistet. Als Absorptionszone dient wieder die verarmte p-Epi-Schicht mit einer Dopingkonzentration von etwa $1 \times 10^{15}\text{ cm}^{-3}$. Die Multiplikationszone bildet sich an der Grenzschicht zwischen der hochdotierten

	Verwendete Layer inkl. Durchmesser (μm)						d
	OPTO	n^+		tiefe p-Wanne	tiefe n-Wanne		
		NIMP	TUIMP	DPWELL	LDWELL	VLDWELL	
<i>SPAD3</i>	-	85,6	85,6	81,0	-	93,2	6
<i>SPAD4</i>	-	85,6	85,6	81,0	93,2	93,2-79	6
<i>SPAD5</i>	80,1	-	85,6	81,0	-	93,2	6
<i>SPAD6</i>	80,1	-	85,6	81,0	-	93,2	6

Tabelle 5.2: Zusammenfassung der verwendeten Layer und deren Durchmesser von *SPAD3* bis *SPAD6*. LDWELL wird bei *SPAD4* als Kreisring verwendet, dementsprechend wurde der Außen- und der Innendurchmesser angegeben. d entspricht dem Elektrodenabstand aus Abbildung 5.3.

n^+ Kathode und der tiefen p-Wanne. Als Schutz vor Randdurchbrüchen wurde der Durchmesser der tiefen p-Wanne kleiner als jener der Kathode gewählt und zusätzlich von einer tiefen n-Wanne umgeben. Die tiefe n-Wanne reduziert zusätzlich die effektive Dotierstoffkonzentration in der tiefen p-Wanne und erhöht dadurch die resultierende Durchbruchspannung. Das ermöglicht eine vollständige Verarmung der epitaktischen Schicht vor dem Durchbruch der SPAD.

Dieses Grundkonzept ist für alle SPADs in Abbildung 5.3 gleich. *SPAD3* und *SPAD4* unterscheiden sich lediglich durch die Dotierstoffkonzentration der verwendeten tiefen n-Wanne, wobei jene von *SPAD3* die höhere Dosis aufweist. Als zusätzliche Guardstruktur von *SPAD4* wurde die höher dotierte tiefen n-Wanne zusätzlich am Rand der aktiven Zone verwendet (Schraffierter Bereich innerhalb der Wanne in Abbildung 5.3). *SPAD3* und *SPAD5* verwenden idente nieder dotierte Wannenkombinationen, unterschieden sich aber durch das verwendete n^+ Kathoden-Doping und die ARC von *SPAD5* (*SPAD3* verwendet ein höher dotiertes n^+ Gebiet). Die Auswirkungen der ARC auf die SPAD-Parameter können so untersucht werden. Zum einen werden die spektralen Eigenschaften hinsichtlich PDP verbessert, zum anderen besteht aber auch die Gefahr, dass das verwendete Material Störstellen in den aktiven Bereich einbringt und so die DCR und die APP erhöht. Um die Raumladungszone bzw. Absorptionszone zusätzlich zu erweitern wurde für *SPAD6* eine „modulationsdotierte“ tiefe p-Wanne verwendet (Loch-Maske). Der Modulationsfaktor betrug dabei mit einem Lochdurchmesser von $0,9\mu\text{m}$ und einem Lochabstand von $4,3\mu\text{m}$ etwa 90%. Modulationsdoping ist eine Technik die von R. Enne entwickelt wurde, um die Durchbruchspannung einer CMOS APD zu regulieren [85]. Durch das gezielte Einbringen von Löchern im Layout der Wanne wird deren resultierende Dopingkonzentration verändert. Mit dem thermischen Budget des Prozesses können die Dotieratome von den angrenzenden Gebieten in das Loch diffundieren und es bildet sich eine Schicht mit niedrigerer effektiver Dopingkonzentration aus. Die Durchbruchspannung der APD ist dadurch höher und die Raumladungszone kann sich weiter in Richtung des Substrats ausdehnen. Die Maske der tiefen p-Wanne ist ebenfalls schematisch in Abbildung 5.3 dargestellt.

Im linearen Bereich wurde die grundlegende Struktur von *SPAD5* und deren Eigenschaften bereits 2014 veröffentlicht [86]. Bei 5 nW optischer Leistung und einer Verstärkung von $M = 6,6 \times 10^4$ konnte eine maximale Responsivität von $R = 2,7 \times 10^4 \text{ A W}^{-1}$ erreicht werden. Für optische Leistungen von 500 nW und 5 μW lag die maximale Bandbreite bei 850 MHz. Das ergibt ein Responsivität-Bandbreitenprodukt von 17,4 GHz A W^{-1} für diese Bandbreite. Die Auswirkung einer modulationsdotierten tiefen p-Wanne von *SPAD6* auf die Durchbruchspannung bzw. die erreichbare Bandbreite wurde von R. Enne [87] veröffentlicht. Dabei wurden zwei unterschiedliche Modulationsgrade verwendet (75 % und 90 %). Bei nahezu identer Verstärkung bzw. Responsivität (die Spannung für die modulationsdotierten APDs muss natürlich entsprechend höher sein) konnte die Bandbreite von 850 MHz (*SPAD5*, unmoduliert) auf 1,02 GHz mit 90 % Modulation bzw. 1,25 GHz mit 75 % Modulation erhöht werden. Wie *SPAD1* und *SPAD2* wurde *SPAD5* ebenfalls in einigen integrierten optischen Empfängern eingesetzt. Unter Anderem in [75] und [88].

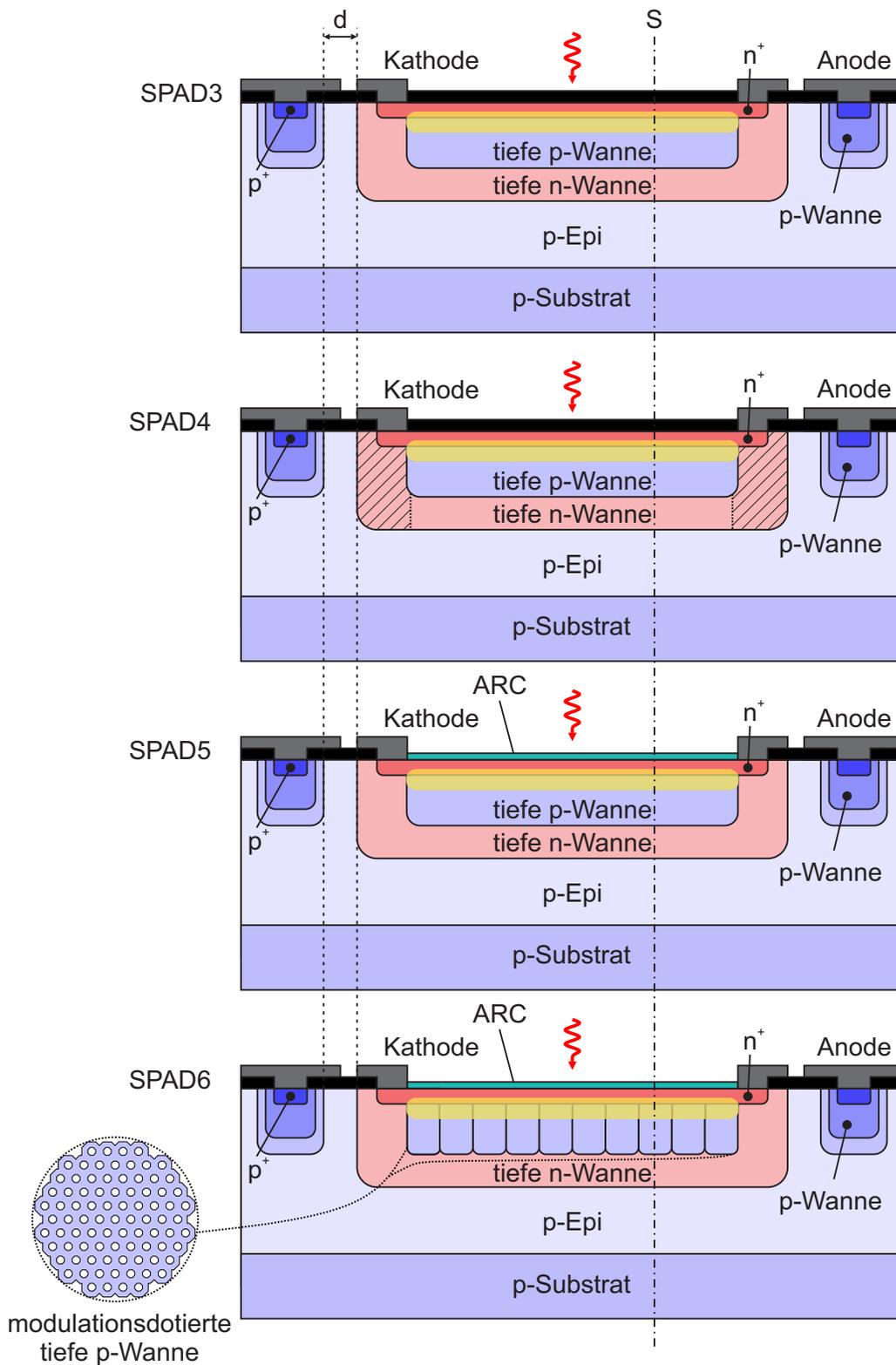


Abbildung 5.3: Querschnitte der implementierten Strukturen *SPAD3–SAPD6* für 0,35 μm HV-CMOS Technologie (nicht maßstabsgetreu) mit dem Elektrodenabstand d und der Schnittachse S bei $x = 10 \mu\text{m}$ (Abstand vom Zentrum). Die Multiplikationszone ist jeweils gelb markiert.

5.2 Simulations- und Messergebnisse im linearen Betriebsmodus

Dieser Abschnitt befasst sich mit den Ergebnissen der Bauteilsimulationen und den dazugehörigen Messresultaten, ausgenommen der internen elektrischen Feldverteilung wo keine Messergebnisse vorhanden sind. Für die spektrale Quanteneffizienz sind wiederum nur Messergebnisse vorhanden.

Für die Simulation der SPAD Strukturen wurde Taurus Medici verwendet. Dieses Programm wurde speziell für Bauteilsimulationen entwickelt. Mit den implementierten Modellen können zweidimensionalen Potentialverteilungen und Ladungsträgerkonzentrationen, sowie unter anderem die elektrischen Eigenschaften wie Widerstände, Kapazitäten und Induktivitäten für unterschiedlichen Biasspannungen simuliert werden. Die wichtigsten Modelle, die für die Simulation der SPADs verwendet wurden, sind:

- Zylindrisches Koordinatensystem (CYLINDRI).
- *Concentration-dependent mobility model* (CONMOB).
- *Parallel field mobility* (FLDMOB).
- *Shockley-Read-Hall* Rekombination (CONSRH).
- *Auger* Rekombination (AUGER).
- Ladungsträgergeneration durch die Stoßionisation (*impact ionization* (IMPACT.I)).
- Ladungsträgergeneration durch Photonen (Photogeneration) (PHOTOGEN).

Die Charakterisierung im linearen Betriebsmodus wurde für alle SPADs auf Waferlevel bei Raumtemperatur durchgeführt 25 °C. Das heißt, die Messungen wurden auf einem Waferprober mit Prüfnadeln durchgeführt. Der Messaufbau wird in Abschnitt 9.1 näher beschrieben. Da vor allem die Durchbruchspannungen der SPADs über den Wafer verteilt streuen, wurden bei den gezeigten Resultaten SPAD-Strukturen verwendet, die knapp neben einander liegen (natürlich nur jene Strukturen in gleicher Technologie).

5.2.1 0,35 µm PIN-Photodioden CMOS Prozess

In diesem Abschnitt werden die Simulationsergebnisse der implementierten SPADs (*SPAD1* und *SPAD2*), hergestellt in Standard 0,35 µm CMOS, mit den Messergebnissen im linearen Betriebsbereich verglichen.

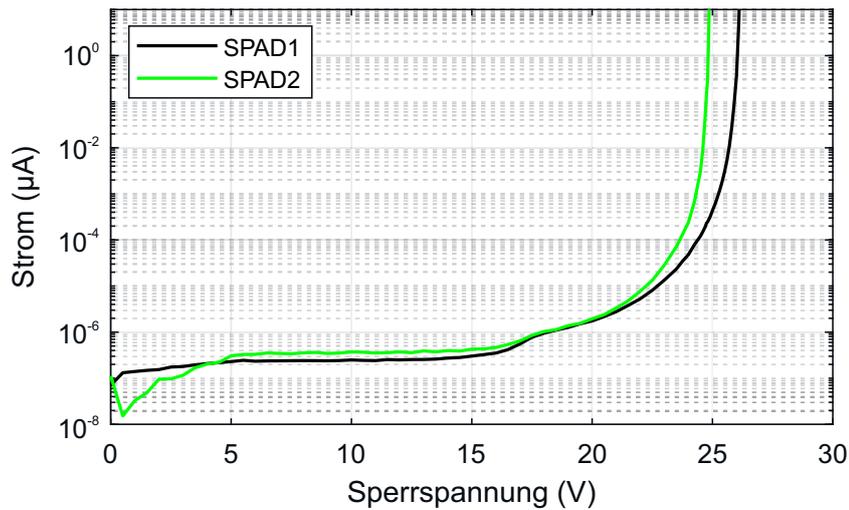


Abbildung 5.4: Gemessener Dunkelstrom in Abhängigkeit der Sperrspannung für *SPAD1* und *SPAD2*.

Druchbruchspannung und Randstruktur

Wie schon zuvor erwähnt unterschieden sich *SPAD1* und *SPAD2* durch ihre Randstruktur. Der Abstand zwischen Anode und Kathode ist entscheidend für die korrekte Funktion der Struktur. Wählt man einen zu geringen Abstand, kommt es bereits bei einer Spannung unterhalb der eigentlichen Durchbruchspannung (Flächendurchbruch) der SPAD zu einem lateralen Durchbruch zur Anode. Der Elektrodenabstand d aus Abbildung 5.2 ist vor allem bei Arrayanordnungen von SPADs kritisch. Da man bei Arrays generell einen hohen Füllfaktor erreichen möchte, sollte d minimiert werden. Der minimale Abstand ist demnach abhängig von der Durchbruchspannung der SPAD. Durch den identischen Aufbau von *SPAD1* und *SPAD2* entlang der Schnittachse S findet der Durchbruch laut Simulation für beide SPADs bei einer Spannung von etwa 30,3 V statt, wobei der Schwellwert für den Durchbruch bei 10 µA liegt. Der minimale Elektrodenabstand liegt laut Simulation bei $\min(d) = 1,1 \mu\text{m}$. Prozessstreuungen haben einen direkten Einfluss auf die Wannendotierungen und dadurch kann sich V_{DB} verschieben. Da zusätzlich auch die maximale Betriebsspannung (oder V_{EX}) nicht fixiert ist, wurde für die weiteren Simulationen $d = 5 \mu\text{m}$ gewählt (Randdurchbruch bei 125 V).

Da die V_{DB} von Wafer zu Wafer, aber auch zwischen den Proben auf einem Wafer schwanken kann, lässt sich V_{DB} nicht absolut definieren. Die in 5.4 dargestellten Verläufe des Dunkelstroms wurden für benachbarte SPADs aufgezeichnet. Auf diesem Modul konnte eine Durchbruchspannung von $V_{DB} = 26,1 \text{ V}$ für *SPAD1* und $V_{DB} = 24,9 \text{ V}$ für *SPAD2* gemessen werden.

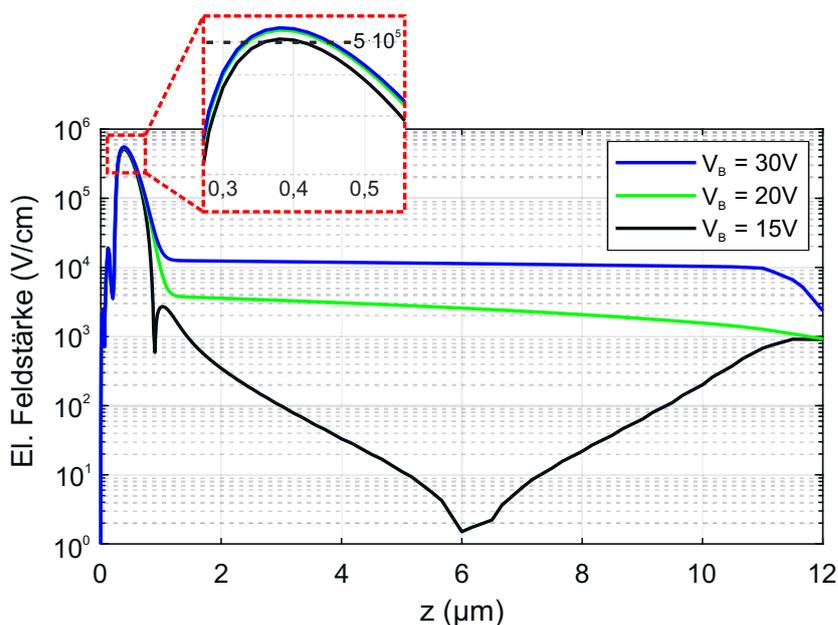


Abbildung 5.5: Verlauf der elektrischen Feldstärke entlang der Schnittachse S (vertikal) für unterschiedliche Sperrspannungen V_B .

Verlauf der elektrischen Feldstärke

Der vertikale Verlauf der elektrischen Feldstärke ist in Abbildung 5.5 für unterschiedliche Sperrspannungen dargestellt. Die Simulation zeigt deutlich, dass die Raumladungszone bei $V_B = 15\text{ V}$ noch nicht bis zur Grenzfläche zwischen p-Epi und p-Substrat reicht. Das Gebiet ist also noch nicht vollständig verarmt. Bei $V_B = 20\text{ V}$ entsteht entlang der Schnittachse S aus Abbildung 5.2 innerhalb der Absorptionszone ein elektrische Feld von durchgehend deutlich über $1 \times 10^3\text{ V cm}^{-1}$. Knapp unterhalb des Durchbruchs bei $V_B = 30\text{ V}$ und einem Dunkelstrom I_d von etwa 50 nA wird eine Feldstärke von über $1 \times 10^4\text{ V cm}^{-1}$ (bis ca. $11\text{ }\mu\text{m}$) erreicht. Bei Raumtemperatur ($T = 300\text{ K}$) erreichen Elektronen in Silizium die Sättigungsdriftgeschwindigkeit von $1 \times 10^7\text{ cm s}^{-1}$ bei einer Feldstärke von $1 \times 10^5\text{ V cm}^{-1}$ [44]. Bei $1 \times 10^4\text{ V cm}^{-1}$ wird diese Geschwindigkeit aber bereits annähernd erreicht (etwa $0,7 \times 10^7\text{ cm s}^{-1}$).

Die maximale Feldstärke E_{max} wird am Übergang zwischen n^+ und p-Wanne generiert. Für $V_B = 15\text{ V}$ und bei $z = 0,38\text{ }\mu\text{m}$ wird eine Feldstärke von über $5 \times 10^5\text{ V cm}^{-1}$ erreicht. Der kritische Wert für die Stoßionisation von $2 \times 10^5\text{ V cm}^{-1}$ [44] wird daher bereits bei $V_B = 15\text{ V}$ überschritten und die Diode weist eine lineare Verstärkung auf. Die laterale Verteilung der Feldstärke ist in Abbildung 5.6 in Kombination mit dem betrachteten Simulationsausschnitt der SPADs dargestellt. Der aktive Bereich von $SPAD1$ ist im Vergleich zu $SPAD2$ um etwa $0,6\text{ }\mu\text{m}$ kleiner, weil die effektive Dopingkonzentration der p-Wanne durch die laterale Diffusion der n-Wanne reduziert wird.

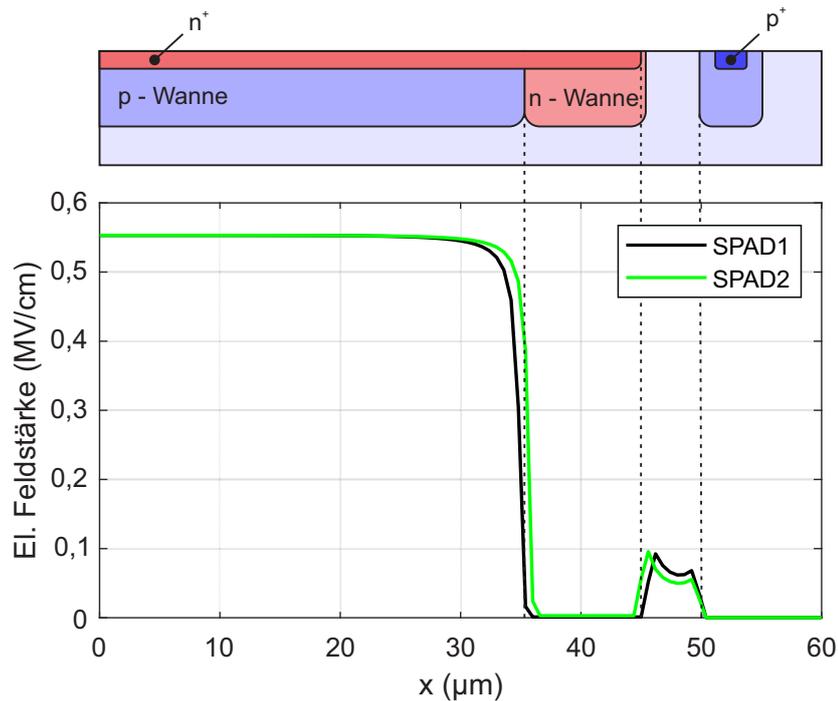


Abbildung 5.6: Lateraler Verlauf der elektrischen Feldstärke bei $z = 0,38 \mu\text{m}$ und $V_B = 30 \text{ V}$ für *SPAD1* und *SPAD2*.

Kapazität

Die Kapazität der SPAD ist vor allem für den Entwurf der Quenchingschaltung wichtig. Wie für Photodioden üblich ist die Kapazität spannungsabhängig. Bei steigender Sperrspannung vergrößert sich die Raumladungszone und die Kapazität sinkt. Im Fall von *SPAD1* und *SPAD2* wird zuerst die p-Wanne und ab einer Spannung von etwa 18 V ist die komplette epitaktische Schicht (p-Epi) verarmt. Der spannungsabhängige Verlauf der Kapazität ist in Abbildung 5.7 dargestellt (Diodenfläche $A = 6,36 \times 10^3 \mu\text{m}^2$). Bei 30 V weisen *SPAD1* und *SPAD2* eine simulierte Kapazität von 88 fF bzw. 82 fF auf.

Im direkten Vergleich mit den gemessenen Verläufen zeigt sich, dass das p-Epi erst ab etwa 19 V vollständig verarmt ist. Dieser Spannungswert wird als Durchgreifspannung (engl. *reach through voltage*) bezeichnet, weil die Raumladungszone ab diesem Spannungswert bis zu Substrat „durchgreift“. Unterhalb dieser Spannungen ist die gemessene Kapazität im Vergleich zur Simulation um etwa 25% höher. Oberhalb dieser Spannung zeigt sich aber eine sehr gute Übereinstimmung zwischen den gemessenen Werten und der Simulation. Bei einer Sperrspannung von 25 V lag die Kapazität von *SPAD1* bei 96 fF und für *SPAD2* bei 92 fF . Das entspricht einer Abweichung von $7,3 \%$ und $11,8 \%$ der Messung gegenüber der Simulation. Vernachlässigt man den Kapazitätsunterschied zwischen *SPAD1* und *SPAD2* ergibt sich eine flächenbezogene Kapazität von etwa

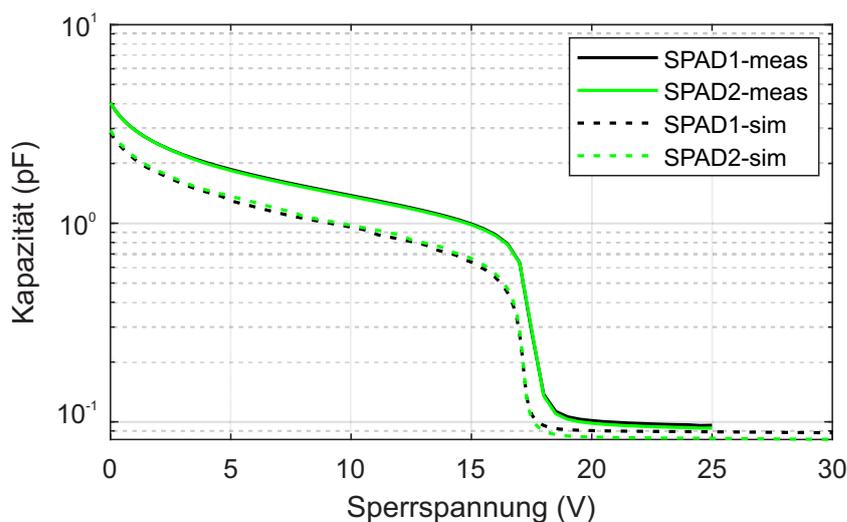


Abbildung 5.7: Diodenkapazität C_d in Abhängigkeit der Sperrspannung V_B von *SPAD1* und *SPAD2* (simuliert und gemessen).

$0,014 \text{ fF } \mu\text{m}^{-2}$ bei 25 V. Die Durchgreifspannung ist auch im Stromverlauf der SPADs erkennbar. Bei genauerer Betrachtung von Abbildung 5.4 kann man eindeutig einen Stromanstieg in diesem Spannungsbereich erkennen.

Quanteneffizienz

Die unverstärkte Quanteneffizienz bei einer Variation der Wellenlänge ($M = 1$ bei $V_B = 1 \text{ V}$) ist in Abbildung 5.8 dargestellt. Da der Verlauf von *SPAD1* mit *SPAD2* deckungsgleich ist, wurde nur ein Verlauf abgebildet. Auffällig sind die ausgeprägten Oszillationen, da für diese SPAD kein Opto-Window verfügbar war. Diese Oszillationen entstehen durch Reflexionen zwischen den Grenzflächen von Luft zu Oxidstack, bzw. Oxidstack zur Chipoberfläche und innerhalb des Oxidstacks selbst. Zwischen 630 nm und 685 nm liegen die Maxima der Quanteneffizienz bei etwa 80 %. Für 635 nm konnten 71,9 % gemessen werden.

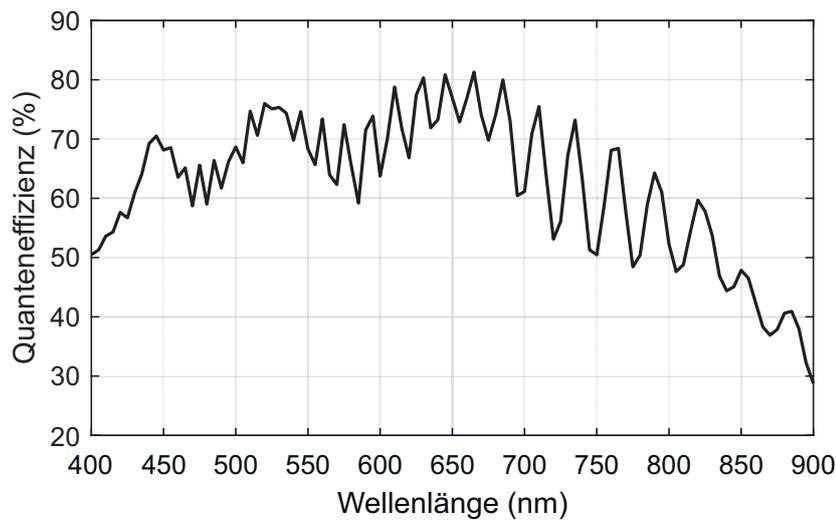


Abbildung 5.8: Spektraler Verlauf der Quanteneffizienz von *SPAD1* bei einer Sperrspannung $V_B = 1\text{ V}$.

5.2.2 0,35 μm HV-CMOS Prozess

In diesem Abschnitt werden die Simulationsergebnisse der implementierten SPADs (*SPAD3-SPAD6*), hergestellt in 0,35 μm HV-CMOS, mit den Messergebnissen im linearen Betriebsbereich verglichen.

Druchbruchspannung und Randstruktur

Wie schon zuvor erwähnt unterscheiden sich *SPAD3* bis *SPAD6* durch die Dopingkonzentrationen der verwendeten Implantationsgebiete. Die Durchbruchspannung liegt für diese Dioden laut Simulation bei 102,4V für *SPAD3*, 62,4V für *SPAD4*, 67,7V für *SPAD5* und 86,5V für *SPAD6*. Die Randstruktur ist bei allen SPADs ident und der Kathodenabstand d (siehe Abbildung 5.3) mit 6 μm ist durch die unterschiedlichen Werte von V_{DB} bis zu 120V ausgelegt. Der gemessene Verlauf des Dunkelstroms ist in Abbildung 5.9 dargestellt. Über den gesamten linearen Betriebsbereich weisen *SPAD3* bis *SPAD6* einen Dunkelstrom von deutlich unter 1 pA auf. Für den Schwellwert von 10 μA konnte V_{DB} für diese Strukturen bei 101,3V für *SPAD3*, 64,4V für *SPAD4*, 68,7V für *SPAD5* und 83,8V für *SPAD6* gemessen werden.

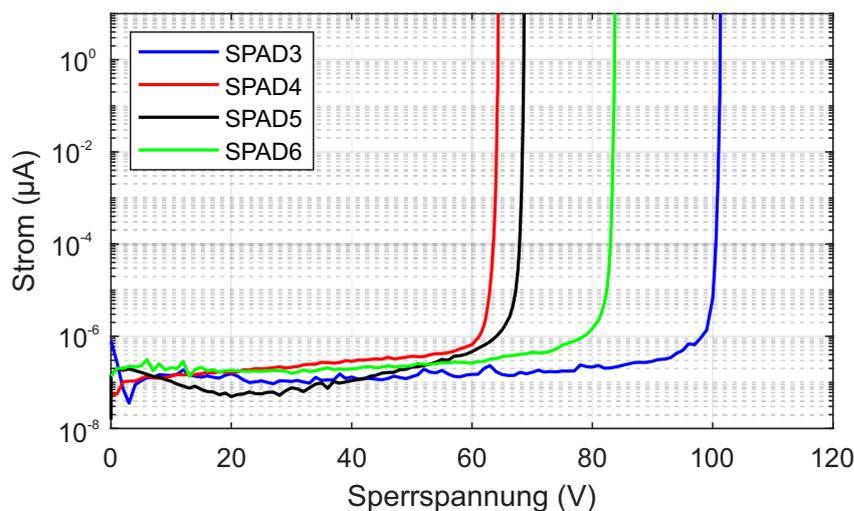


Abbildung 5.9: Gemessener Dunkelstrom in Abhängigkeit der Sperrspannung V_B für *SPAD3* bis *SPAD6*.

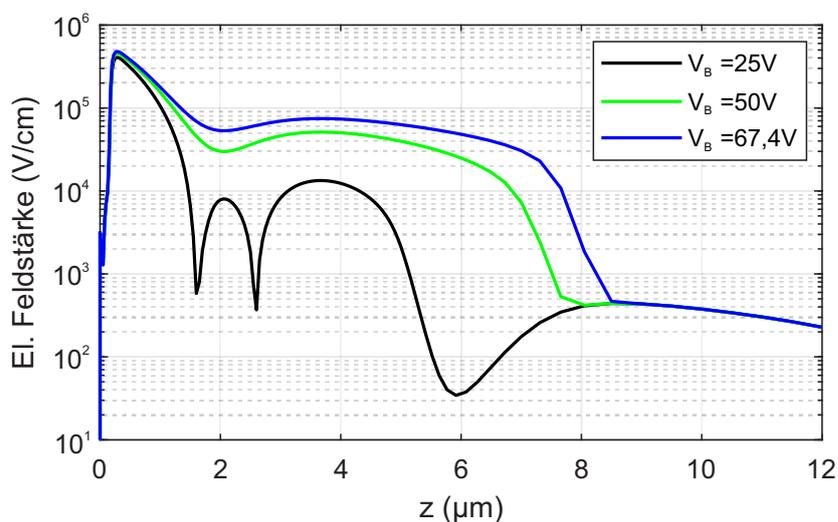


Abbildung 5.10: Verlauf der elektrischen Feldstärke von *SPAD5* entlang der Schnittachse S (vertikal) für unterschiedliche Sperrspannungen V_B .

Verlauf der elektrischen Feldstärke

Der vertikale Verlauf der elektrischen Feldstärke von *SPAD5* ist in Abbildung 5.10 für unterschiedliche Sperrspannungen dargestellt. Bei $V_B = 25\text{ V}$ kann man klar erkennen, dass die tiefe n-Wanne noch nicht vollständig verarmt ist. Die Minima liegen in diesem Bereich bei $5 \times 10^2\text{ V cm}^{-1}$. Bei einer Erhöhung der Spannung wird dieser Bereich vollständig verarmt und das elektrische Feld kann sich in Richtung p-Substrat ausbreiten. Bei $V_B = 50\text{ V}$ liegt der Rand der Verarmungszone in einer Tiefe von $z_{max} = 7,25\text{ }\mu\text{m}$. Erhöht

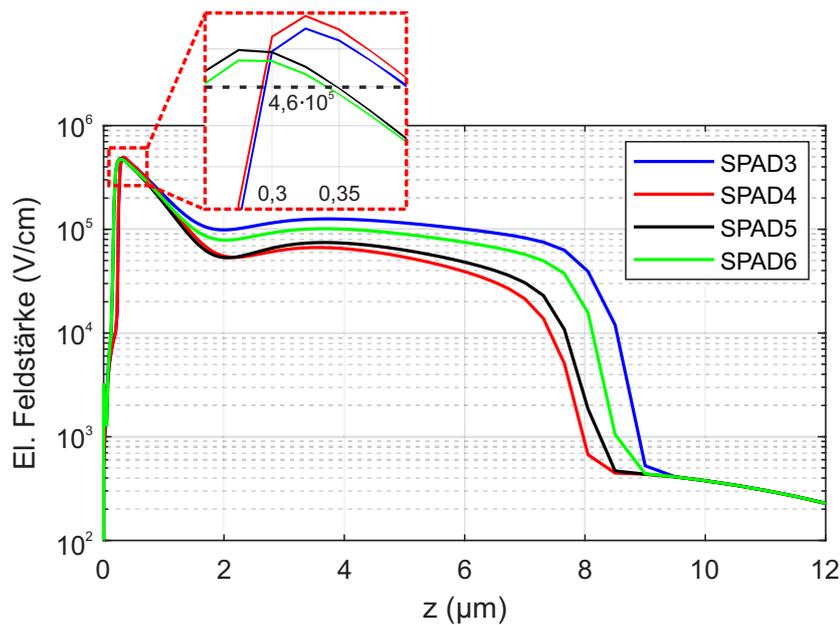


Abbildung 5.11: Verlauf der elektrischen Feldstärke bei einem Dunkelstrom von $I_d = 60 \text{ nA}$ entlang der Schnittachse S (vertikal) für $SPAD3$ bis $SPAD6$.

man die Spannung bis knapp unter den Durchbruch ($V_B = 67,4 \text{ V}$ und $I_d = 60 \text{ nA}$) reicht die Raumladungszone bereits bis in eine Tiefe von etwa $z_{max} = 7,9 \mu\text{m}$. Dabei liegt die Feldstärke durchgehend über einen weiten Teil der Absorptionszone (bis etwa $z = 7,6 \mu\text{m}$) über $1 \times 10^4 \text{ V cm}^{-1}$. E_{max} liegt bei $z = 0,275 \mu\text{m}$ und erreicht für $V_B = 50 \text{ V}$ bereits eine Feldstärke von über $4,5 \times 10^5 \text{ V cm}^{-1}$.

Vergleicht man die vertikalen Verläufe der Feldstärke von $SPAD3$ bis $SPAD6$ bei vergleichbaren Dunkelströmen von etwa 60 nA , zeigt sich, dass die Maxima von $SPAD3$ und $SPAD4$ im Vergleich zu jenen von $SPAD5$ und $SPAD6$ tiefer liegen (bei $z = 0,325 \mu\text{m}$) und zusätzlich einen etwas höheren Wert aufweisen. Die Ergebnisse der Simulation sind in Abbildung 5.11 dargestellt. Um einen vergleichbaren Dunkelstrom zu erreichen, muss für $SPAD3$ im Vergleich zu $SPAD4$ eine höhere Sperrspannung verwendet werden ($102,30 \text{ V}$ für $SPAD3$ und $62,25 \text{ V}$ für $SPAD4$). Diese Spannungsdifferenz resultiert in eine breitere verarmte Absorptionszone ($z_{max} = 8,4 \mu\text{m}$) von $SPAD3$ im Vergleich zu $z_{max} = 7,6 \mu\text{m}$ von $SPAD4$. Im direkten Vergleich zwischen $SPAD5$ und $SPAD6$ kann man klar die Auswirkung der modulierten tiefen p-Wanne von $SPAD6$ beobachten. Durch die erhöhte Durchbruchspannung steht ebenfalls mehr Spannung für die Verarmungszone zur Verfügung. Die simulierten Werte (Maxima innerhalb der Multiplikations- und Absorptionszone, usw.) aller Strukturen wurden zusätzlich in Tabelle 5.3 zusammengefasst.

Der Einfluss der unterschiedlichen Durchbruchspannung zeigt sich auch bei der lateralen Verteilung des elektrischen Feldes, dargestellt in Abbildung 5.12. Durch eine höhere V_B

nimmt auch im Randbereich das elektrische Feld zu und übersteigt für *SPAD3* sogar die kritische Feldstärke von $2 \times 10^5 \text{ V cm}^{-1}$. Durch die Kombination der beiden tiefen n-Wannen im Randbereich von *SPAD4* wird der Rand der Multiplikationszone um etwa $2,5 \mu\text{m}$ verschoben. Allerdings wird dadurch auch die aktive Fläche reduziert.

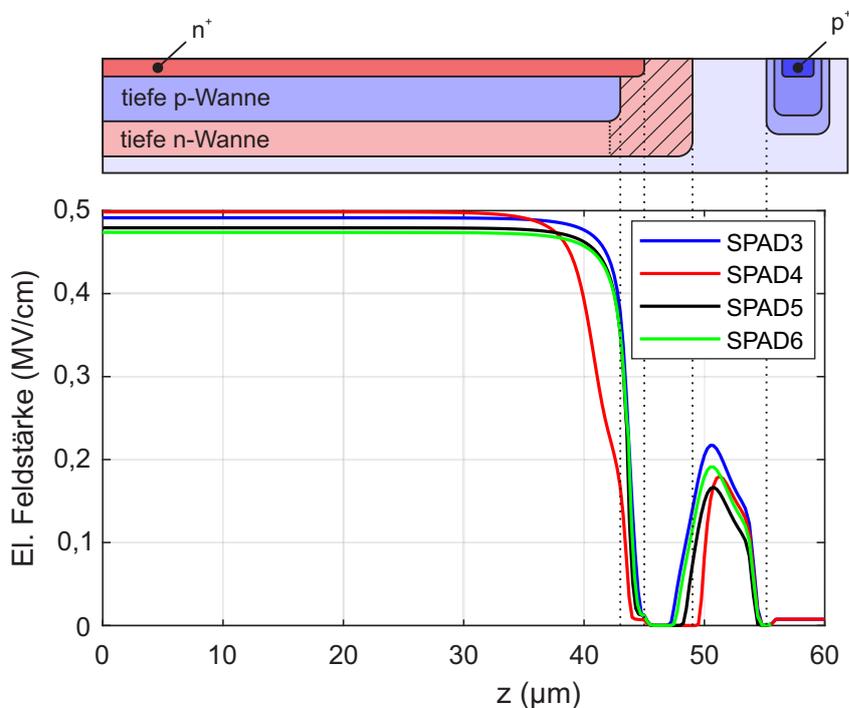


Abbildung 5.12: Lateraler Verlauf der elektrischen Feldstärke bei $z = 0,38 \mu\text{m}$ für *SPAD3* und *SPAD4* und $z = 0,28 \mu\text{m}$ für *SPAD5* und *SPAD6* ($I_d = 50 \text{ nA}$).

Kapazität

Auch bei diesen SPAD-Strukturen vergrößert sich die Raumladungszone bei steigender Sperrspannung (siehe Abbildung 5.13). Unter $V_B = 3 \text{ V}$ wird durch die tiefe n-Wanne zuerst die p-Epi Schicht verarmt. Das wirkt sich bei den gezeigten Dioden auf einen rapiden Abfall der Kapazität aus. Schön zu sehen ist, dass der Verlauf von *SPAD4* durch die niedriger dotierte tiefe n-Wanne um etwa 60 fF höher ist (bei $V_B = 10 \text{ V}$). Bei etwa 26 V ist die tiefe n-Wanne aller SPADs verarmt. Bei einer weiteren Erhöhung der Spannung breitet sich die Raumladungszone durch die tiefe p-Wanne zur hochdotierten n⁺-Schicht aus. Vergleicht man die dargestellten Verläufe mit jenen von *SPAD1* und *SPAD2* kann man deutlich erkennen, dass die Kapazität für steigende Sperrspannungen weiter sinkt. Die Ursache kann anhand von *SPAD5* deutlich in Abbildung 5.10 gezeigt werden, wo klar erkennbar wird, dass sich das elektrische Feld stetig weiter in Richtung p-Substrat ausbreitet, wo hingegen bei *SPAD1* und *SPAD2* des komplette p-Epi bereits ab etwa 18 V verarmt ist (Siehe Abbildung 5.5). Ab etwa 60 V sind die Kapazitäten

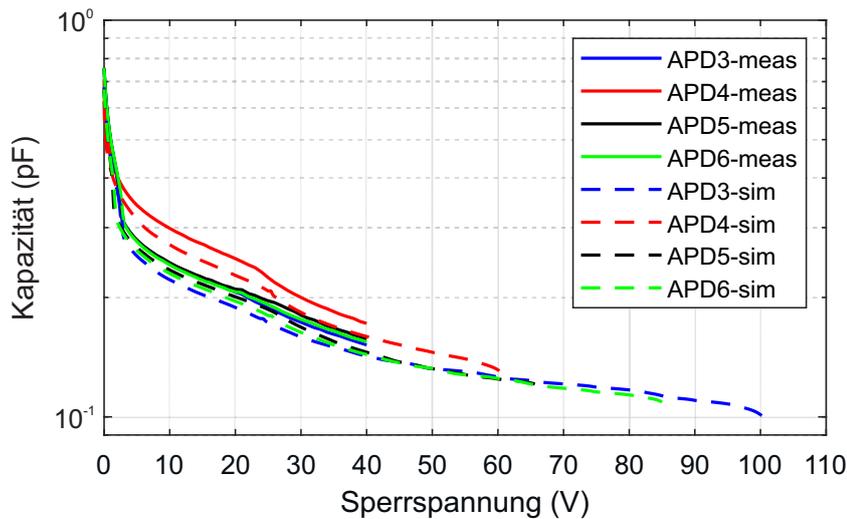


Abbildung 5.13: Diodenkapazität C_d in Abhängigkeit der Sperrspannung V_B von *SPAD3* bis *SPAD6* (simuliert und gemessen).

für alle SPADs nahezu ident. *SPAD4* und *SPAD5* können laut Simulation knapp vor dem Durchbruch (bei einem Dunkelstrom von etwa $8,8\text{ nA}$) eine minimale Kapazität von 124 fF und 120 fF erreichen. *SPAD3* und *SPAD6* weisen ebenfalls knapp unterhalb der Durchbruchspannung eine Kapazität von 97 fF und 109 fF auf. Die simulierten Werte zeigen gegenüber den gemessenen eine sehr gute Übereinstimmung, mit Abweichungen von 6% bis 7% bei einer Sperrspannung von 40 V . Die Diodenfläche betrug für alle Strukturen $6,36 \times 10^3\ \mu\text{m}^2$.

Quanteneffizienz

Der spektrale Verlauf der Quanteneffizienz von *SPAD3* bis *SPAD6* ($M = 1$ bei $V_B = 1\text{ V}$) ist in Abbildung 5.14 dargestellt. Auffällig sind analog zu Abbildung 5.8 die ausgeprägten Oszillationen von *SPAD3* und *SPAD4* im Vergleich zu *SPAD5* und *SPAD6*. Da diese SPADs ein Opto-Window aufweisen, finden keine Interferenzen innerhalb des Oxidstacks statt und es entsteht ein nahezu glatter Verlauf der spektralen Empfindlichkeit über den betrachteten Wellenlängenbereich. Die Verläufe von *SPAD3* und *SPAD4* sind nahezu deckungsgleich und erreichen zwischen 575 nm und 640 nm Spitzenwerte über 80% . Das Maximum liegt für beide Dioden bei $83,5\%$ ($\lambda = 605\text{ nm}$). Für *SPAD5* und *SPAD6* wurde zwischen 400 nm und 730 nm eine Quanteneffizienz von über 80% mit einem Maximum von $98,8\%$ und $95,7\%$ bei 430 nm gemessen. Bei $\lambda = 635\text{ nm}$ konnten für *SPAD3* und *SPAD4* $\eta = 79,0\%$ und für *SPAD5* und *SPAD6* $\eta = 87,3\%$ bzw. $\eta = 87,4\%$ erreicht werden.

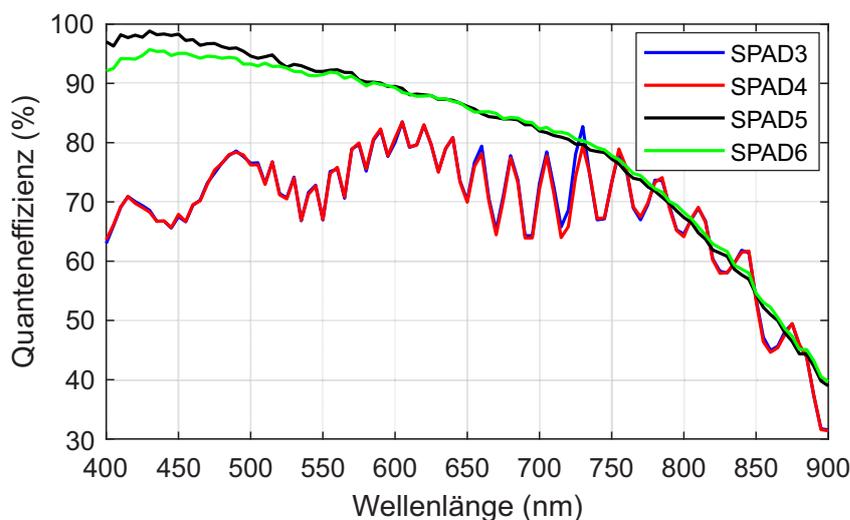


Abbildung 5.14: Spektraler Verlauf der Quanteneffizienz von *SPAD3* bis *SPAD6* bei einer Sperrspannung $V_B = 1\text{ V}$.

5.3 Übersicht

Die wichtigsten simulierten und gemessenen Parameter der vorgestellten SPAD-Strukturen für den linearen Betriebsbereich sind in Tabelle 5.3 zusammengefasst. Im Großen und Ganzen unterscheidet sich die Performanz der entwickelten Strukturen nur geringfügig. Ein Vorteil der prozessierten SPADs in Standard $0,35\ \mu\text{m}$ CMOS ist die breite Absorptionszone in Kombination mit einer niedrigen Durchbruchspannung. Das hat zu Folge, dass die Dioden zum einen im Geiger-Modus voll verarmt sind und zum anderen die effektive V_{EX} nach Abschnitt 3.2.1 gegenüber den anderen Strukturen höher einzustufen ist. Der Vorteil der entwickelten SPADs in $0,35\ \mu\text{m}$ HV-CMOS ist sicher die Anwendbarkeit des Opto-Windows bei *SPAD5* und *SPAD6*. Geringfügige Schwankungen der Wellenlänge oder der Dicke des Oxidstacks haben dadurch nur eine minimale Auswirkung auf die Quanteneffizienz bzw. in weiterer Folge auf die PDP.

	Simulation				Messung	
	V_{DB} (V)	C_{SPAD} (fF)	z_{max} (μm)	E_{max} (V cm^{-1})	V_{DB} (V)	$\eta@635\text{ nm}$ (%)
<i>SPAD1</i>	30,3	96	11,0	$5,5 \times 10^5$	26,1	71,9
<i>SPAD2</i>	30,3	92	11,0	$5,5 \times 10^5$	24,9	71,9
<i>SPAD3</i>	102,4	97	8,4	$4,9 \times 10^5$	101,3	79,0
<i>SPAD4</i>	62,4	124	7,7	$5,0 \times 10^5$	64,4	79,0
<i>SPAD5</i>	67,7	120	7,9	$4,8 \times 10^5$	68,7	87,3
<i>SPAD6</i>	86,5	109	8,25	$4,7 \times 10^5$	83,8	87,4

Tabelle 5.3: Zusammenfassung der wichtigsten Parameter im linearen Betriebsmodus. η wurde bei $M = 1$ bestimmt.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 6

Realisierte OEICs mit Einzelphotonen-Lawinendioden

Für die vorgestellten SPAD-Strukturen wurde in der jeweiligen Technologie eine geeignete QC entwickelt und in einem OEIC kombiniert. Dieses Kapitel behandelt sowohl die realisierten QCs, als auch die erzielten Resultate der jeweiligen Proben.

6.1 Implementierte Quenchingschaltungen

Die PDP von SPADs steigt mit der V_{EX} . Die maximale Amplitude mit der gequench werden kann, ist jedoch üblicherweise durch die maximal zulässige Drain-Source-Spannung der Rücksetz- und Quench-Transistoren begrenzt. Um die maximal mögliche Überspannung zu erhöhen, wird bei gemischt passiv-aktiven Quenchingschaltungen mit aktivem Rücksetzen üblicherweise eine Kombination aus Hochspannungstransistoren in Verbindung mit schnellen Transistoren für deren Ansteuerung verwendet [60]. Diese HV-MOSFETs haben im Vergleich zu den schnellen standard MOSFETs eine höhere parasitäre Kapazität und demnach auch eine kleinere Bandbreite. Eine schnelle Reaktionszeit der Schaltung ist wichtig, da die APP und auch der optische Crosstalk von der generierten Lawinenladung abhängen. Eine QC sollte demnach eine niedrige Detektionsschwelle aufweisen, um die Lawinenladung frühzeitig zu begrenzen und eine schnelle Quenchzeit zu erreichen, also die notwendige Zeit von dem Erreichen des Schwellwerts bis zum Ende der aktiven Quenchphase (die Spannung der SPAD liegt unterhalb der V_{DB}). In der Literatur werden häufig Inverter oder MOSFETs zur Detektion eines Lawinenereignisses verwendet. Die Detektionsschwellen von diesen Schaltungen liegen bei $\frac{V_{DD}}{2}$ oder der Schwellspannung des Eingangstransistors [57] [42] [60].

Das grundlegende Schaltungskonzept der QC wurde von R. Enne in einem 0,35 μm CMOS Prozess entworfen und 2018 veröffentlicht [89]. Sie besteht aus einer kaskodierten QC in Kombination mit *SPAD1* mit einem aktiven Durchmesser von 80 μm . Die Schaltung ist für eine niedrige Detektionsschwelle (bis unter 100 mV) und eine schnelle

Quenchzeit optimiert. Durch den kaskodierten Aufbau kann die QC Quenchpulse von 6,6 V liefern und hat eine simulierte Reaktionszeit (aktive Quenchzeit) von nur 0,48 ns. Um den Einfluss von APP weiter zu limitieren, kann die Totzeit zwischen 9,5 ns und 17 ns variiert werden.

Das Schaltungskonzept wurde auch in zwei weiteren QCs verwendet. In Kooperation mit K. Schneider-Hornstein und P. Brandl wurde eine geschwindigkeits-optimierte Variante dieser Schaltung mit einer fixen Totzeit von 3,5 ns implementiert (ebenfalls in einem Standard 0,35 μm CMOS Prozess). Die Schaltung und das Layout mussten dafür angepasst werden. Für Totzeiten von 5,8 ns bis maximal 32,5 ns wurde das kaskodierte Schaltungskonzept auch in einem 0,35 μm HV-CMOS Prozess angewendet. Dafür musste zum einen die Schaltung auf den neuen Prozess angepasst und zum anderen ein neues Layout entworfen werden.

6.1.1 Kaskodierte Quenchschaltung in 0,35 μm CMOS

Der Kern der gemischt passiv-aktiven Quenchschaltung besteht aus einem Differenzverstärker *AMP* für die Detektion der Potentialänderung an der Kathode der SPAD und der anschließenden Initialisierung des Quenchvorganges durch die Steuerung der entsprechenden MOSFETs [89]. Der Aufbau der Schaltung ist in Abbildung 6.1 dargestellt. *AMP* weist eine Pull-Down-Endstufe auf, die über eine positive Rückkopplung mit der Kathode der SPAD verbunden ist. Durch *AMP* kann der Ausgang von $V_+ = +3,3\text{V}$ auf $V_- = -3,3\text{V}$ geschaltet werden (siehe auch Abbildung 6.3). Um die Spannungen an den MOSFETs M_2 , M_7 sowie den Eingängen von *AMP* und dem Schmitt-Trigger ST_1 im erlaubten Bereich zu halten, wurde der MOSFET M_3 eingefügt. Solange out_{AMP} die Kathode nicht unter das Potential von *GND* zuzüglich der Schwellenspannung von M_3 zieht, verbindet M_3 die Kathode der SPAD mit dem nicht-invertierenden Eingang des Verstärkers. Fällt out_{AMP} während des Quenchvorganges der SPAD auf V_- , begrenzt M_3 das Potential auf *GND* plus dessen Schwellenspannung und schützt daher M_2 , M_7 , ST_1 und *AMP*. Um die Reaktionszeit der Rückkopplungsschleife zu reduzieren, werden die Ausgangsstufe, der untere Teil der Kaskode bestehend aus M_{C5} und M_{15} , sowie der Schutz-MOSFET M_3 durch einen in *AMP* definierten Strom vorgespannt (Abbildung 6.3). Auf der positiven Seite der Versorgung wird dieser Strom für den oberen Teil der Kaskode durch den Stromspiegel aus M_1 und M_2 bereitgestellt. Die maximale Überspannung V_{EX} beträgt in etwa $V_+ - V_-$. Die aktuelle Betriebsspannung der SPAD ergibt sich aus $|V_{SUBST}| + out_{AMP}$. Im Quenchfall beträgt diese Spannung demnach in etwa $|V_{SUBST}| - |V_-|$. Damit die SPAD noch vollständig gequench werden kann, muss $|V_{SUBST}| - |V_-| < V_{DB}$ gelten.

Das Funktionsprinzip ist in Abbildung 6.2 beschrieben. Zuerst befindet sich die Schaltung im Wartemodus ($t < t_0$, t_0 = Start der Lawine). Vernachlässigt man den Spannungsabfall über M_2 und M_3 von etwa 50 mV, liegt das Potential der SPAD-Kathode in diesem Fall bei V_+ . Gleichzeitig ist der Ausgang des Schmitt-Triggers ST_1 „low“ und der Kondensator C_{TQ} wird geladen. Der Verstärker ist aktiviert (V_{off} ist „low“ und V_{on} ist „high“) und der

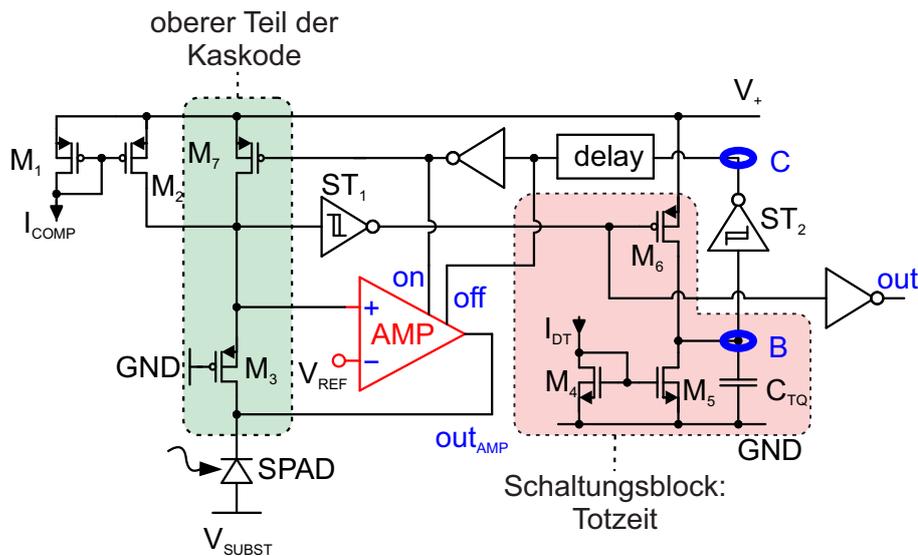


Abbildung 6.1: Schaltungsaufbau der gemischt passiv-aktiven Quenchschaltung mit aktivem Rücksetzen, bestehend aus dem oberen Teil der Kaskode (grün), dem Differenzverstärker *AMP* und dem Schaltungsblock zum Einstellen der Totzeit (rosa).

MOSFET M_7 ist ausgeschaltet. Um die Verstärkerendstufe vorzuspannen und Leckströme zu kompensieren, liefert M_2 für M_3 während dieser Phase einen Strom von etwa $2\mu\text{A}$.

Wird eine Lawine ausgelöst ($t = t_0$), beginnt das elektrische Potential der Kathode durch den Spannungsabfall an M_2 zu sinken (passives Quenchen). Gleichzeitig sinkt auch die Spannung am positiven Eingang von *AMP*. Nachdem das Referenzpotential V_{REF} bei $t = t_1$ unterschritten wurde, wird die SPAD zuerst für weitere $0,56\text{ ns}$ passiv gequenchet. Aufgrund der positiven Rückkopplung des Verstärkers wird die SPAD-Kathode bei t_2 aktiv auf V_- , also unter V_{DB} , reduziert. Laut Postlayout-Simulation dauert diese aktive Quenchingphase ($t_{AQ} = t_3 - t_2$) in etwa $0,48\text{ ns}$. Dies ergibt eine simulierte totale Quenchzeit $t_Q = t_3 - t_1$ von $1,04\text{ ns}$ die benötigt wird, um die SPAD vollständig zu entladen. Für eine minimale Reaktionszeit der Schaltung ist V_{REF} knapp unterhalb des V_+ -Versorgungsrauschens einzustellen.

Der „rosa“ markierte Schaltungsblock aus Abbildung 6.1 generiert die Totzeit der Schaltung und wird über den Schmitt-Trigger ST_1 angesteuert. Registriert ST_1 einen erfolgreichen Quenchvorgang, wird M_6 abgeschaltet und der Kondensator C_{TQ} entlädt sich. Der Entladestrom kann extern über I_{DT} eingestellt werden (V_B). Die Entladezeit bis zum Umschalten des zweiten Schmitt-Triggers ST_2 (V_C) definiert die Totzeit des kompletten Quenchvorganges $t_D = t_6 - t_0$. Die Totzeit ist zwischen $9,5\text{ ns}$ und 17 ns einstellbar. Nachdem ST_2 ausgelöst wurde, wird *AMP* abgeschaltet ($t = t_4$) und M_7 wird eingeschaltet, um die SPAD erneut aufzuladen. Bei $t = t_5$ ist die SPAD bereits vollständig aufgeladen. Um Instabilitäten am Ende der Ladephase bzw. der Triggerereignisse während des Aufla-

dezyklus zu verhindern, gibt der „delay“ Block einen zusätzlichen Zeitabstand vor und M_7 wird erst wieder geöffnet, wenn ST_2 erneut seinen Zustand ändert. Ab dem Zeitpunkt $t = t_6$ befindet sich die SPAD wieder im Wartemodus und ist bereit für eine weitere Detektion.

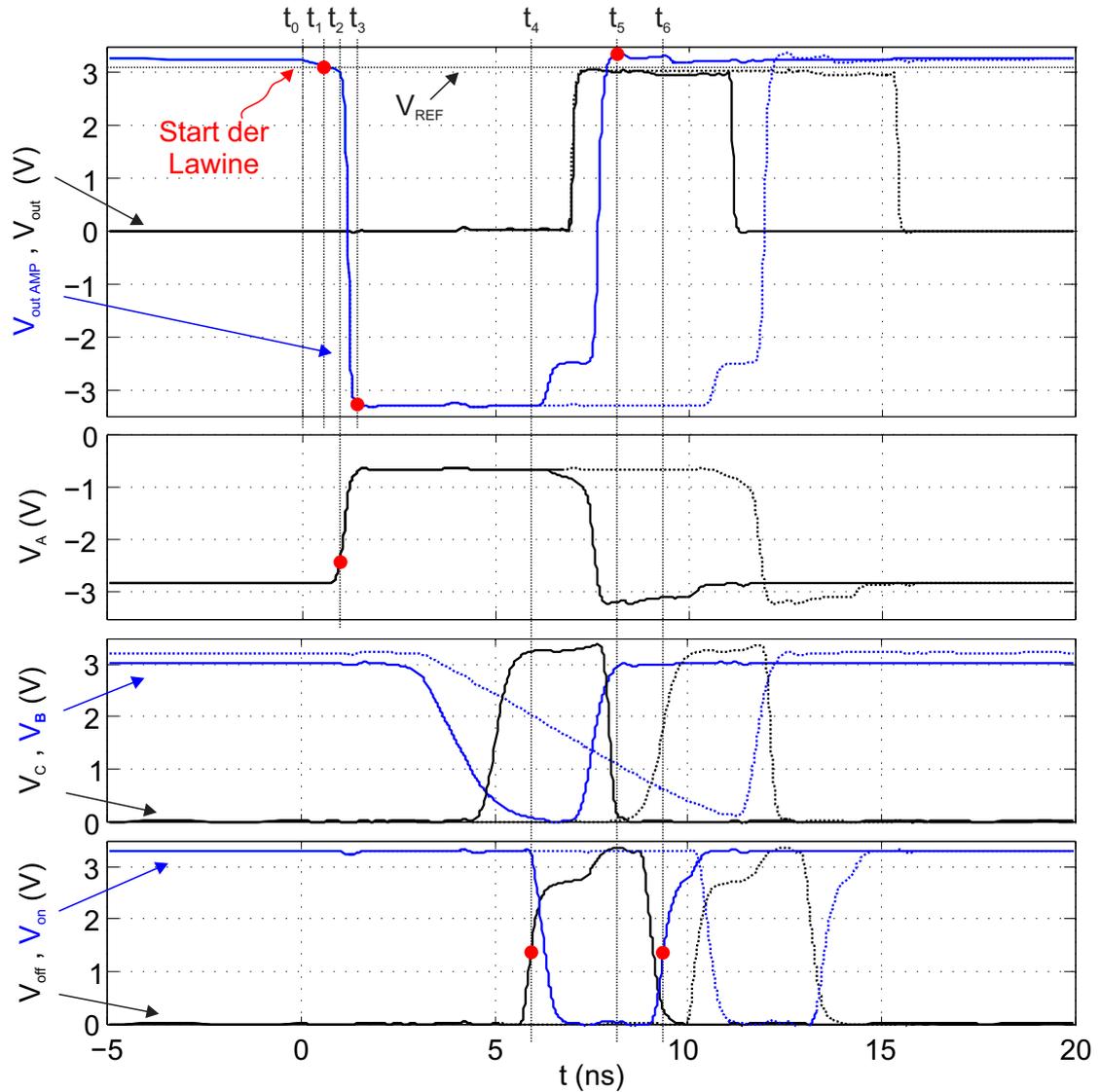


Abbildung 6.2: Postlayout simuliertes Zeitverhalten der wichtigen Knotenpunkte und Steuerspannungen für zwei unterschiedliche Totzeiten (9,5 ns - durchgezogen und 13,5 ns - gestrichelt).

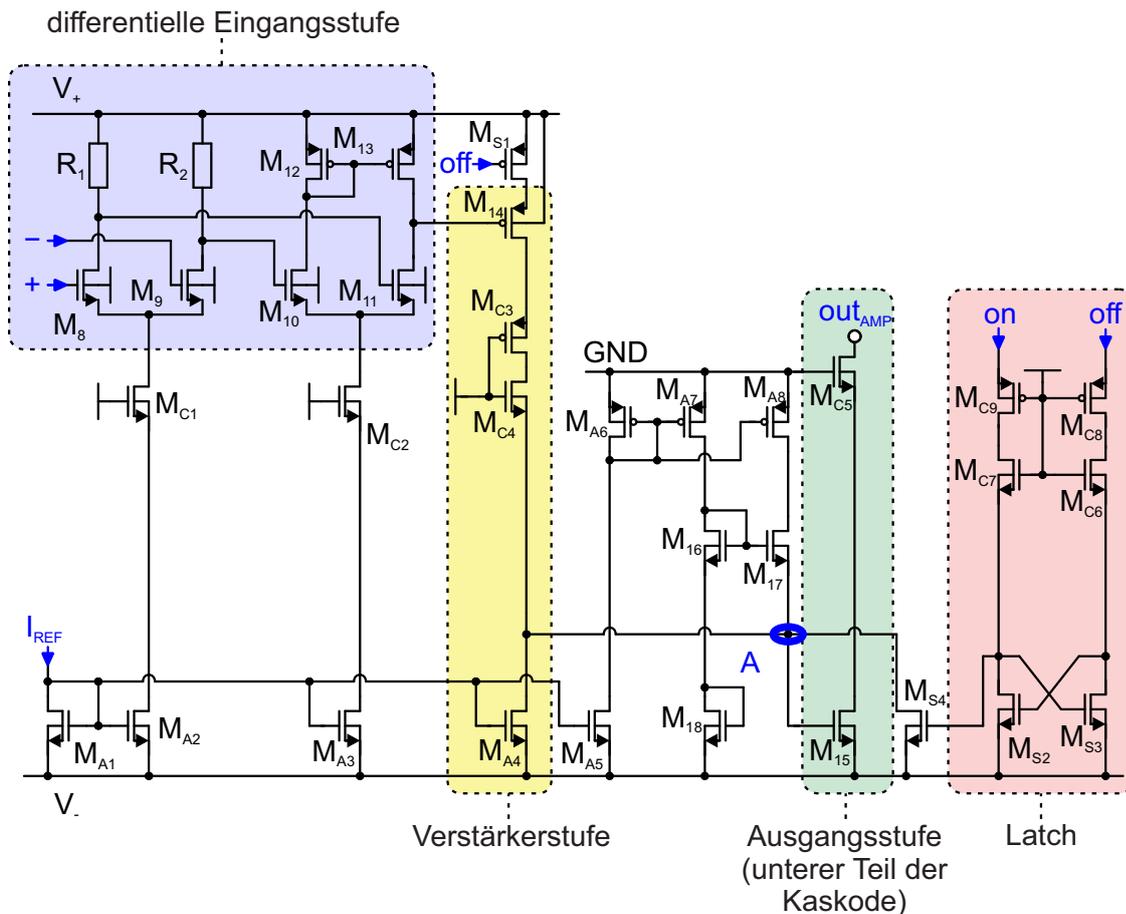


Abbildung 6.3: Schaltungsaufbau des Verstärkerblocks *AMP*, wobei die wichtigsten Blöcke farblich hervorgehoben sind: differentielle Eingangsstufe (blau), Verstärkerstufe/Pegelwandler (gelb), Ausgangsstufe (grün) und das Latch (rosa).

Verstärkerblock

Die Schaltung des Verstärkers *AMP* wird in Abbildung 6.3 gezeigt [89]. Die Eingangsstufe besteht aus zwei differentiellen Verstärkern, bestehend aus R_1 , R_2 , M_8 bis M_{13} (blau), gefolgt von einer Common-Source Verstärkerstufe aus M_{14} , M_{A4} (gelb). Sie dient als Vorverstärker und sorgt dafür, dass die dynamische Last am Eingang gering gehalten wird. Zusätzlich werden die Spannungspegel angepasst (M_{C3} und M_{C4}), um schließlich das Gate des Ausgangs-MOSFETs M_{15} zu steuern (V_A , grün). Die notwendigen Bias-Ströme werden vom Stromspiegel M_{A1} bis M_{A5} erzeugt. M_{C1} bis M_{C5} stellen aber hauptsächlich den Spannungsschutz der Stromspiegel und der Verstärkerstufen sicher.

Für eine minimale Ansprechzeit während des Einschaltvorganges des Verstärkers ($t = t_2$) wird die Vorspannung von M_{15} knapp oberhalb der Schwellspannung eingestellt. Diese

Vorspannung wird durch einen Schaltungsblock (bestehend aus den Stromspiegeln M_{A5} bis M_{A8} und dem Source-Folger M_{17}) definiert, wobei das Gate-Potential von M_{15} durch den Strom von M_{18} definiert wird.

Damit M_{15} während des Wiederaufladens der SPAD ($t = t_4$ bis $t = t_6$) abgeschaltet werden kann, ist die Strombegrenzung von M_{17} höher als jener Strom, der durch M_{A4} definiert ist. Der Aufladezyklus wird durch das Steuersignal *off* eingeleitet. Dieses Signal trennt über M_{S1} die erste Verstärkungsstufe von der positiven Versorgung V_+ . Über das Latch, bestehend aus M_{C6} bis M_{C9} bzw. M_{S2} und M_{S3} (rosa), schaltet M_{S4} und der Knoten A wird dadurch auf V_- gezogen. Das bewirkt wiederum, dass M_{15} abschaltet und der untere Teil der Kaskode für den Aufladezyklus der SPAD von V_- getrennt wird.

Die mittlere Leistungsaufnahme der QC über die gesamte Totzeit beträgt im Ruhezustand in etwa 4,78 mW. Bei einem SPAD-Ereignis steigt der Verbrauch auf etwa 19,1 mW. Die QC benötigt eine Gesamtfläche von etwa $130 \times 135 \mu\text{m}^2$ und der realisierte Chip ist in Kombination mit *SPAD1* in Abbildung 6.6 dargestellt.

6.1.2 Optimierte Quenchingschaltung in 0,35 μm CMOS

Wie in bereits Kapitel 4 beschrieben wurde, ist neben der Empfindlichkeit eines optischen Empfängers die Datenrate der wichtigste Parameter. Der zuvor beschriebene kaskodierete QC weist eine minimale Totzeit von 9,5 ns auf. Möchte man die maximal mögliche Datenrate erhöhen, gleichzeitig aber auch eine bestmögliche Empfindlichkeit erreichen, muss nach Abschnitt 4.2.2 bei gleicher Größe des SPAD-Arrays die Totzeit des Systems reduziert werden. Dafür wurde eine optimierte QC entworfen, die die geringstmögliche Totzeit dieses Schaltungskonzepts erreicht. Dafür wurde vor allem der Schaltungsblock für die Generation der Totzeit entfernt und der „delay“-Block optimiert, damit die Schaltung schnellstmöglich rückgesetzt werden kann. Diese Optimierung hat aber auch zur Folge, dass die Totzeit nicht mehr einstellbar ist. Die geänderte Schaltung ist in Abbildung 6.4 dargestellt. Auffällig ist außerdem, dass ST_1 durch einen Inverter ersetzt wurde. Dessen Eingang ist nicht mehr direkt mit dem nicht-invertierenden Eingang von *AMP* verbunden, sondern bezieht sein Signal direkt von dem Ausgang des Differenzverstärkers. Im *AMP* selbst wurden nur geringfügige Änderungen vorgenommen um den unteren Teil der Kaskode schneller umschalten zu können (~ 20 ps), wobei dafür vor allem der Transistor M_{S4} vergrößert wurde (von $W/L = 2/0,35$ auf $W/L = 3/0,35$). Durch die implementierten Änderungen konnte eine fixe Totzeit von 3,5 ns erreicht werden.

Die mittlere Leistungsaufnahme der QC nach Auftreten eines SPAD-Ereignisses beträgt in etwa 12,3 mW. Im Ruhezustand sind es ungefähr 6,2 mW. Das Layout der QC benötigt eine Gesamtfläche von etwa $130 \times 130 \mu\text{m}^2$. Diese Schaltung wurde ausschließlich in einem Empfängerchip in Kombination mit *SPAD1* implementiert. Der OEIC ist in Abbildung 7.12 veranschaulicht.

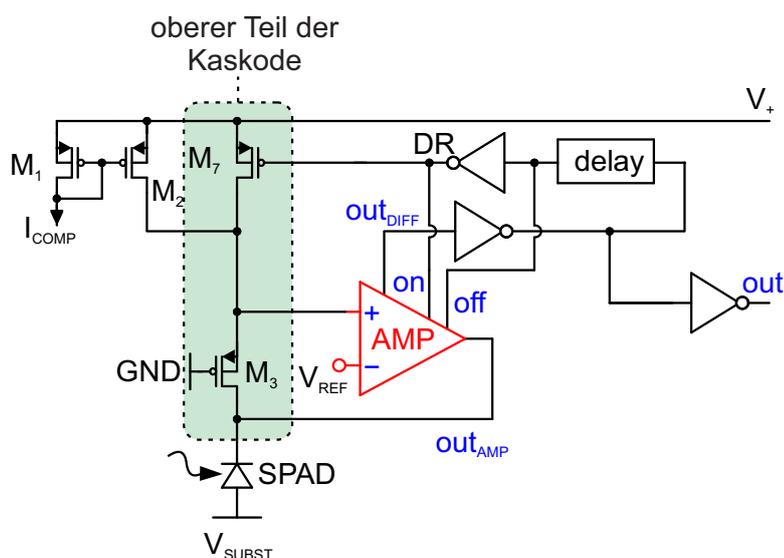


Abbildung 6.4: Schaltungsaufbau der geschwindigkeits-optimierten Quenchingschaltung. Der obere Teil der Kaskode wurde hervorgehoben (grün).

6.1.3 Kaskodierte Quenchingschaltung in 0,35 μm HV-CMOS

Für den QC in 0,35 μm HV-CMOS Technologie wurde ebenfalls ein kaskodiertes Konzept verwendet. Der gezeigte Schaltungsaufbau aus Abschnitt 6.1.1 wurde dafür in den neuen HV-CMOS Prozess übersetzt und angepasst. Bei der Schaltung mussten dafür vor allem die Längen und Weiten der Transistoren und die Signallaufzeiten des „delay“ Blocks optimiert werden. Durch die vorgenommenen Änderungen konnte eine minimale Totzeit von 5,8 ns erreicht werden. Die maximale Totzeit betrug 32,5 ns.

Bei größeren Arrays existieren tendenziell immer einzelne SPADs, die durch Prozessvariationen oder Verunreinigungen eine schlechtere Performanz aufweisen. Um diese störenden Elemente zu deaktivieren, wurde eine Abschaltoption innerhalb des „delay“ Blocks implementiert. Die Kathode der betrachteten SPAD wird dadurch nach einmaligem Zünden nicht mehr auf V_+ aufgeladen und bleibt somit gequench. Eine weitere Veränderung wurde bei der Generation des Ausgangssignals vorgenommen. Der Hintergrund für diese Änderung ist eine neue Methode zur Bestimmung der BER. Wie in Abschnitt 9.3.2 beschrieben, werden die Daten dabei direkt eingelesen und ohne TP-Filter analog addiert. Würde die QC nach einer Detektion für das Ausgangssignal z. B. 50% der Totzeit eine „1“ generieren, dann würden im Summensignal „Löcher“ entstehen, die in weiterer Folge zu einer höheren BER führen können. Das ungefilterte Summensignal ist in Abbildung 4.4 mit einer strichlierten Linie angedeutet. Deshalb wurden *out* und *off* aus Abbildung 6.1 über ein Logikgatter (NOR) miteinander verknüpft, um den Ausgang über nahezu die komplette Totzeit auf „1“ zu setzen. Ist das Verhältnis aus Totzeit zu Bitlänge annähernd 1, sollte dadurch die Wahrscheinlichkeit für „Löcher“ im Summensignal deutlich reduziert

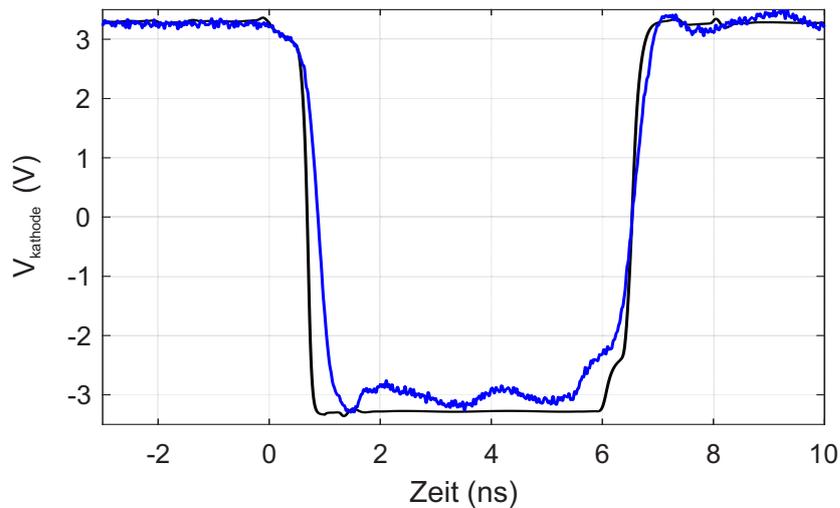


Abbildung 6.5: Transienter Potentialverlauf an der SPAD-Kathode mit $V_{REF} = 3,2\text{ V}$, $t_D = 7\text{ ns}$ und $V_{EX} = 4\text{ V}$. Simulierter Signalverlauf (schwarz), gemessen (blau).

sein. Allerdings steigt dadurch auch die Wahrscheinlichkeit für $F7$ aus Abschnitt 4.2.1. Ist das Verhältnis deutlich kleiner 1, dann können natürlich weiterhin „Löcher“ entstehen.

Im Vergleich zu den bereits beschriebenen QCs wurde beim Entwurf dieses Layouts ein zusätzliches Prober-Pad an der Kathode der SPAD eingefügt. Um die zusätzliche Kapazität an diesem Knoten möglichst gering zu halten, weist dieses Pad minimale Abmessungen $15 \times 15\ \mu\text{m}$ auf. Der gemessene zeitliche Verlauf des Kathodenpotentials ist in Abbildung 6.5 für $V_{REF} = 3,2\text{ V}$ dargestellt. Die Messung wurde mit einer aktiven Prüfspitze von PICOPROBE (MODEL 34A [90]) durchgeführt, dabei wurde eine Totzeit von etwa 7 ns und $V_{EX} = 4\text{ V}$ verwendet. Die Prüfspitze weist laut Spezifikation eine Abfall- und Anstiegszeit von $158,4\text{ ps}$ auf einen $6,6\text{ V}$ Puls auf (120 ps für 5 V), was wiederum in den dargestellten Verläufen berücksichtigt werden muss. Zusätzlich belastet sie den Knoten mit einer Kapazität von 100 fF und einem Widerstand von $10\text{ M}\Omega$. Um den Unterschied zwischen Messung und Simulation besser darstellen zu können, wurde das Simulationsergebnis bei vergleichbaren Referenzspannungen in Abbildung 6.5 hinzugefügt. Unter Berücksichtigung der angesprochenen zusätzlichen Belastung, konnte zwischen dem gemessenen (blau) und dem simulierten (schwarz) Verlauf eine sehr gute Übereinstimmung erzielt werden. Im Vergleich zur Postlayout-Simulation benötigt die Schaltung um etwa 570 ps länger um die SPAD auf V_- zu quenchen. Da die kapazitive Last an diesem Knoten durch die Prüfspitze in etwa um den Faktor 2 erhöht wurde und zusätzlich auch deren Abfallzeit berücksichtigt werden muss, entspricht der gemessene Verlauf den Erwartungen. Die generelle Funktion der Quenchingschaltung konnte dadurch einwandfrei bestätigt werden.

Die mittlere Leistungsaufnahme der QC nach Auftreten eines SPAD-Ereignisses be-

trägt in etwa 10,1 mW. Im Ruhezustand sind es ungefähr 6,1 mW. Das Layout der QC benötigt eine Gesamtfläche von etwa $133 \times 135 \mu\text{m}^2$. Der realisierte Chip ist in Kombination mit *SPAD5* in Abbildung 6.19 dargestellt.

6.2 Messergebnisse im Geiger Betriebsmodus

Jede der vorgestellten SPADs wurde an einen QC gekoppelt und jeweils als eigener OEIC realisiert. Für die Bestimmung der jeweiligen SPAD-Parameter (DCR, APP und PDP) wurde ein eigenes Messsystem einwickelt. Dabei wurden die Proben in einer lichtdichten Box auf einem Peltier-Element montiert. Die SPADs sind dadurch vor vom Umgebungslicht geschützt und die Temperatur der Probe kann zusätzlich reguliert werden. Die Ausgangssignale der OEICs werden in das 50Ω -System eingekoppelt und mit einem Oszilloskop (NI PXIe-5162) aufgezeichnet. Für die Messung der PDP wurde eine optische Faser auf einer motorisierten Halterung mit 3-Achsen montiert (x/y/z-Tisch). Es ist dadurch möglich die Faser wenige μm genau über der Probe zu positionieren. Der detaillierte Messaufbau und die verwendeten Verfahren für die Auswertung der jeweiligen Parameter sind in Abschnitt 9.2 ausführlich beschrieben.

In den folgenden Abschnitten werden die Parameter von *SPAD1* bis *SPAD6* in Abhängigkeit der Überspannung (V_{EX}), der Totzeit (t_D) und der Detektionsschwelle (V_{REF}) bei Raumtemperatur untersucht (25°C).

6.2.1 0,35 μm PIN-Photodioden CMOS Prozess

Der realisierte OEIC für die Charakterisierung von *SPAD1* und *SPAD2* in Kombination mit der QC aus Abschnitt 6.1.1 ist in Abbildung 6.19 dargestellt. Der komplette Chip hat eine Größe von $985 \times 960 \mu\text{m}^2$, wobei die SPAD einen Durchmesser von $90 \mu\text{m}$ aufweist. Das Layout wurde für den 4-Quadranten Empfänger ausgelegt (Siehe Abschnitt 7.1) und ist daher in Bezug auf die benötigte Chipfläche nicht für eine einzelne SPAD bzw. QC optimiert. Die wichtigen Schaltungsblöcke (QC und Treiber) und die SPAD wurden in der Abbildung markiert. Die QC benötigt eine Fläche von etwa $130 \times 135 \mu\text{m}^2$ und der Treiber hat eine Größe von $47 \times 68 \mu\text{m}^2$.

Dunkelzählrate und Nachfolgepulswahrscheinlichkeit

Mit Hilfe von *SPAD1* soll die Funktion der Quenchingschaltung, also die Reduktion der APP durch die Variation der Totzeit der Schaltung (t_D) und durch eine minimale Detektionsschwelle (Limitierung der generierten Ladung während des Durchbruchs), gezeigt werden. Dafür wurden zwei separate Messungen durchgeführt [89].

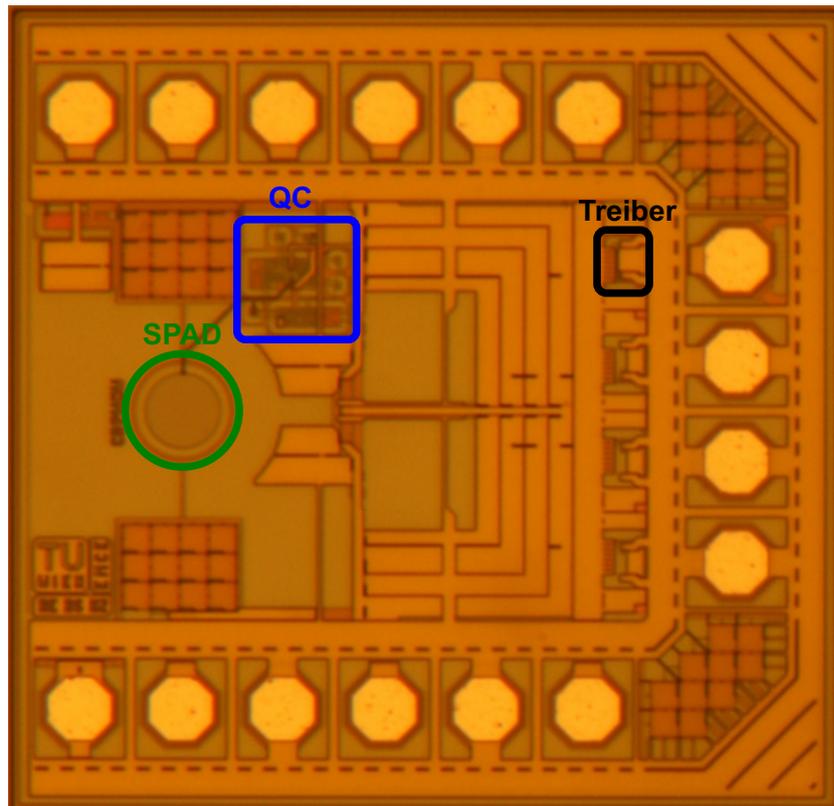
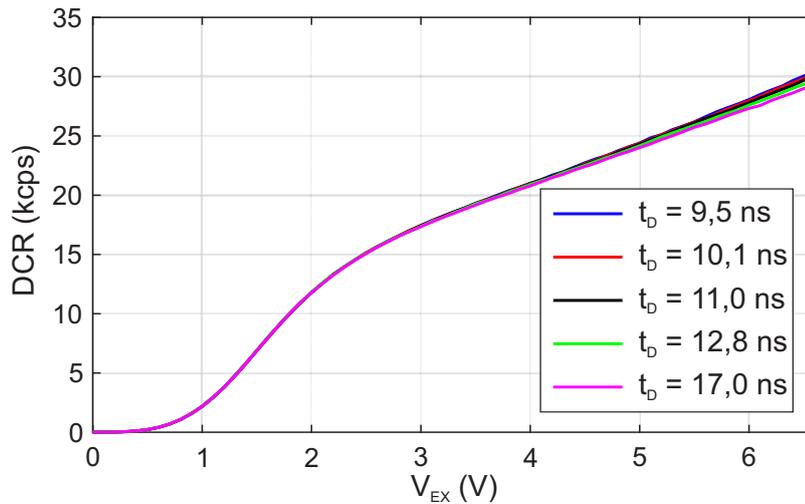
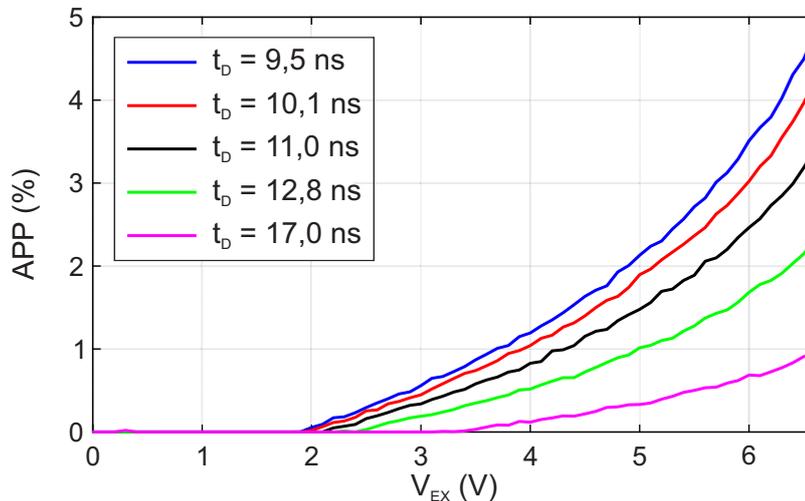


Abbildung 6.6: Chipfoto: OEIC in PIN-CMOS mit SPAD1.

Für das erste Experiment wurde $V_{REF} = 3,2\text{ V}$ eingestellt (minimale Detektionsschwelle $\sim 100\text{ mV}$) und die DCR sowie die APP für Überspannungen von $V_{EX} = 0\text{ V}$ bis $V_{EX} = 6,6\text{ V}$ bei unterschiedlichen Totzeiten ausgewertet. Das Ergebnis der Messung ist in den Abbildungen 6.7 bis 6.9 zu sehen. Auf die DCR hat die Totzeit keinen direkten Einfluss (Abbildung 6.7). Die geringfügigen Unterschiede für hohe Überspannungen repräsentierten den Anteil der Nachfolgepulse. Das Verhalten der APP ist in den Abbildungen 6.8 und 6.9 dargestellt. Die Auswirkungen der Totzeit sind klar erkennbar. Für die maximale V_{EX} von $6,6\text{ V}$ konnte eine Reduktion der APP von $4,8\%$ für $t_D = 9,5\text{ ns}$ auf $0,9\%$ für $t_D = 17\text{ ns}$ erzielt werden.

Der Einfluss der Detektionsschwelle wurde in einem zweiten Experiment untersucht. Die Ergebnisse sind in den Abbildungen 6.10 bis 6.12 beschrieben. Die minimale detektierbare Potentialdifferenz am Eingangsknoten hängt erwartungsgemäß von V_{REF} ab. Wie bereits zuvor mehrfach erwähnt wurde, ist die Generation einer Ladungslawine ein statistischer Prozess. Die effektive Verstärkung, also in weiterer Folge der Spitzenwert des erzeugten makroskopischen Strompulses, ist von V_{EX} abhängig, aber auch bei einer definierten V_{EX} nicht konstant. In Abbildung 6.10 werden dadurch für $V_{REF} = 3,2\text{ V}$

Abbildung 6.7: *SPAD1*: DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.Abbildung 6.8: *SPAD1*: APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.

im Vergleich zu den höheren Detektionsschwellen, z. B. $V_{REF} = 2,6$ V schon bei einer niedrigeren V_{EX} mehr dunkel generierte Lawinen erfasst. Ab einer V_{EX} von etwa 2,8 V erreicht die generierte Verstärkung einen Wert, ab dem für alle Detektionsschwellen annähernd gleich viele Ereignisse registriert werden. Die gemessenen Kurven sind daher in diesem Bereich in etwa deckungsgleich. Der Unterschied wird wiederum durch den Anteil der APP verursacht. Die Auswirkung von V_{REF} auf die APP kann anhand der Abbildungen 6.11 und 6.12 näher untersucht werden. Der direkte Einfluss der Detektionsschwelle auf die APP ist klar erkennbar. Für eine $V_{EX} = 6,6$ V und einer $t_D = 9,5$ ns konnte durch die Reduktion der Schwelle eine Verbesserung von 14,7 % bei $V_{REF} = 0$ V auf 4,8 % bei $V_{REF} = 3,2$ V erreicht werden.

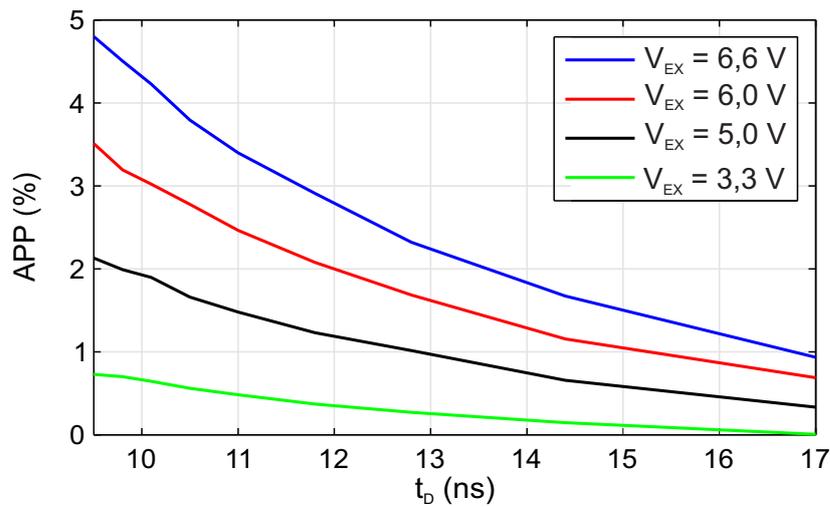


Abbildung 6.9: *SPAD1*: APP vs. t_D abhängig von V_{EX} , $V_{REF} = 3,2$ V [89].

SPAD2 wurde für unterschiedliche Totzeiten und einer minimalen Detektionsschwelle ($V_{REF} = 3,2$ V) charakterisiert. Der Verlauf der DCR ist in Abbildung 6.13, wobei lediglich nur geringfügige Unterschiede zu den gemessenen Kurven von *SPAD1* erkennbar sind. Auch bei der APP wurden nur vernachlässigbare Unterschiede zwischen den beiden SPADs festgestellt. Laut Abbildung 6.14 wurde bei der minimalen $t_D = 9,5$ ns eine APP von 6,1 % gemessen.

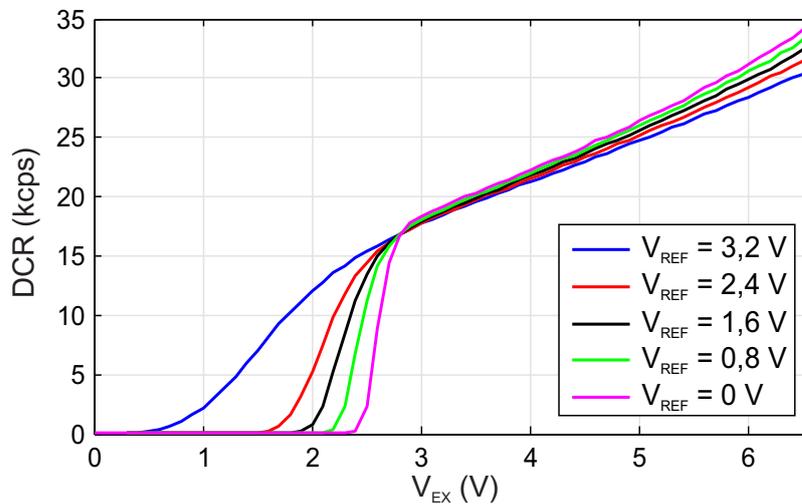
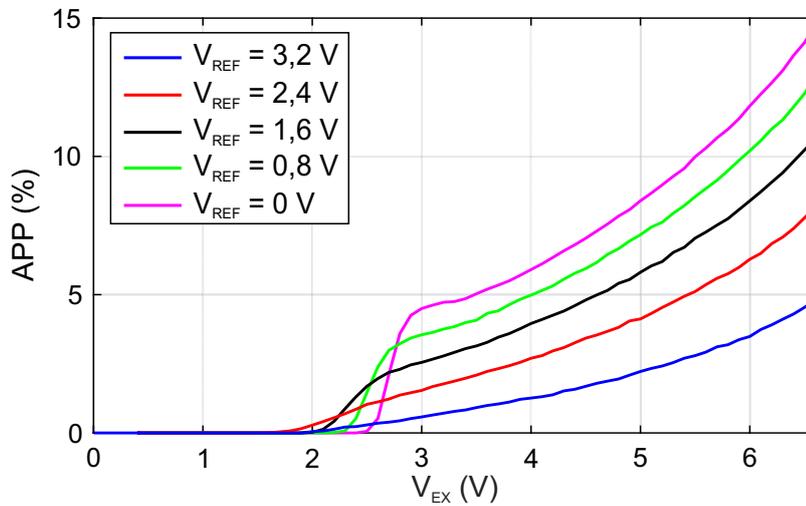
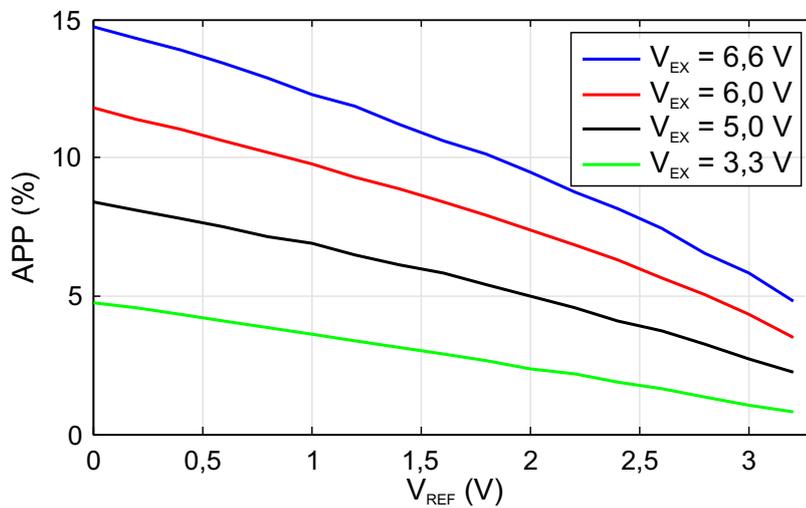


Abbildung 6.10: *SPAD1*: DCR vs. V_{EX} abhängig von V_{REF} , $t_D = 9,5$ ns [89].

Abbildung 6.11: SPAD1: APP vs. V_{EX} abhängig von V_{REF} , $t_D = 9,5$ ns.Abbildung 6.12: SPAD1: APP vs. V_{REF} abhängig von V_{EX} , $t_D = 9,5$ ns [89].

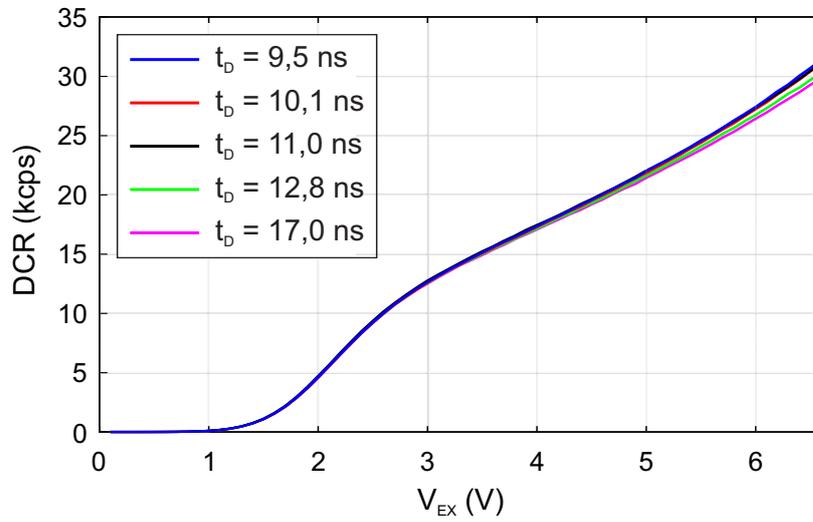


Abbildung 6.13: *SPAD2*: DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.

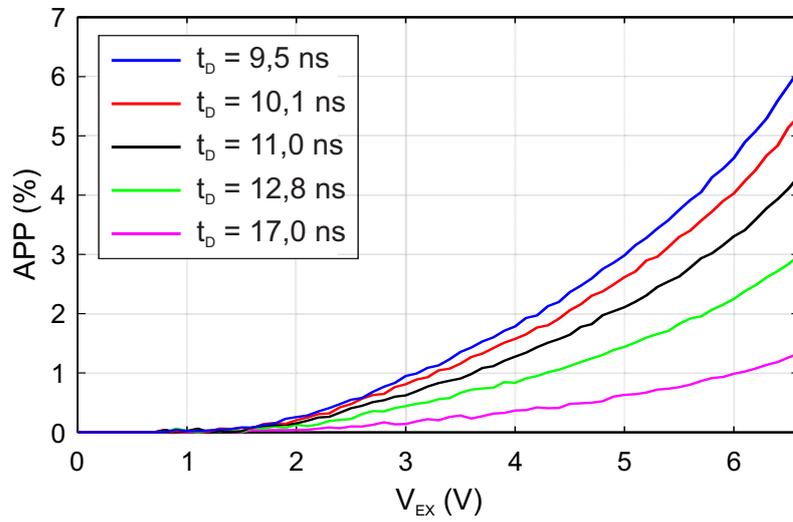


Abbildung 6.14: *SPAD2*: APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.

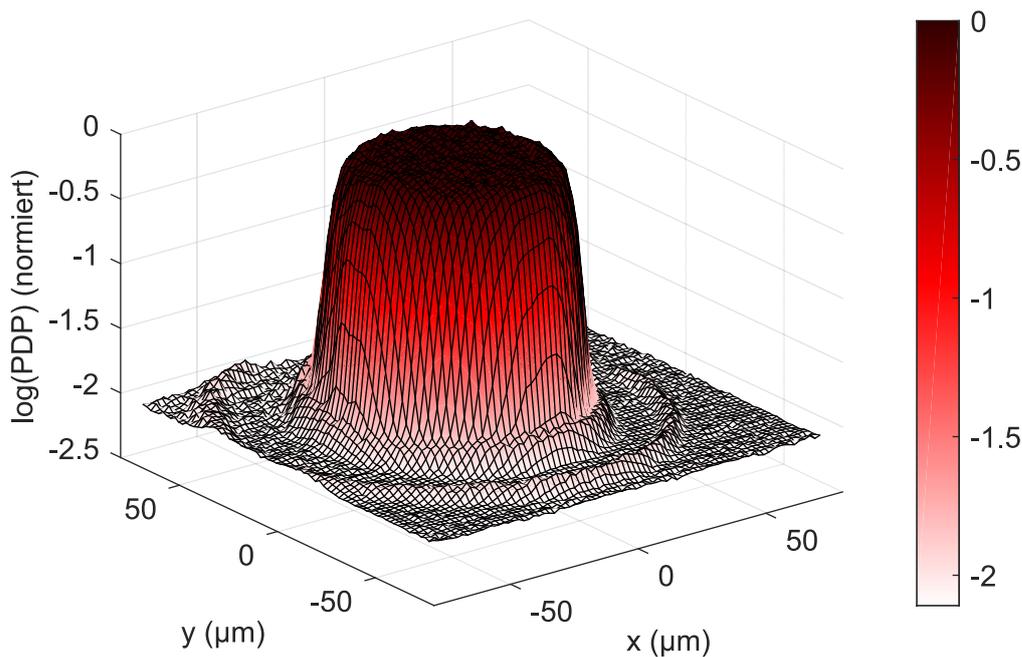


Abbildung 6.15: Normierte PDP bei $\lambda = 635$ nm für unterschiedliche Faserpositionen (Oberflächen-Scan) von *SPAD1* bei einem Abstand von etwa $50 \mu\text{m}$ zur Chip-Oberfläche mit einem Spot-Durchmesser von etwa 5 nm (SM-Faser).

Photonen-Detektions-Wahrscheinlichkeit

Für eine akkurate Messung der PDP ist eine genaue Bestimmung der Anzahl der Photonen die auf die SPAD-Oberfläche auftreffen notwendig. Damit zusätzlich minimale Verluste beim Einkoppeln des Lichtes entstehen, sollte das Ende der optischen Faser exakt über der aktiven Zone positioniert werden. Der verwendete Messaufbau und Ablauf zur Justierung der optischen Faser ist ausführlich in Abschnitt 9.2 beschrieben. Da, nach Abbildung 5.8, die Quanteneffizienz und auch die gemessenen Durchbruchspannungen von *SPAD1* und *SPAD2* nahezu ident sind, wurde die PDP in diesem Abschnitt nur für *SPAD1* bestimmt.

Die PDP wurde in separaten Messungen bei vier Wellenlängen charakterisiert (635 nm, 670 nm, 780 nm und 850 nm). Der Verlauf der PDP wurde dafür bei diesen Wellenlängen für unterschiedliche V_{EX} bestimmt und in Abbildung 6.17 dargestellt. Bei der maximalen $V_{EX} = 6,6$ V konnte für 635 nm, 670 nm, 780 nm und 850 nm eine PDP von $35,1\%$, $29,3\%$, $25,8\%$ und $21,9\%$ gemessen werden. Als Beispiel für einen Oberflächen-Scan ($\lambda = 635$ nm) wird in Abbildung 6.15 zusätzlich die PDP in Abhängigkeit der Faserposition gezeigt. Schön erkennbar ist die annähernd konstante PDP innerhalb des aktiven Bereichs (die PDP wurde auf den gemessenen Maximalwert normiert). Bei genauer Betrachtung der Abbildung ist, außerhalb des aktiven Plateaus ein sehr schwach ausgeprägter Ring erkennbar. Dabei handelt es sich um Photonen, die an der Metallschicht der Anodenkontaktierung in

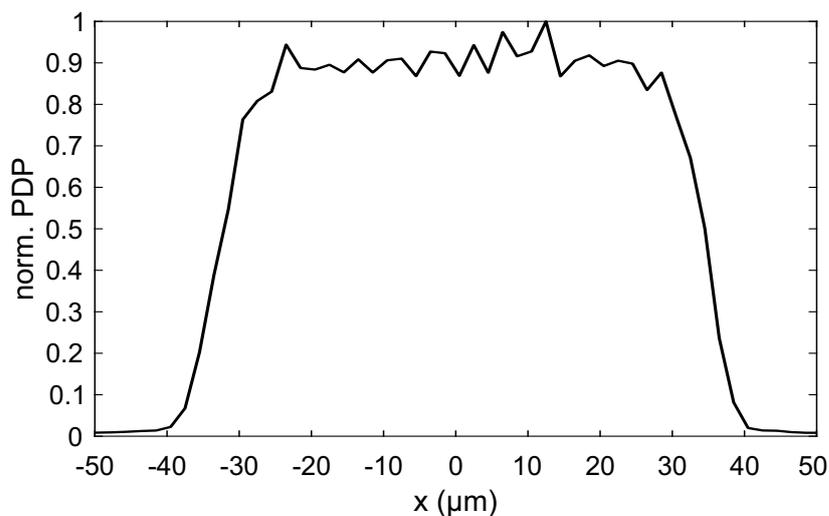


Abbildung 6.16: Normierte PDP bei $\lambda = 635$ nm entlang der x-Achse von *SPAD1* bei einem Abstand von etwa $50 \mu\text{m}$ zur Chip-Oberfläche.

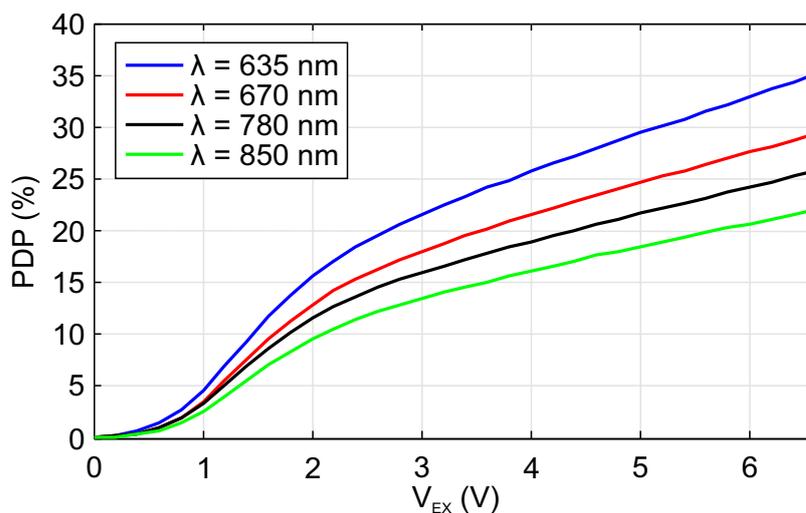


Abbildung 6.17: PDP vs. V_{ex} für unterschiedliche Wellenlängen [89].

die Richtung der aktiven Zone reflektiert werden. Um den aktiven Bereich hervorzuheben, wurde in Abbildung 6.16 die normierte PDP noch einmal entlang der x-Achse dargestellt.

Um die PDP über einen größeren Wellenlängenbereich zu bestimmen, wurde eine weitere Messung durchgeführt. Der spektrale Verlauf der PDP ist in Abbildung 6.18 dargestellt. Auffällig sind wiederum die ausgeprägten Oszillationen durch den Oxidstack analog zu Abbildung 5.8. Die maximale PDP von 44,3% liegt bei $\lambda = 679$ nm. Zwischen den zuvor gemessenen Werten der PDP und dem spektralen Verlauf konnte bei den jeweiligen

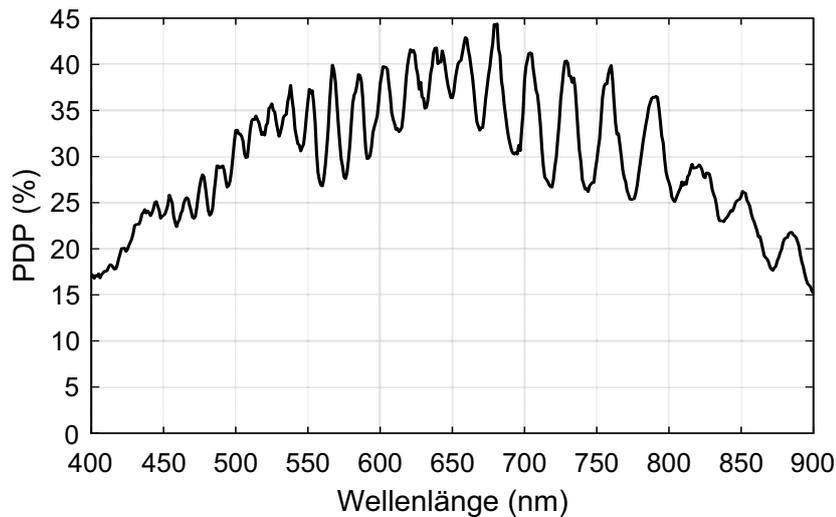


Abbildung 6.18: Spektraler Verlauf der PDP für eine $V_{EX} = 6,6 \text{ V}$ [1].

Wellenlängen eine gute Übereinstimmung erzielt werden. Lediglich bei 670 nm und bei 850 nm liegen die Werte nicht exakt auf der Kurve. Die maximale Abweichung liegt jedoch bei unter 4 %.

6.2.2 0,35 μm HV-CMOS Prozess

Für die Charakterisierung von *SPAD3* bis *SPAD6* wurde ebenfalls für jede einzelne dieser Dioden ein eigener OEIC realisiert. Stellvertretend ist in Abbildung 6.19 die Variante mit *SPAD5* dargestellt. Alle Chips haben eine Größe von $680 \times 980 \mu\text{m}^2$. Die SPAD-Strukturen weisen einen aktiven Durchmesser von $85 \mu\text{m}$ auf. Die QC benötigt eine Fläche von etwa $133 \times 135 \mu\text{m}^2$ und der Treiber hat eine Größe von $45 \times 67 \mu\text{m}^2$. Die wichtigen Komponenten (QC, Treiber und die SPAD) wurden in der Abbildung markiert.

Dunkelzählrate und Nachfolgepulswahrscheinlichkeit

Da sich die generelle Funktion der implementierten QC nicht grundlegend von jener aus dem vorherigen Abschnitt unterscheidet, wurden hier die Auswirkungen der V_{REF} auf die gemessenen SPAD-Parameter nicht näher untersucht. Mit Hilfe von *SPAD5* und anhand der Abbildungen 6.20 bis 6.22 kann die korrekte Funktion der Schaltung dennoch klar gezeigt werden. Daher wurden lediglich die Auswirkungen der Totzeit auf die DCR und die APP in Abhängigkeit von V_{EX} untersucht.

Die Verläufe der DCR für unterschiedliche Werte von t_D sind in Abbildung 6.20 dargestellt. Bis zu einer $V_{EX} = 3,3 \text{ V}$ sind alle Kurven annähernd deckungsgleich. Vor allem bei den kurzen Totzeiten driften die Kurven für höhere Überspannungen auseinander. Grund dafür ist die APP, deren Verhalten in Abbildung 6.21 und 6.22 dargestellt ist. Bei den

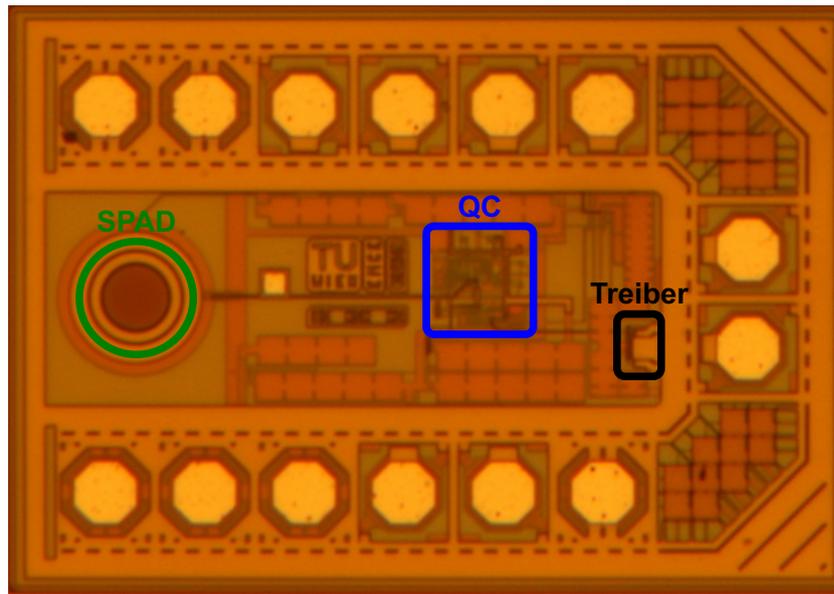


Abbildung 6.19: Chipfoto: OEIC in HV-CMOS mit SPAD5.

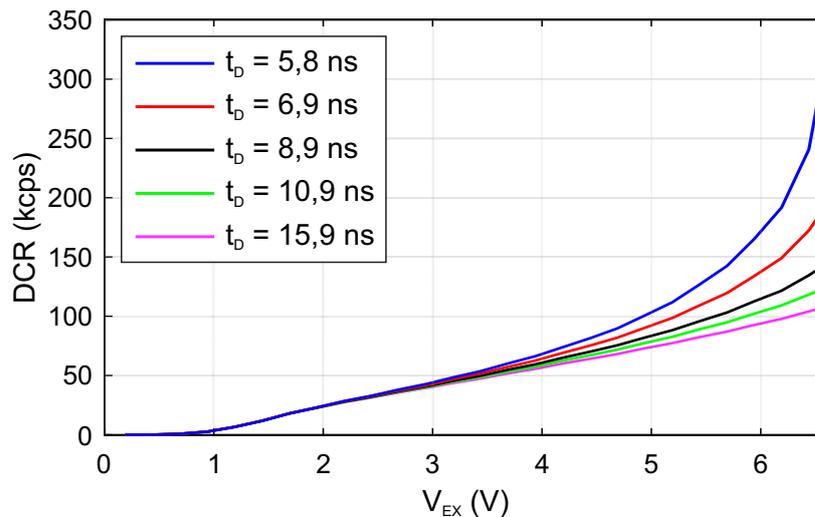
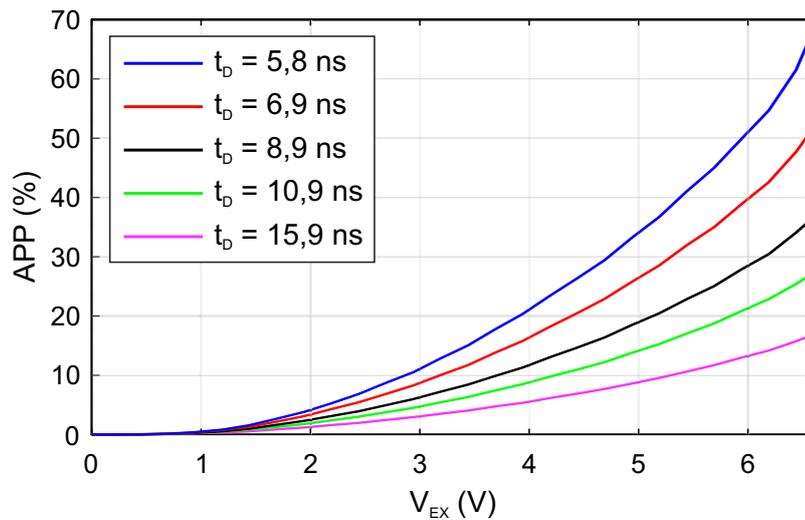
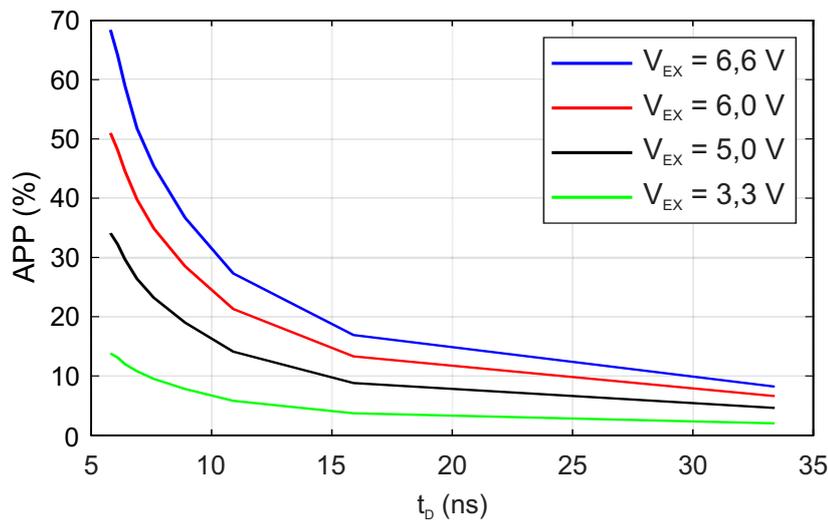


Abbildung 6.20: SPAD5: DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.

kürzesten Totzeiten $t_D = 5,8$ ns und $t_D = 6,5$ ns wirkt sich die APP erwartungsgemäß am stärksten aus. Vor allem für $V_{EX} > 6,0$ V steigt die DCR dabei stark an. Bei $V_{EX} = 6,6$ V wird für $t_D = 5,8$ ns eine $DCR = 321$ kcps erreicht. Nach 6.21 ist dabei die $APP = 68,4$ %. Durch Abbildung 6.22 wird der extreme Anstieg der APP für $t_D < 10$ ns noch einmal verdeutlicht. Bei $V_{EX} = 6,6$ V sinkt die APP bei einer Erhöhung von t_D von $APP = 68,6$ % (5,8 ns) auf etwa $APP = 31,5$ % (10 ns) ab. Durch eine weitere Erhöhung der Totzeit kann bei $t_D = 33,4$ ns eine $APP = 8,2$ % erreicht werden.

Abbildung 6.21: *SPAD5*: APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.Abbildung 6.22: *SPAD5*: APP vs. t_D abhängig von V_{EX} , $V_{REF} = 3,2$ V.

In Abbildung 6.23 wurden die gemessenen Verläufe der DCR von *SPAD3* bis *SPAD6* bei einer $t_D = 8,9$ ns zusammengefasst. Im direkten Vergleich weisen jene Strukturen mit der niedrigsten Durchbruchspannung (*SPAD4* und *SPAD5*) die höchste DCR auf. *SPAD5* hat bei $V_{EX} = 6,6$ V eine $DCR = 27,4$ kcps und *SPAD5* eine $DCR = 144,0$ kcps. *SPAD3* hat bei $V_{EX} = 6,6$ V eine $DCR = 17,4$ kcps. Die niedrigste DCR in diesem Vergleich weist *SPAD6* mit $DCR = 5,6$ kcps auf.

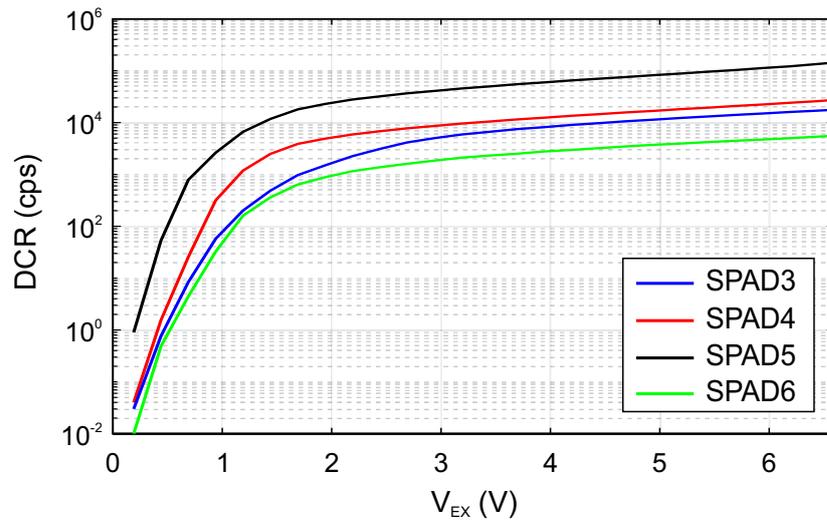


Abbildung 6.23: *SPAD3* bis *SPAD6*: DCR vs. V_{EX} abhängig von $t_D = 8,9$ ns, $V_{REF} = 3,2$ V.

Die Verläufe der APP zeigen ein ähnliches Bild, wobei wiederum eine $t_D = 8,9$ ns verwendet wurde. Bei $V_{EX} = 6,6$ V weist *SPAD5* mit $APP = 36,7\%$ den höchsten Wert auf. *SPAD3*, *SPAD4* und *SPAD6* erreichen Werte von $APP = 15,2\%$, $APP = 26,8\%$ und $APP = 10,0\%$. Das Verhalten der APP bei Erhöhung der Totzeit ist in Abbildung 6.25 zusammengefasst. Mit Ausnahme von *SPAD5* erreichen alle Strukturen bei der maximalen Totzeit von 33,4 ns eine APP von unter 1,5 %.

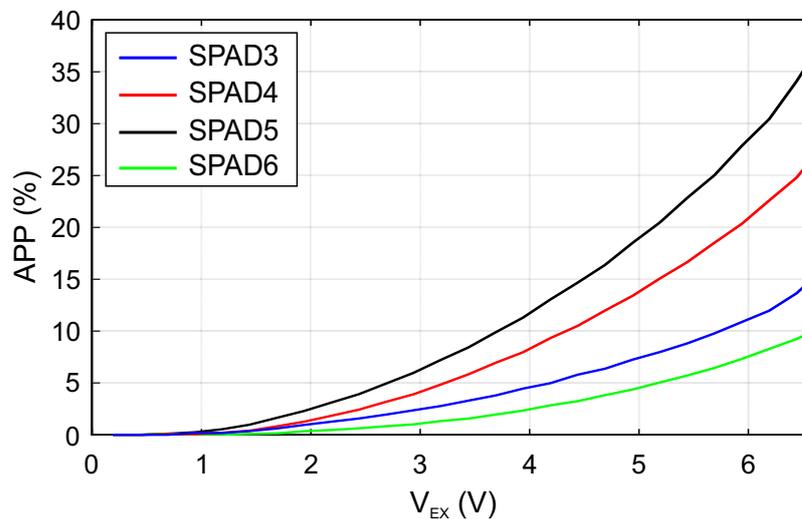


Abbildung 6.24: *SPAD3* bis *SPAD6*: APP vs. V_{EX} bei $t_D = 8,9$ ns, $V_{REF} = 3,2$ V.

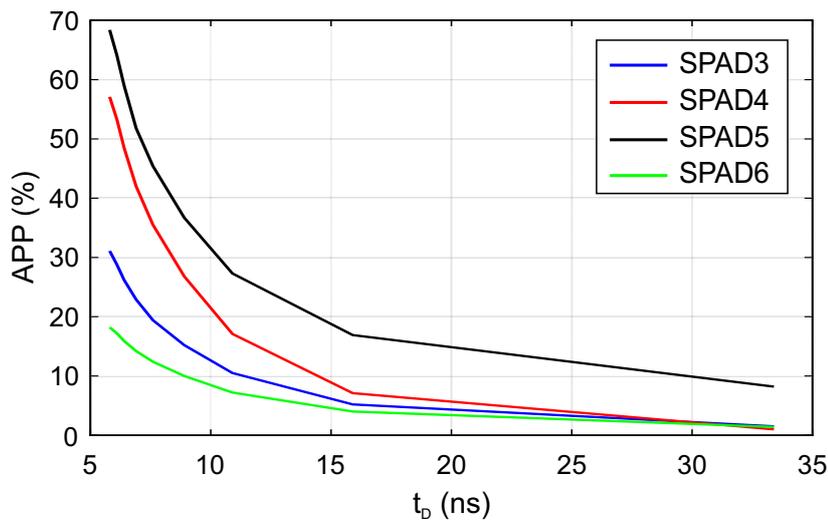


Abbildung 6.25: *SPAD3* bis *SPAD6*: APP vs. t_D bei $V_{EX} = 3,3$ V, $V_{REF} = 3,2$ V.

Photonen-Detektions-Wahrscheinlichkeit

Um die PDP zwischen den SPAD-Strukturen sinnvoll vergleichen zu können, wurde großer Wert auf eine genaue Positionierung der Glasfaser gelegt. Das Positionierungsverfahren und der Messaufbau sind in Abschnitt 9.2 ausführlich beschrieben. Die SPADs in diesem Abschnitt wurden bei einer Wellenlänge von 642 nm charakterisiert. Der Verlauf der PDP wurde dabei für *SPAD3* bis *SPAD6* bei unterschiedlicher V_{EX} bestimmt und in Abbildung 6.26 zusammengefasst. Alle Strukturen weisen bei der maximalen $V_{EX} = 6,6$ V eine PDP von über 30 % auf. Analog zu den Verläufen der DCR weisen jene SPADs mit den niedrigeren Durchbruchspannungen die höchste PDP auf. Der Grund dafür wurde bereits in Abschnitt 3.2.1 beschrieben. Zusammengefasst kann man sagen, dass für einen ähnlichen Aufbau der Diodenstruktur bei hohen Durchbruchspannungen und gleicher V_{EX} prozentuell weniger Spannung für die Multiplikation zur Verfügung steht. Die resultierende PDP ist daher kleiner. Durch das Opto-Window weist *SPAD5* die höchste PDP von 43,6 % auf, gefolgt von *SPAD4* mit 40,5 %. *SPAD3* hat eine maximale $PDP = 33,2\%$ und *SPAD6* eine $PDP = 30,6\%$.

Der Einfluss des Opto-Windows kann anhand von Abbildung 6.27 noch näher gezeigt werden. Die ausgeprägten Oszillationen von *SPAD4* wirken sich vom grünen bis in den roten Wellenbereich am stärksten aus. Die Oszillation erreicht ihr Maximum bei etwa 700 nm mit einem Hub von etwa 15 %. Zu den zuvor gemessenen Werten bei $\lambda = 642$ nm aus Abbildung 6.26 konnte eine gute Übereinstimmung erzielt werden. Die Abweichungen lagen bei unter 2 %. *SPAD4* und *SPAD5* weisen die beste PDP in diesem Vergleich auf. Vom blauen bis in den roten Wellenlängenbereich erzielt *SPAD5* die höchsten Werte. Ab $\lambda = 642$ nm ($PDP = 45,3\%$) liegen die Maxima von *SPAD4* über dem Verlauf von *SPAD5*. Die maximale $PDP = 46,5\%$ von *SPAD4* wurde bei $\lambda = 665$ nm erreicht.

SPAD5 erzielte eine maximale PDP von 46,0% bei $\lambda = 670$ nm. *SPAD6* weist die niedrigste PDP mit einem Maximalwert von 33,2% bei $\lambda = 640$ nm auf. Für *SPAD3* wurde diese Messung nicht durchgeführt.

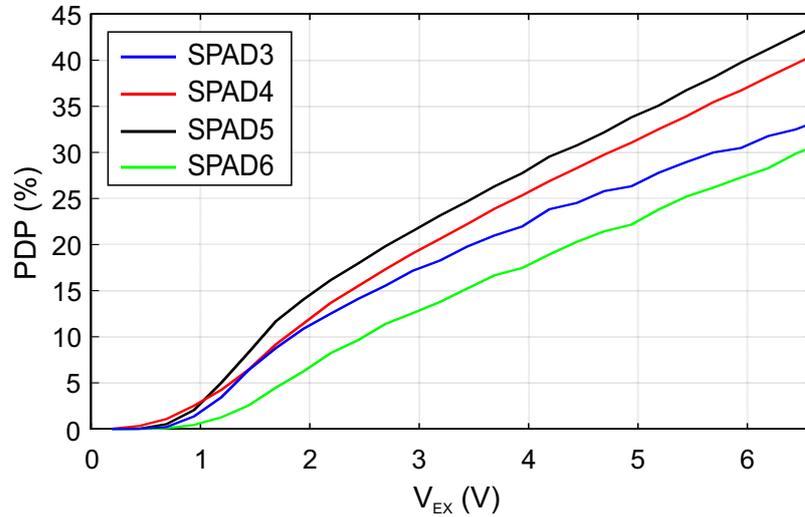


Abbildung 6.26: PDP vs. V_{EX} bei $\lambda = 642$ nm.

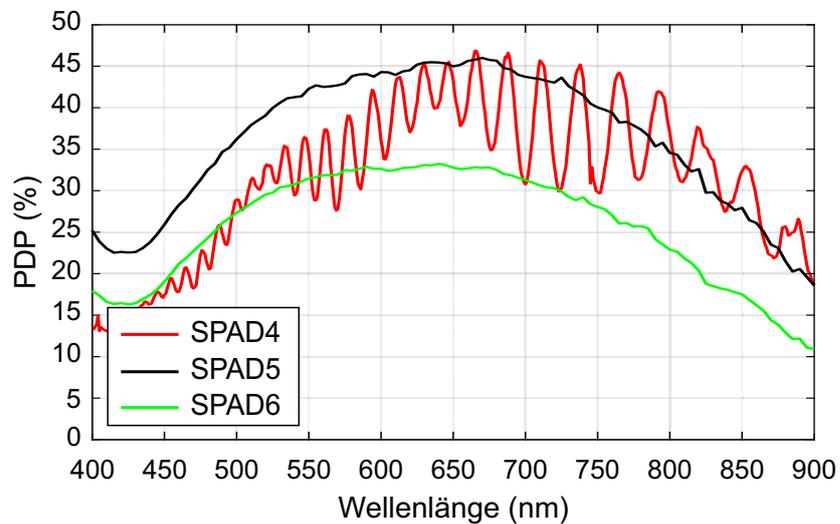


Abbildung 6.27: Spektraler Verlauf der PDP für *SPAD4*, *SPAD5* und *SPAD6* für eine $V_{EX} = 6,6$ V.

		für $V_{EX} = 6,6\text{ V}$, $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$ bzw. $t_D = 8,9\text{ ns}$			
	V_{DB} (V)	DCR (kcps)	APP (%)	$PDP@635\text{ nm}$ (%)	$PDP_{max}@λ$ (%)
<i>SPAD1</i>	25,0	30,9	4,8	35,1	44,3@679 nm
<i>SPAD2</i>	24,7	31,4	6,1	-	-
<i>SPAD3</i>	103,6	17,7	15,2	33,2 ¹	-
<i>SPAD4</i>	67,1	27,4	26,8	40,5 ¹	46,5@665 nm
<i>SPAD5</i>	70,6	144,0	36,7	43,6 ¹	46,0@670 nm
<i>SPAD6</i>	84,4	5,6	10,0	30,6 ¹	33,2@640 nm

Tabelle 6.1: Zusammenfassung der wichtigsten Parameter der realisierten SPAD-Strukturen im Geiger Betriebsmodus für $V_{EX} = 6,6\text{ V}$, $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$ für *SPAD1* und *SPAD2* bzw. $t_D = 8,9\text{ ns}$ für *SPAD3* bis *SPAD6*.

¹ $λ = 642\text{ nm}$ für *SPAD3* bis *SPAD6*

6.3 Übersicht

In diesem Kapitel wurden drei Quenchingschaltungen vorgestellt. In Standard CMOS wurde eine QC mit einstellbarer Totzeit (9,5 ns bis 17 ns) und eine geschwindigkeitsoptimierte Variante ($t_D = 3,5\text{ ns}$) realisiert. Für die Charakterisierung der SPADs in dieser Technologie (*SPAD1* und *SPAD2*) wurde aber lediglich jene Variante mit der einstellbaren Totzeit untersucht. In HV-CMOS wurde ebenfalls eine QC mit einstellbarer t_D realisiert (5,8 ns bis 33,4 ns).

Die wichtigsten Parameter der einzelnen SPAD-Strukturen wurden in Tabelle 6.1 bei einer vergleichbaren Totzeit zusammengefasst ($t_D = 9,5\text{ ns}$ für *SPAD1* und *SPAD2* bzw. $t_D = 8,9\text{ ns}$ für *SPAD3* bis *SPAD6*). Bei genauerer Betrachtung stellt sich die Frage, warum *SPAD6* im Vergleich zu *SPAD3* trotz Opto-Window und niedrigerer V_{DB} eine geringere PDP aufweist. Eine mögliche Ursache wäre, dass durch die modulationsdotierte tiefe p-Wanne Bereiche entstehen, in denen die lokale Feldstärke und in weiterer Folge die Ionisationsrate geringer ist. Durch diese Inhomogenitäten der Feldverteilung könnte die aktive Fläche bzw. das aktive Volumen kleiner sein als angenommen. Das würde zu einer kleineren DCR und einer reduzierten APP bzw. PDP führen. Dieses Verhalten spiegelt sich auch in den Ergebnissen der Dunkelmessung wieder. Der im Zuge der Faserausrichtung entstandene Oberflächenscan von *SPAD6* wies aber eine homogene Verteilung der PDP über den gesamten Querschnitt auf, wobei dabei berücksichtigt werden muss, dass der Spot-Durchmesser an der Chipoberfläche (4 nm) im Vergleich zum Lochdurchmesser (0,6 nm) deutlich größer war.

Für die Anwendung in einem SPAD-Empfänger haben beide Technologien Vor- und Nachteile, wobei *SPAD1* und *SPAD2* hinsichtlich APP eine deutlich bessere Performanz aufweisen. Das könnte in Bezug auf die erreichbare Empfindlichkeit eine entscheidende Rolle spielen. Ein kleiner Nachteil ist allerdings, dass kein Opto-Window bei dieser Struktur möglich ist. In HV-CMOS sind *SPAD4*, *SPAD5* und *SPAD6* zu favorisieren.

SPAD4 weist zwar ebenfalls kein Opto-Window auf, erreicht aber eine gute PDP bei moderater APP. *SPAD5* erzielt die maximale PDP in diesem Vergleich, weist aber auch die schlechtesten parasitären Eigenschaften auf. Durch das Opto-Window können aber geringfügige Abweichungen in der verwendeten Wellenlänge ausgeglichen werden. Im Vergleich zu den SPADs in PIN-CMOS Technologie erreichen *SPAD4* und *SPAD5* auch bei $\lambda = 850 \text{ nm}$ noch eine hervorragende PDP (32,3% für *SPAD4* und 27,9% für *SPAD5*). Da zusätzlich zur PDP vor allem die APP die Performanz des SPAD-Empfängers beeinflusst, könnte auch *SPAD6* trotz schlechter PDP einen Vorteil bringen. Vergleicht man die SPAD-Parameter von *SPAD4*, *SPAD5* und *SPAD6* bei der maximalen PDP von *SPAD6*, weist *SPAD6* trotz maximaler V_{EX} die besten parasitären Eigenschaften auf. Eine $PDP = 30,3\%$ wird für *SPAD4* bei $V_{EX} = 4,85 \text{ V}$ ($DCR = 16,4 \text{ kcps}$, $APP = 12,9\%$) und für *SPAD5* bei $V_{EX} = 4,41 \text{ V}$ ($DCR = 69,5 \text{ kcps}$, $APP = 14,5\%$) erreicht. Nachteilig könnte sich das Modulationsdotieren allerdings auf der Verteilung der V_{DB} der Elemente eines SPAD-Arrays auswirken. Zu große Unterschiede würden sich wiederum negativ auf die Empfindlichkeit auswirken.

Kapitel 7

Realisierte Einzelphotonen-Empfänger als OEIC

In diesem Kapitel werden die entwickelten SPAD-Empfänger beschrieben und charakterisiert. Dabei wurden zum einen die SPAD-Parameter des verwendeten SPAD-Arrays bestimmt und zum anderen die BER und die Empfindlichkeit des kompletten Empfängers unter Verwendung der in Abschnitt 4.4 vorgestellten Datenprozessierungsverfahren extrahiert. Dafür wurden ausschließlich Arrays mit vier Elementen verwendet.

In Standard 0,35 μm CMOS Technologie wurden zwei Empfänger implementiert. Der erste Empfänger besteht aus einem Array aus vier SPADs (*SPAD1*) in Kombination mit der QC aus Abschnitt 6.1.1. Er konnte 2017 veröffentlicht werden [1]. Der zweite Empfänger verwendet ebenfalls ein Array aus vier SPADs (*SPAD1*), ist aber durch die schnellere QC aus Abschnitt 6.1.2 für Datenraten bis 200 Mbit/s ausgelegt. Zusätzlich konnte bei diesem Empfänger bereits ein integriertes Prozessierungsverfahren implementiert werden. Der Empfänger wurde 2018 veröffentlicht [31].

In 0,35 μm HV-CMOS Technologie wurden mit der QC aus Abschnitt 6.1.3 in Kombination mit *SPAD4* und *SPAD5* drei SPAD-Empfänger realisiert. Die Empfänger verwenden wiederum ein Array aus vier Elementen, wobei jeweils ein segmentiertes SPAD-Array implementiert wurde. Zusätzlich wurde mit *SPAD5* auch ein Array mit runden SPAD-Elemente realisiert.

Alle Messungen in diesem Kapitel wurden bei Raumtemperatur durchgeführt (25 °C). Der Messaufbau und die Verfahren für die Auswertung der BER und der Empfindlichkeit sind in Abschnitt 9.3 ausführlich beschrieben.

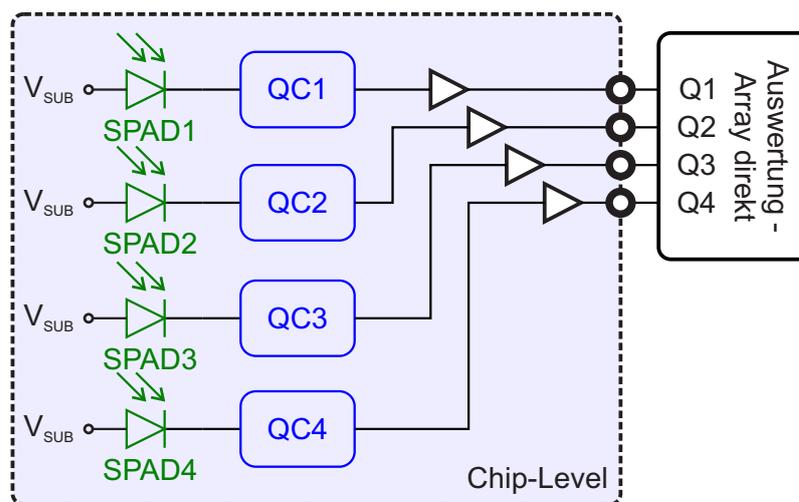


Abbildung 7.1: Blockschaltbild des segmentierten SPAD-Empfängers realisiert in Standard CMOS Technologie.

7.1 Empfänger in 0,35 μm CMOS

Dieser Empfänger besteht aus einem segmentierten Array aus vier Elementen der *SPAD1*. Wie man anhand des Blockschaltbildes in Abbildung 7.1 erkennen kann, besteht jedes Element aus einer SPAD in Kombination mit einer QC mit einem anschließenden $50\ \Omega$ -Ausgangstreiber [1]. Die Funktion der QC wurde bereits ausführlich in 6.1.1 beschrieben. Um eine vollständige Charakterisierung des Arrays hinsichtlich DCR, APP und OCTP zu ermöglichen, wurden alle vier Ausgangssignale gleichzeitig mit einem Oszilloskop aufgezeichnet. Die BER und die Empfindlichkeit des Empfängers wurde anschließend mit den in Abschnitt 4.4 vorgestellten digitalen und analogen Datenprozessierungsmethoden bestimmt. Der realisierte Empfängerchip ist in Abbildung 7.2 dargestellt. Der Chip hat eine Größe von $985 \times 960\ \mu\text{m}^2$, wobei die wichtigsten Blöcke (bestehend aus dem SPAD-Array, den QCs und den Ausgangstreibern) zusätzlich in der Abbildung graphisch hervorgehoben wurden. Im Ruhezustand (keine Detektion) beträgt die mittlere Leistungsaufnahme aller QCs über die gesamte Totzeit in etwa $19,1\ \text{mW}$. Durch die Detektion eines Ereignisses in allen vier SPADs steigt der Verbrauch auf etwa $76,4\ \text{mW}$.

Der allgemeine Messaufbau wird in Abschnitt 9.3 beschrieben. Für diese Auswertung wurden die Datensignale allerdings noch nicht vollständig mit dem FPGA generiert und empfangen (es handelt sich hier um einen älteren Entwicklungsstand des Messaufbaus). Für die Generation der Bitsequenz wurde ein Bitmuster-Generator (Agilent 81134A [91]) verwendet bzw. zur Aufzeichnung der empfangenen Daten des SPAD-Empfängers ein 4-Kanal-Oszilloskop (LeCroy Waverunner 204Xi 2 GHz). Die Extraktion der SPAD-Parameter sowie der BER erfolgte allerdings wieder nach den in Abschnitt 9.3 beschriebenen Methoden.

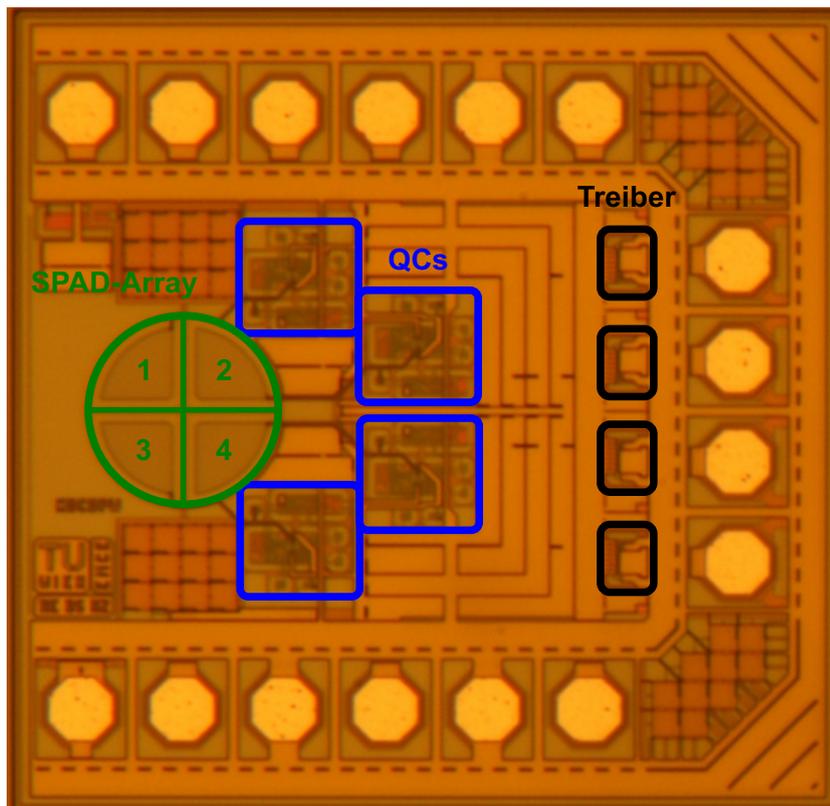


Abbildung 7.2: Chipfoto des segmentierten SPAD-Empfängers realisiert in 0,35 μm CMOS Technologie.

7.1.1 Aufbau und Charakterisierung des Arrays

Das Layout des implementierten SPAD-Arrays ist in 7.3 dargestellt. Um einen hohen Füllfaktor zu erzielen, wurde für dieses Array eine runde Form mit einem Durchmesser von $200\ \mu\text{m}$ gewählt (n^+) und in vier gleich große Teile geteilt. Jedes Segment hat eine aktive Fläche (p-Wanne) von etwa $3,75 \times 10^3\ \mu\text{m}^2$. Der Abstand zwischen den aktiven Zonen der SPAD beträgt $36,9\ \mu\text{m}$. Für die eigentliche Messung wurde die Position der Glasfaser so gewählt, dass alle Dioden eine vergleichbare Lichtmenge empfangen. Der Radius der beleuchteten Fläche vergrößert sich bei Erhöhung des Abstandes des Faserendes zur Chipoberfläche (entlang der z-Achse). Der beste effektive Füllfaktor von etwa $FF = 55,3\%$ wird erzielt, wenn die aktiven Flächen der SPADs vollständig beleuchtet werden ($d = 190\ \mu\text{m}$). Betrachtet man die komplette Fläche des Arrays, also inklusive der des Kontakttrings der Anode, liegt der Füllfaktor bei etwa $37,2\%$.

Die Abbildungen 7.4, 7.5 und 7.6 zeigen die gemessenen SPAD-Parameter DCR, APP und OCTP innerhalb des verwendeten Spannungsbereichs aller vier Segmenten des Arrays ($S1-S4$) bei $V_{REF} = 3,2\text{V}$ und $t_D = 9,5\text{ ns}$. Die Durchbruchspannungen der Segmente

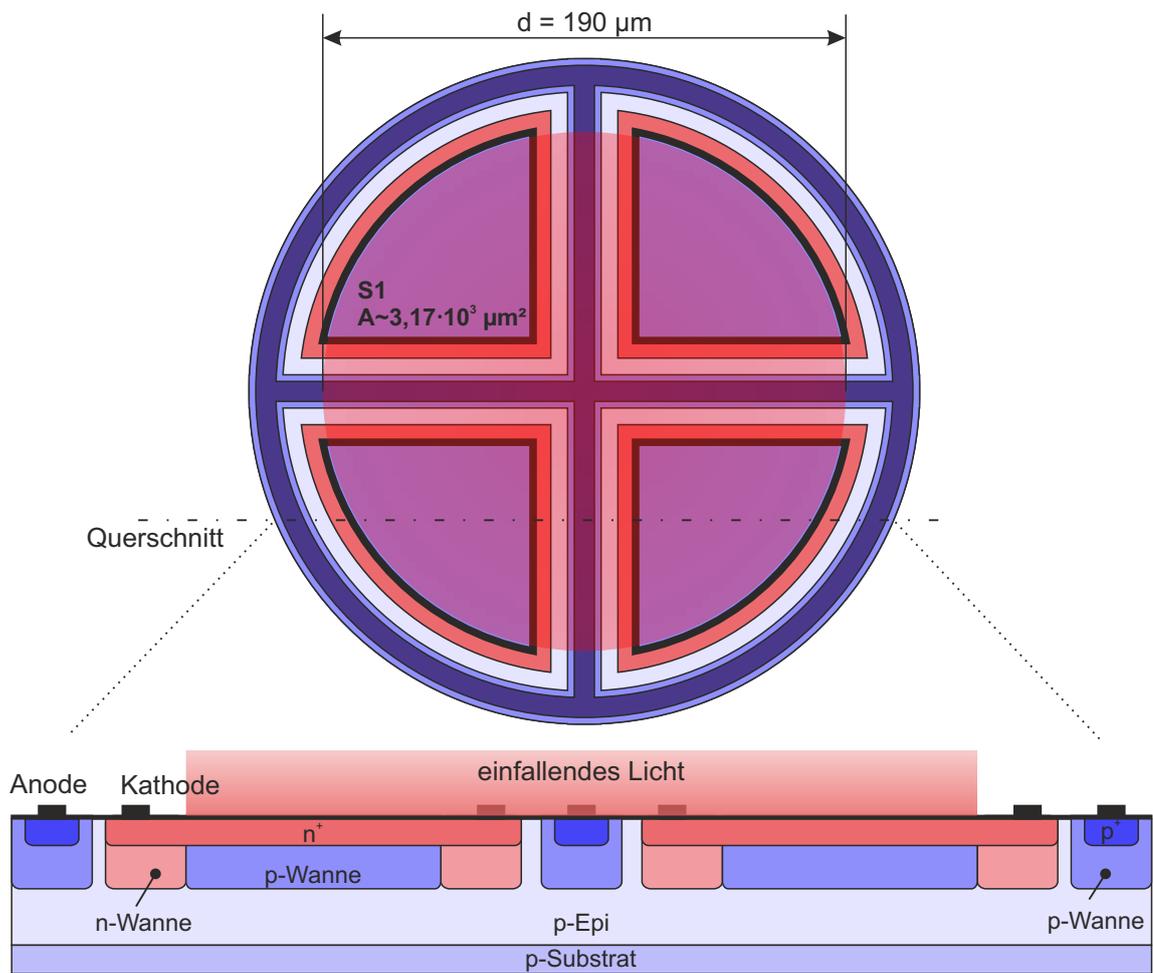


Abbildung 7.3: Schematischer Aufbau des segmentierten SPAD-Arrays in 0,35 μm CMOS Technologie ($N = 4$) [1].

$S1$ bis $S3$ betragen etwa 23,3 V. $S4$ weist eine leicht erhöhte Durchbruchspannung von 23,6 V auf. Im direkten Vergleich zu den Ergebnissen der einzelnen, runden SPAD (siehe Abschnitt 6.2) sind die parasitären Eigenschaften leicht erhöht (vor allem die APP). Zum einen könnte dafür die Geometrie der einzelnen Kreissegmente verantwortlich sein. Dabei kann es vor allem an den Ecken der aktiven Bereiche zu Inhomogenitäten des elektrischen Feldes kommen. Durch gezieltes Abrunden dieser Problemstellen wurde versucht, diesem Verhalten entgegenzuwirken. Zum anderen könnten diese SPADs durch statistische Schwankungen während der Prozessierung im Vergleich zu der einzelnen SPAD auch mehr Gitterdefekte oder Verunreinigungen aufweisen. Nach Abbildung 7.4 weist $S4$ bei $V_{EX} = 6,6 \text{ V}$ mit 77,8 kcps die höchste DCR auf. Der Verlauf der DCR von $S3$ ist mit jenem von $S4$ annähernd deckungsgleich. $S1$ und $S2$ zeigen eine deutlich

niedrigere DCR. Die beste DCR weist $S1$ mit 23,0 kcps bei $V_{EX} = 6,6 \text{ V}$ auf.

Die Verläufe der APP-Kurven in Abbildung 7.5 sind für alle SPAD-Elemente nahezu deckungsgleich. Bei $V_{EX} = 2,5 \text{ V}$ beträgt die APP in etwa 5,5%. Die maximale APP bei $V_{EX} = 6,6 \text{ V}$ weist $S1$ mit 26,5% auf.

Die Wahrscheinlichkeit für optisches Übersprechen (OCTP) zwischen zwei SPADs ist in Abbildung 7.6 dargestellt. Dabei wird ein Ereignis als optisches Übersprechen definiert, wenn zwei oder mehr SPADs gleichzeitig (innerhalb von 5 ns) einen Ausgangsimpuls erzeugen. Wie man sehen kann, sind die vier Kurven, die ein Übersprechen zwischen direkten Nachbarn repräsentieren (zum Beispiel zwischen $S1$ und $S2$), sehr ähnlich (siehe Abbildung 7.2). Die Wahrscheinlichkeit für ein diagonales optisches Übersprechen (zwischen $S1$ und $S4$ und zwischen $S2$ und $S3$) fällt deutlich geringer aus. Die OCTP zwischen drei SPADs beträgt für die verwendeten Sperrspannungen unter 0,1% und wurde daher nicht abgebildet. Für den angegebenen Betriebsbereich konnte kein optisches Übersprechen zwischen allen vier SPADs aufgezeichnet werden [1].

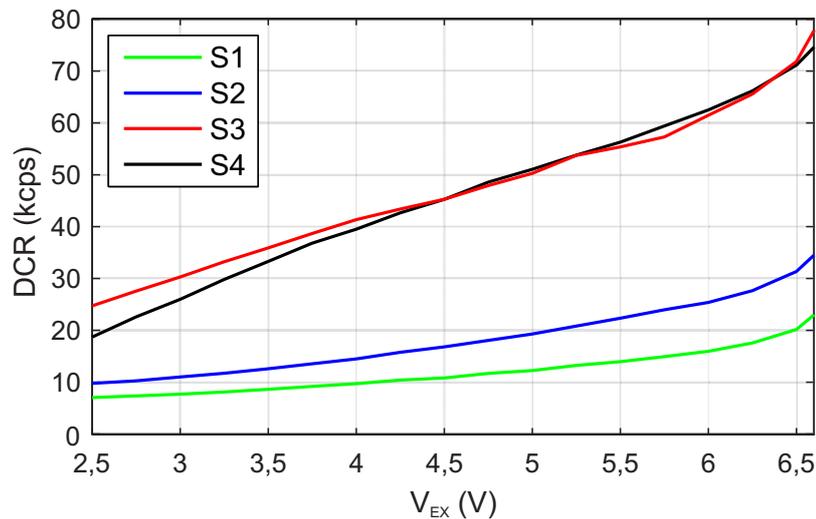


Abbildung 7.4: DCR der Arrayelemente $S1$ bis $S4$ für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2 \text{ V}$ und $t_D = 9,5 \text{ ns}$.

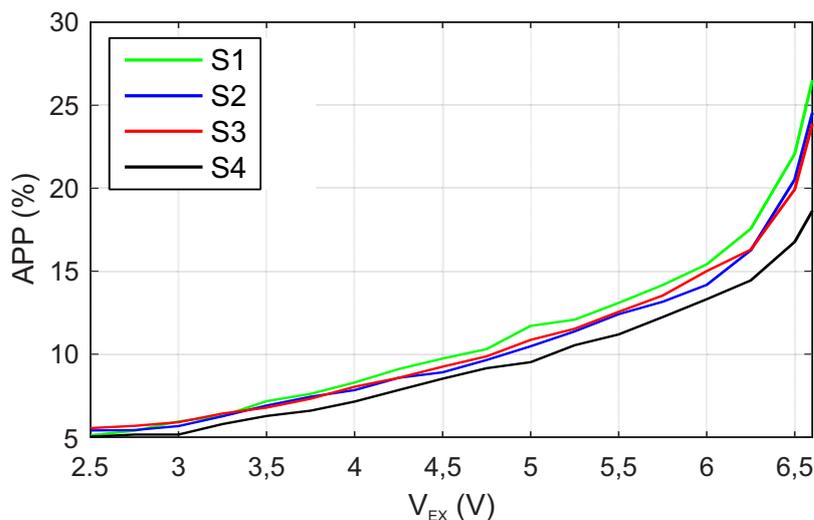


Abbildung 7.5: APP der Arrayelemente $S1$ bis $S4$ für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2V$ und $t_D = 9,5$ ns.

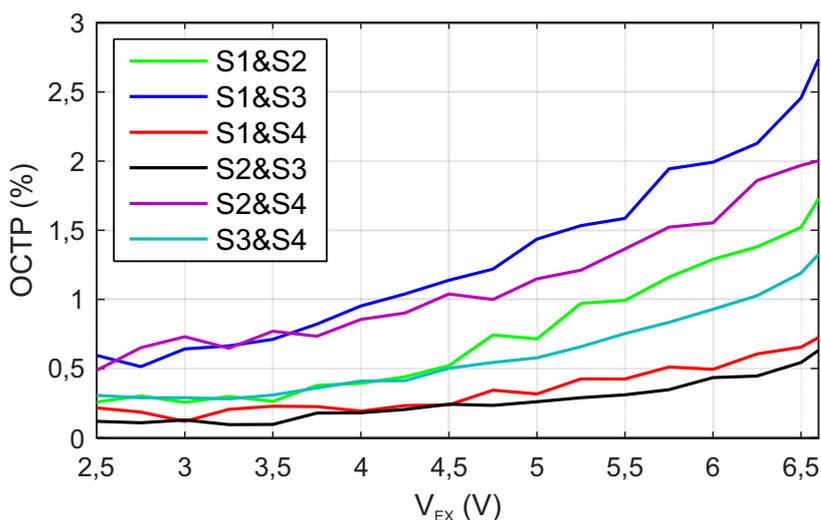


Abbildung 7.6: OCTP zwischen zwei Elementen des SPADs-Arrays für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2V$ und $t_D = 9,5$ ns [1].

7.1.2 Charakterisierung des Empfängers

Um die BER des Empfängers zu bestimmen, wurden alle vier Ausgangssignale der SPADs simultan aufgezeichnet und anschließend mit den bereits in Abschnitt 4.4 vorgestellten MATLAB-Prozessierungsmethoden ausgewertet. Um eine gleichmäßige Photonennrate in allen Elementen des SPAD-Arrays zu gewährleisten, wurde die optische Faser zuerst im Zentrum ausgerichtet und der Abstand entlang der z-Achse anschließend soweit erhöht,

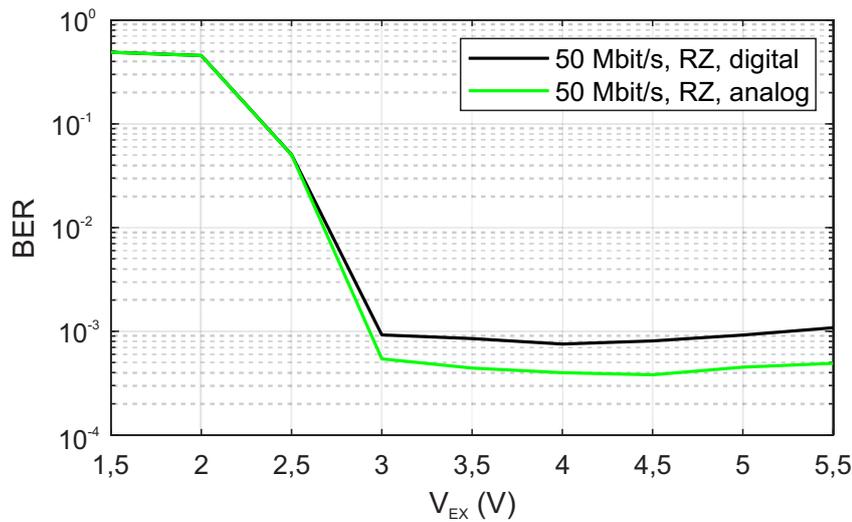


Abbildung 7.7: Einfluss von V_{EX} auf die BER bei einer mittleren optischen Leistung von 7,5 nW [1].

dass der Durchmesser des Lichtpunktes an der Chipoberfläche in etwa dem Durchmesser des Arrays entsprach (siehe Abschnitte 9.2.2 und 9.3.2).

Die BER und die Empfindlichkeit des Empfängers wurde bei Datenraten von 50 Mbit/s und 100 Mbit/s bestimmt. Dafür wurde die Laserquelle über einen Bitmuster-Generator bei den angegebenen Datenraten mit einer pseudozufälligen binären Sequenz mit einer Länge von $2^7 - 1$ Bits (PRBS-7) moduliert. Wobei dafür bei 50 Mbit/s sowohl ein Non-Return-to-Zero-Signal (NRZ) als auch ein Return-to-Zero Signal (RZ) mit einem Tastverhältnis von 50% verwendet wurde. Bei 100 Mbit/s wurde wegen der kürzeren Bitlänge nur eine RZ-Modulation mit einem Tastverhältnis von 10% verwendet. Jeder Kanal des Oszilloskops tastet die Ausgangssignale der QCs mit 5 GS/s ab. Die empfangenen Bitströme wurden in zehn Blöcken mit einer Dauer von jeweils 2 ms gespeichert. Das entspricht also einem Signal von 20 ms und das wiederum bei 50 Mbit/s 1×10^6 Bits.

Um die bestmögliche Sensitivität zu erzielen, wurde bei jeder Datenrate eine Optimierung der V_{EX} bei konstanter optischer Leistung durchgeführt (siehe Abbildung 7.7). Bei den angewendeten Prozessierungsverfahren (analog, digital-Latch) wurde eine mittlere optische Leistung von 7,5 nW verwendet und die BER bei unterschiedlichen V_{EX} bestimmt. Die minimale BER wird für die digitale Verarbeitung bei einer $V_{EX} = 4,0$ V erreicht. Für die analogen Prozessierungsverfahren ist dafür eine $V_{EX} = 4,5$ V notwendig. Der Verlauf zeigt aber auch klar, dass die BER für Werte von V_{EX} zwischen 3 V und 5,5 V nicht stark schwankt. Um anschließend den Verlauf der BER in Abhängigkeit der optischen Leistung darzustellen, wurden bei den extrahierten Kurven in den folgenden Abschnitten diese Werte von V_{EX} verwendet.

Digitale Prozessierungsmethode - Latch (MATLAB)

Bei diesem Verfahren wurde an jedem der vier Treiber-Ausgänge des Testchips mittels MATLAB ein Latch emuliert [1]. Die generelle Funktion wurde bereits in Abbildung 4.5 dargestellt. Eine positive Flanke am Ausgang des Treibers wird durch das Latch bis zum Ende des Bits (bis zum Auslesen) zwischengespeichert. Für die Ergebnisse in diesem Abschnitt wurde am Ausgang nur dann eine logische „1“ erzeugt, wenn alle vier SPADs innerhalb der Bitperiode ein Ereignis registriert haben. Das entspricht einer Schwelle von vier SPADs.

Die extrahierten Kurven für 50 Mbit/s und 100 Mbit/s sind in Abbildung 7.8 dargestellt. Die kritische Schwelle für die Bitfehler-Korrektur-Verfahren von $BER = 2,0 \times 10^{-3}$ wird für 50 Mbit/s und NRZ-Kodierung bei einer optischen Eingangsleistung von 7,6 nW ($-51,2$ dBm) erreicht. Für eine RZ-Modulation mit einem Tastverhältnis von 50 % konnte die kritische Schwelle bereits bei 4,3 nW ($-53,7$ dBm) erreicht werden. Für 100 Mbit/s wird eine $BER = 2,0 \times 10^{-3}$ für RZ-Modulation mit einem Tastverhältnis von 10 % bei 16,5 nW ($-47,8$ dBm) erreicht.

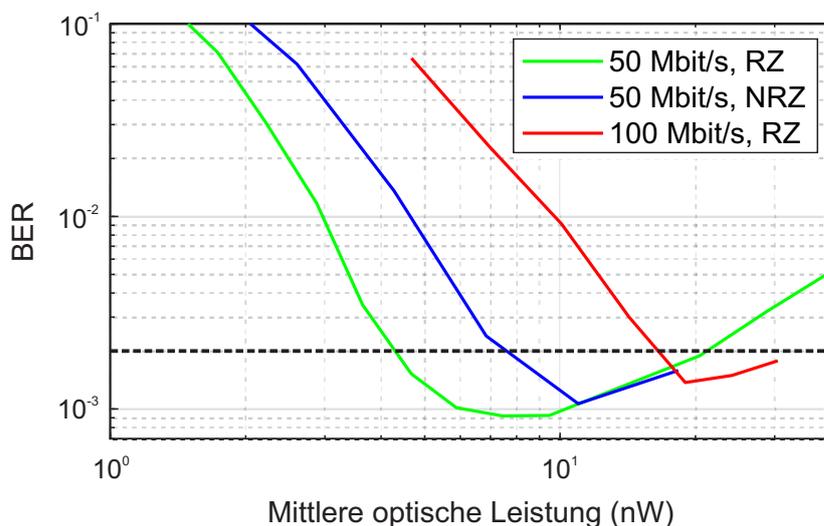


Abbildung 7.8: BER für das digitale Prozessierungsverfahren bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s) [1].

Analoge Prozessierungsmethode (MATLAB)

Für das analoge Verfahren nach Abbildung 4.4, werden die vier Ausgänge mit Hilfe von MATLAB addiert. Auch das TP-Filter kann direkt in MATLAB als Filter mit gleitendem Mittelwert umgesetzt werden. Die Fensterlänge des Filters wurde dabei für die unterschiedlichen Datenraten und Modulationsarten (NRZ, RZ) angepasst. Die Fenstergröße lag für 50 Mbit/s bei 61 (61 Abtastwerte bei 5 GS/s entsprechen einer Länge von 21 ns)

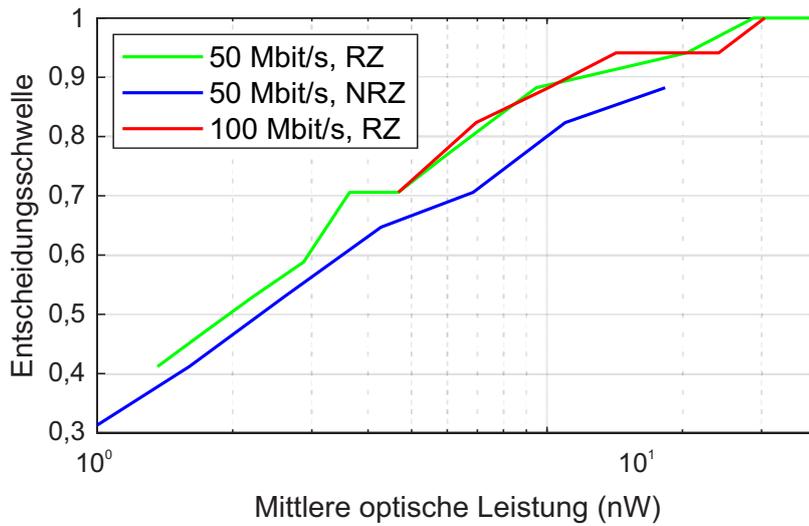


Abbildung 7.9: Entscheidungsschwelle bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s) [1].

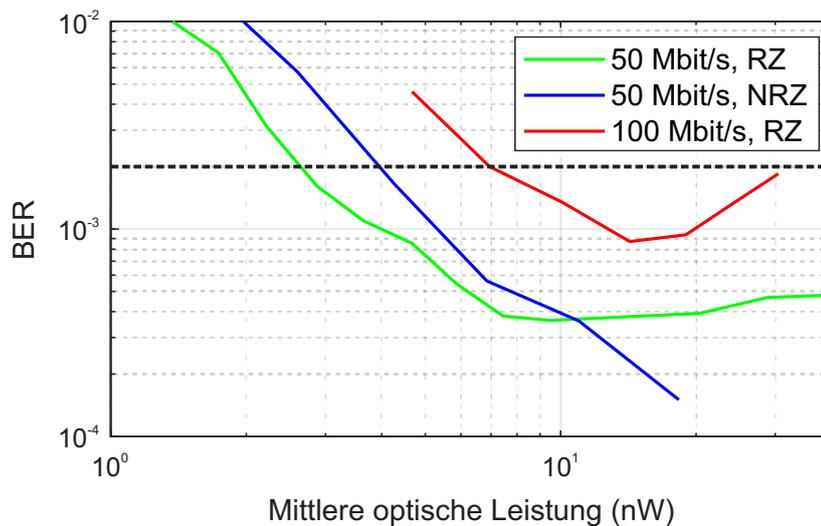


Abbildung 7.10: BER für das analoge Prozessierungsverfahren bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s) [1].

für um die RZ-modulierten Signale und bei 91 (entspricht 18 ns) für die NRZ-modulierten. Bei 100 Mbit/s hatte das Fenster eine Größe von 51 (entspricht 10 ns). Entscheidend für die Generation des Ausgangssignals ist die Entscheidungsschwelle. Die besten Resultate wurden mit einer adaptiven Entscheidungsschwelle erzielt, bei der für jeden Arbeitspunkt die optimale Schwelle gesucht wurde. Abbildung 7.9 zeigt die optimalen Schwellenwerte in Abhängigkeit der mittleren optischen Leistung.

Die Ergebnisse dieses Verfahrens sind in Abbildung 7.10 dargestellt. Die kritische Schwelle wird für 50 Mbit/s und NRZ-Kodierung bei einer optische Eingangsleistung von 4,0 nW (-54 dBm) erreicht. Für eine RZ-Modulation mit einem Tastverhältnis von 50 % sind dafür lediglich 2,7 nW (-55,7 dBm) notwendig. Für 100 Mbit/s und RZ-Modulation mit 10 % Tastverhältnis konnte eine BER von 2×10^{-3} bei 7 nW (-51,6 dBm) erzielt werden [1].

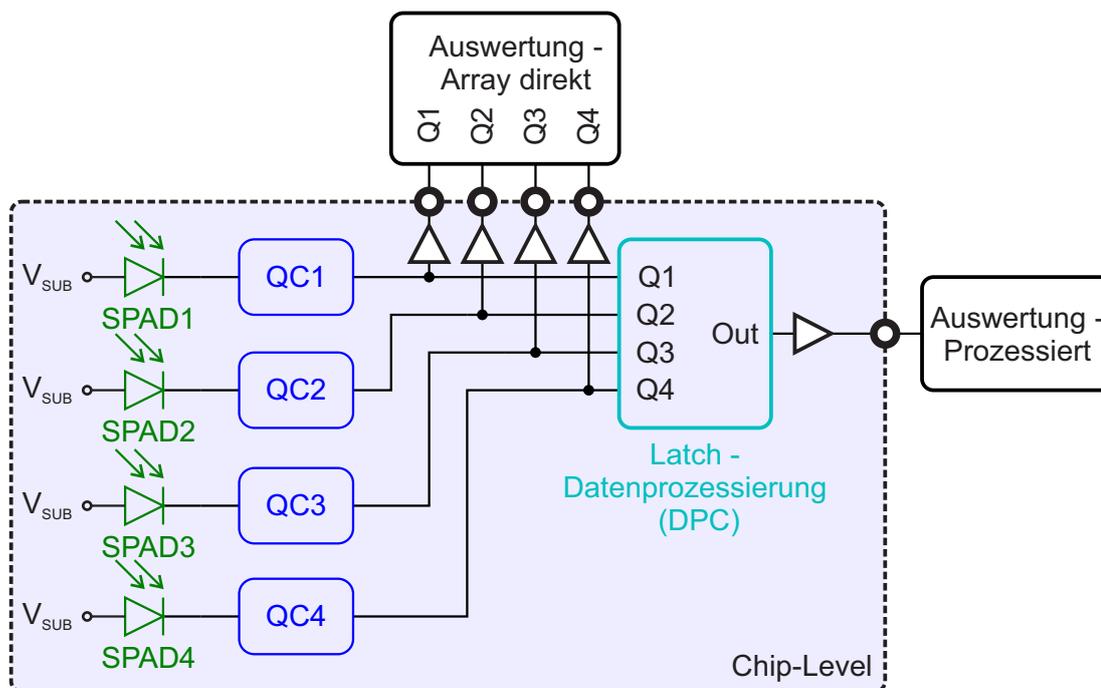


Abbildung 7.11: Blockschaltbild des optimierten SPAD-Empfängers ($N = 4$) realisiert in $0,35 \mu\text{m}$ CMOS Technologie.

7.2 Empfänger für hohe Datenraten in $0,35 \mu\text{m}$ CMOS

Analog zum bereits zuvor vorgestellten Empfänger besteht dieser Chip ebenfalls aus einem segmentierten Array aus vier Elementen der *SPAD1* mit einer *QC* und einem Ausgangstreiber für jedes einzelne Element [31]. Das Blockschaltbild des Empfängers ist in Abbildung 7.11 dargestellt. Dieser Empfänger ist für Datenraten bis 200 Mbit/s ausgelegt und verwendet die optimierte *QC* mit einer Totzeit von $t_D = 3,5 \text{ ns}$ aus Abschnitt 6.1.2. Zusätzlich wurde für diesen Empfänger eine digitale Datenprozessierung implementiert. Die allgemeine Funktion der implementierten Schaltung entspricht im Wesentlichen der in Abschnitt 4.4.2 beschriebenen Latch-Prozessierung. Damit der Ausgang gesetzt wird, müssen bei dieser Methode immer alle vier SPADs ein Photon innerhalb der Bit-Periode registrieren. Die Ausgangssignale der einzelnen *QCs* und der integrierten Prozessierungsmethode wurden zusätzlich separat aufgezeichnet, um die MATLAB-Verfahren mit den

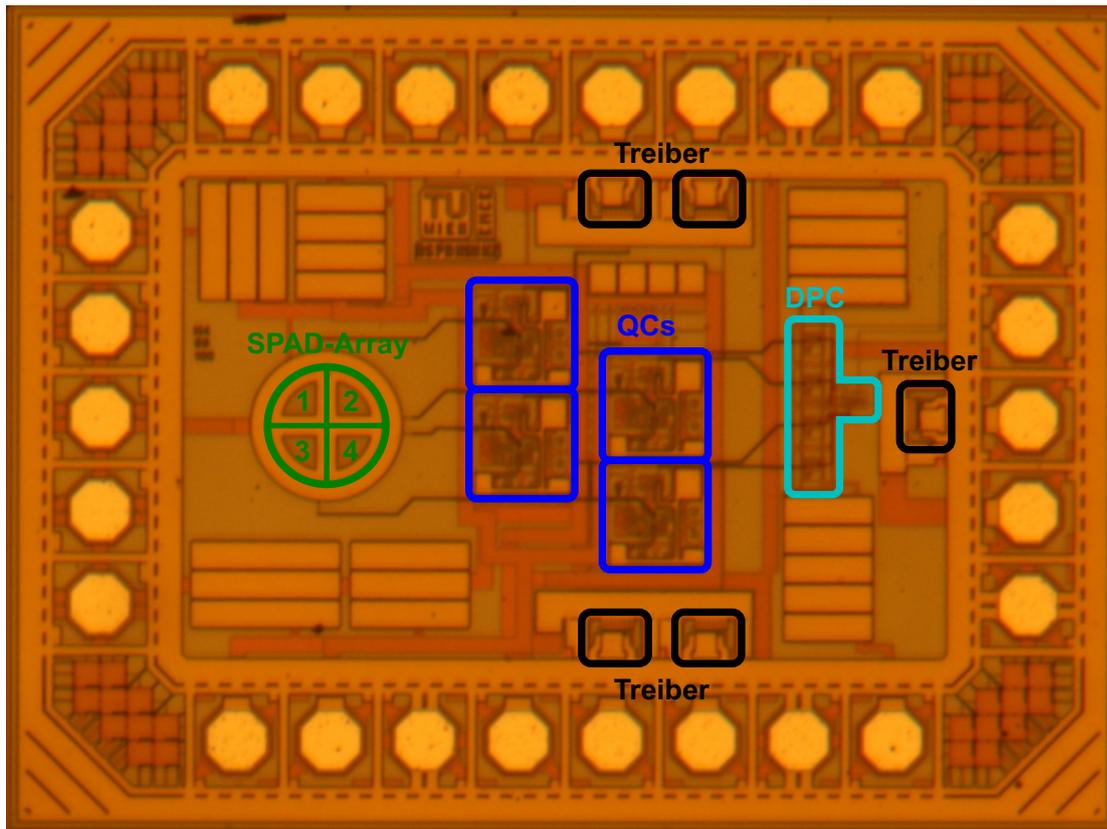


Abbildung 7.12: Chipfoto des optimierten SPAD-Empfängers realisiert in 0,35 μm CMOS Technologie.

Ergebnissen der integrierten Prozessierung akkurat vergleichen zu können. Der realisierte Empfängerchip ist in Abbildung 7.12 dargestellt. Die wichtigsten Blöcke, bestehend aus dem Array, den QCs, der integrierten Latch-Datenprozessierung (DPC) und den Ausgangstreibern, wurden wiederum farblich markiert.

Der komplette Empfänger-Chip hat eine Größe von $1400 \times 1040 \mu\text{m}^2$. Jede einzelne QC hat eine Abmessung von $130 \times 130 \mu\text{m}^2$ (ohne den zusätzlichen Kondensatoren und ohne den Ausgangstreibern). Die Gesamtfläche des Digitalblocks beträgt etwa $0,014 \text{mm}^2$, ebenfalls ohne Kondensatoren. Dadurch, dass beide Auswertungstypen (integrierte und externe Prozessierung) vorgesehen wurden, ist die Größe des Chips im Vergleich zu dem zuvor beschriebenen SPAD-Empfänger aus Abschnitt 7.1, hauptsächlich durch die Anzahl der notwendigen Pads bestimmt. Die mittlere Leistungsaufnahme der vier QCs über die gesamte Totzeit von 3,5 ns nach Auftreten eines SPAD-Ereignisses beträgt in etwa 49,2 mW. Im Ruhezustand sind es ungefähr 24,8 mW. Der DPC verbraucht eine Leistung von 0,6 mW während einer logischen „1“ und 15,2 μW für eine „0“ an seinem Ausgang,

was einer durchschnittlichen Leistung von 0,31 mW pro Bit entspricht [31].

Analog zu Abschnitt 7.1 wurde für die Charakterisierung des Arrays und der Empfindlichkeit des Empfängers ein älterer Entwicklungsstand des Messaufbaus aus Abschnitt 9.3 verwendet. Für die Messung der BER wurde wiederum die Laserquelle über einen Bitmuster-Generator (Agilent 81134A [91]) mit den Datensignalen moduliert. Eine weitere Veränderung zu dem beschriebenen Aufbau ist die Detektion der empfangenen Signale. Die direkten Ausgangssignale der vier QCs wurden mit einem 1,5 GHz Oszilloskop (NI PXIe-5162) erfasst und der prozessierte Ausgang wurde simultan mit einem zusätzlichen Oszilloskop aufgezeichnet (LeCroy Waverunner 204Xi 2 GHz). Die Extraktion der SPAD-Parameter sowie der BER erfolgt allerdings nach den in Abschnitt 9.3 beschriebenen Methoden.

7.2.1 Aufbau und Charakterisierung des Arrays

Wie zuvor schon erwähnt, wurde bei diesem Empfänger die Totzeit auf ein Minimum reduziert (3,5 ns) [31]. Da die APP für kleine Totzeiten zunimmt, wurde die aktive Fläche im Vergleich zu Abbildung 7.3 für dieses Array um den Faktor 2,3 verkleinert. Der schematische Aufbau des Array ist in Abbildung 7.13a abgebildet. Durch eine kleinere aktive Fläche reduziert sich nicht nur die DCR, sondern auch die Kapazität der SPAD. Die während des Durchbruchs erzeugte Ladung und in weiterer Folge die APP sollte daher im Vergleich zu einer SPAD mit größerer aktiver Fläche kleiner sein. Um nur den optisch aktiven Bereich zu beleuchten, wurde als weitere Veränderung eine Metallabschirmung eingefügt.

Die kleinere aktive Fläche führt natürlich zu einem kleineren Füllfaktor. Entspricht der Radius der beleuchteten Fläche in etwa dem aktiven Radius des Arrays ($d = 117,7 \mu\text{m}$) ergibt sich ein Füllfaktor von etwa 49,3% [31]. Damit dieser Füllfaktor auch annähernd erreicht werden kann, spielt die Justierung des Faserendes eine entscheidende Rolle. Um die Vorgehensweise zu veranschaulichen wurde mit einer Single-Mode Glasfaser (SM-Faser, Kerndurchmesser $\sim 4 \mu\text{m}$) bei zwei unterschiedlichen Abständen zur Chip-Oberfläche ein Flächenscan durchgeführt (siehe auch Abschnitt 9.2.2). Für den Scan wurden eine konstante V_{EX} und eine konstante optische Leistung von etwa 100 pW verwendet. Die Ausgänge der QCs wurden dabei simultan aufgezeichnet. Das Ergebnis ist in Abbildung 7.13b für einen Abstand von $z = 100 \mu\text{m}$ und in Abbildung 7.13c für $z = 570 \mu\text{m}$ abgebildet.

Bei einem Scan sehr nahe an der Oberfläche werden bei etwa $z = 100 \mu\text{m}$ die Strukturen der einzelnen SPADs erkennbar. Die Zählrate wurde dabei auf die maximale Zählrate normiert. Wie man klar entnehmen kann, weisen alle Ausgangskanäle ein ähnliches Oberflächenprofil auf. Anschließend wurde das Faserende in der Mitte des Arrays justiert und der Abstand zur Oberfläche schrittweise erhöht, bis bei einem Abstand von $z = 570 \mu\text{m}$ in allen SPADs etwa die gleiche Zählrate gemessen wurde. Der Flächenscan bei diesem Abstand ist in Abbildung 7.13c dargestellt. Normiert man die gemessene Zählrate

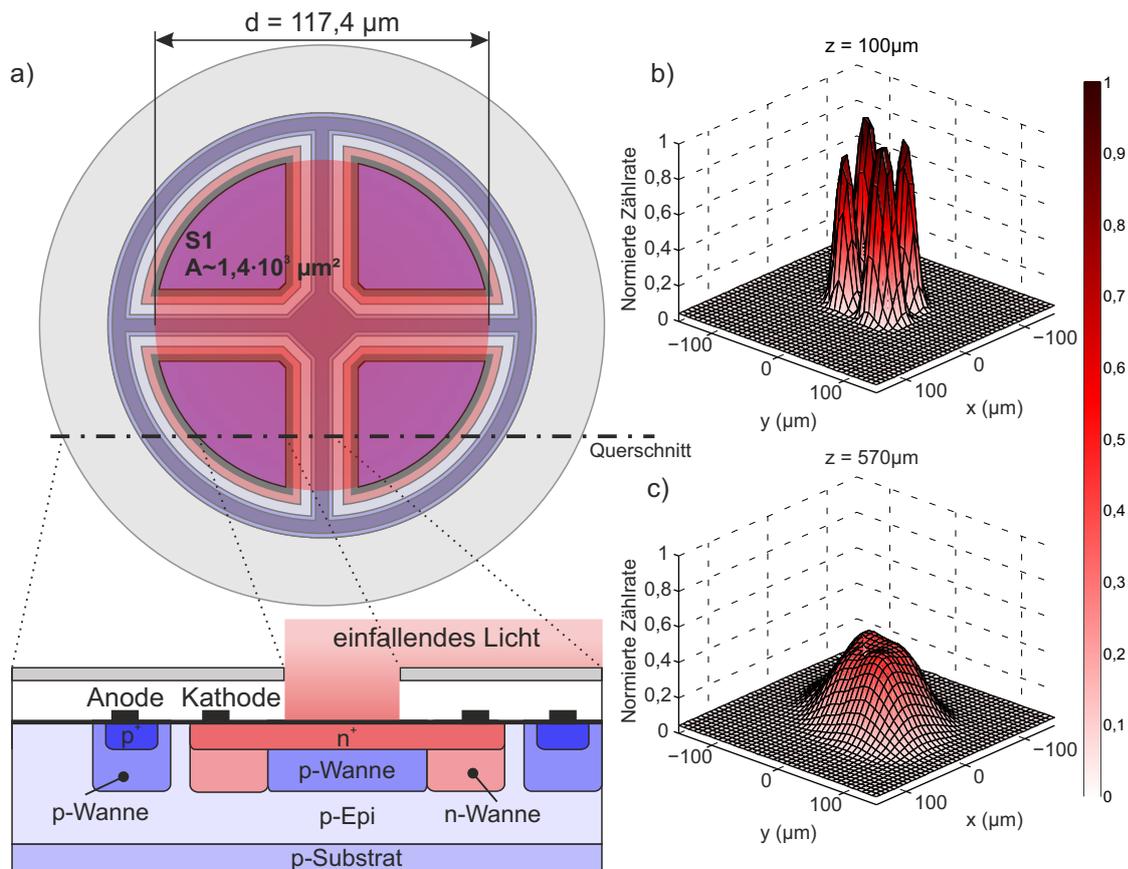


Abbildung 7.13: Struktur des SPAD-Arrays. a) Oben: Draufsicht (nicht maßstabsgetreu), Unten: Querschnitt (nicht maßstabsgetreu). b) Oberflächenscan bei $z = 100 \mu\text{m}$ c) Oberflächenscan bei $z = 570 \mu\text{m}$ [31].

wiederum auf das Maximum aus 7.13b, ergibt sich bei diesem Abstand im Zentrum des Arrays ein effektiver Füllfaktor von etwa 44% [31].

Wie sich die SPAD-Parameter DCR, APP und OCTP bei allen vier SPADs ($S1$ bis $S4$) im verwendeten Spannungsreich verhalten, ist in Abbildungen 7.14, 7.15 und 7.16 dargestellt (in diesem Bereich der V_{EX} wurden die Messungen zur Bestimmung der BER und Empfindlichkeit des Empfängers durchgeführt). Die Durchbruchspannungen von drei SPAD-Elementen betragen etwa 27,8 V. Diese Spannung definiert in weiterer Folge auch die Überspannung für das SPAD-Array. $S3$ zeigt eine höhere Durchbruchspannung von 28,2 V. Das kann in weiterer Folge zu einem Problem führen, da V_{EX} über den gemeinsamen Anode-Substrat-Kontakt eingestellt wird. Das Array lässt sich also hinsichtlich der Betriebsspannung nicht synchron ansteuern. Im direkten Vergleich zu den Ergebnissen der einzelnen, runden SPAD (siehe Abbildungen 6.7 bis 6.9) und dem

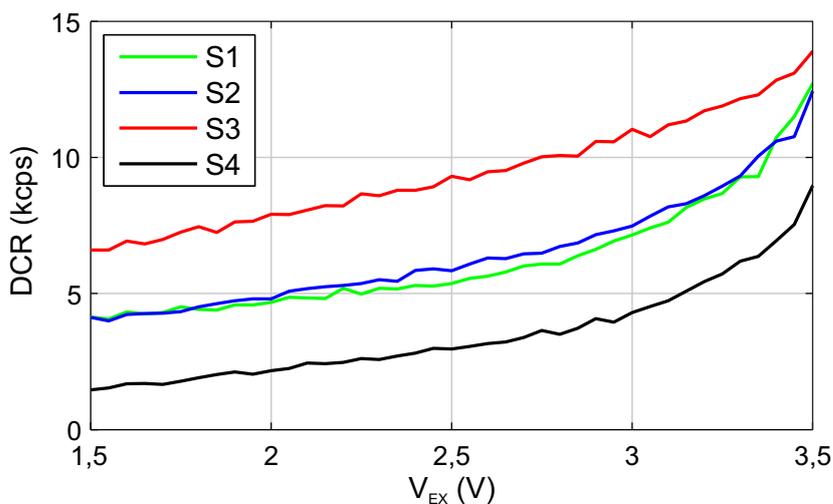


Abbildung 7.14: DCR der Arrayelemente $S1$ bis $S4$ für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].

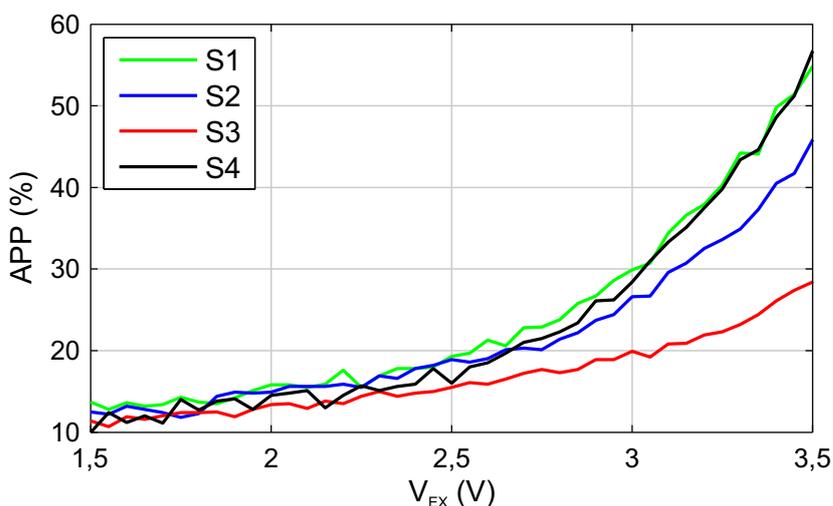


Abbildung 7.15: APP der Arrayelemente $S1$ bis $S4$ für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].

zuvor beschriebenen SPAD-array in Abschnitt 7.1 sind die parasitären Eigenschaften deutlich erhöht. Wie zuvor erwähnt, verursacht analog zu Abschnitt 7.1 die Geometrie der einzelnen Kreissegmente eine Inhomogenität der Elektrischen Feldstärke an deren Ecken. Hinzu kommt die stark reduzierte Totzeit von $3,5\text{ ns}$, was die APP zusätzlich erhöht. Das Array konnte dadurch nur bis zu einer $V_{EX} \leq 3,5\text{ V}$ in einem akzeptablen Bereich betrieben werden [31].

Wie man den Abbildungen 7.14 und 7.15 entnehmen kann, steigen sowohl die DCR

als auch die APP ab einer Überspannung von etwa 3 V stark an. Die Abbildung veranschaulicht allerdings auch, dass vor allem die DCR in diesem Spannungsbereich für die verschiedenen Kanäle unterschiedlich ist. Bei einem Vergleich von allen Elementen des Arrays hat *S3* die größte DCR. Sie reicht von 6,6 kcps bei $V_{EX} = 1,5\text{ V}$ bis 13,9 kcps bei $V_{EX} = 3,5\text{ V}$. *S4* zeigt die besten DCR-Eigenschaften mit 1,46 kcps bei $V_{EX} = 1,5\text{ V}$ und 8,96 kcps bei $V_{EX} = 3,5\text{ V}$ [31].

Der Verlauf der APP-Kurven in Abbildung 7.15 ist bis zu $V_{EX} = 2,5\text{ V}$ nahezu deckungsgleich. Bei $V_{EX} = 2,5\text{ V}$ beträgt die APP dabei in etwa 18%. Bei $V_{EX} = 1,5\text{ V}$ erreicht die APP für alle SPADs etwa 12%. Die maximale APP von 56% wird für *S1* und *S4* bei $V_{EX} = 3,5\text{ V}$ erzielt. Die APP für *S3* wird aufgrund der höheren Durchbruchspannung nach rechts verschoben. Daher weist dieses Segment bei $V_{EX} = 3,5\text{ V}$ mit 28% die kleinste APP auf.

Die Wahrscheinlichkeit für optisches Übersprechen (OCTP) zwischen zwei SPADs ist in Abbildung 7.16 dargestellt. Analog zu Abschnitt 7.1 wird ein Ereignis als optisches Übersprechen definiert, wenn zwei oder mehr SPADs innerhalb von 5 ns einen Ausgangsimpuls generieren. Die Ergebnisse sind jenen aus Abbildung 7.6 sehr ähnlich. Wieder zeigen die vier Kurven, die ein Übersprechen zwischen direkten Nachbarn repräsentieren (siehe Abbildung 7.12), einen ähnlichen Verlauf. Die Wahrscheinlichkeit für ein diagonales optisches Übersprechen ist erwartungsgemäß deutlich geringer. Die OCTP zwischen drei SPADs beträgt für die verwendeten Überspannungen weniger als 0,5% und wurde daher nicht abgebildet. Für den angegebenen Betriebsbereich konnte kein optisches Übersprechen zwischen allen vier SPADs aufgezeichnet werden [31].

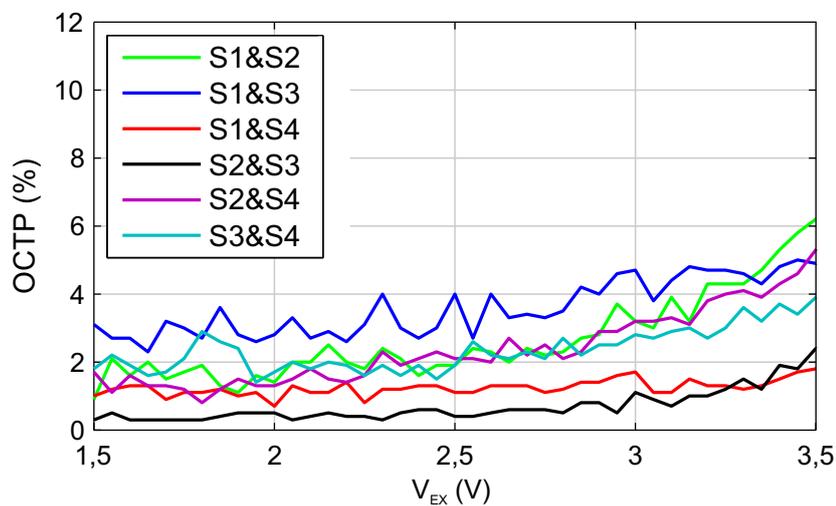


Abbildung 7.16: OCTP zwischen zwei Elementen des SPADs-Arrays für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].

7.2.2 Integrierte digitale Datenprozessierung

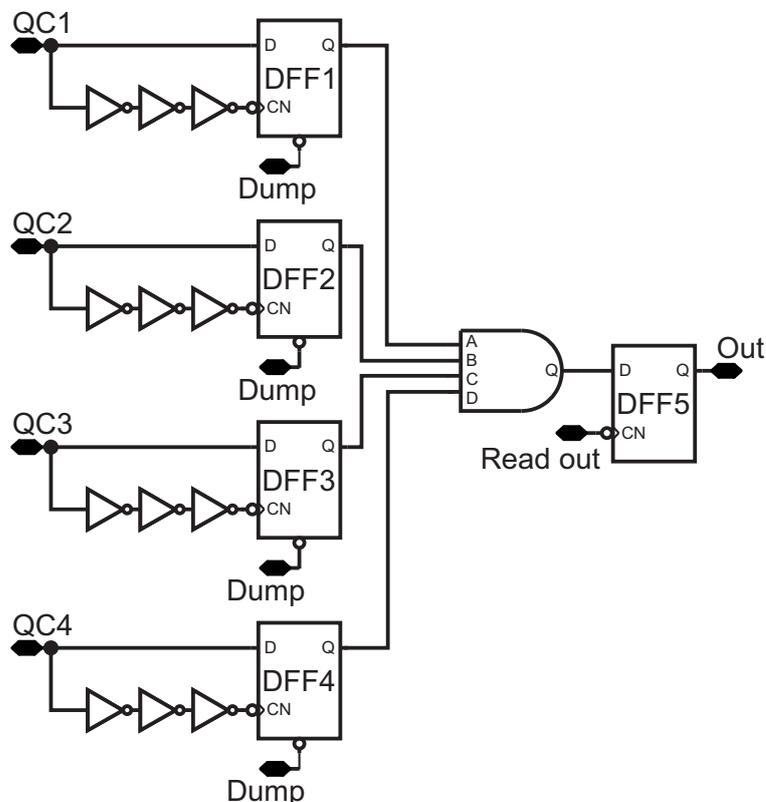


Abbildung 7.17: Schematischer Aufbau der Schaltung für die digitale Datenprozessierung [31] © 2018 IEEE.

Wie in Abbildung 7.11 gezeigt wird, sind alle vier QCs mit einer DPC verbunden [31]. In Abbildung 7.17 ist diese digitale Schaltung detailliert dargestellt. Die Ausgangssignale von $QC1$ bis $QC4$ wurden dafür mit den Dateneingängen der D-Flip-Flops $DFF1$ bis $DFF4$ verbunden. Um eine fallende Falke am Takteingang (CN) zu erzeugen, wurden drei zusätzliche Inverterstufen eingebaut. Ein detektiertes Photon wird somit bei einem Flankenwechsel als logische „1“ zwischengespeichert. $DFF1$ bis $DFF4$ sind während des Bits aktiviert und werden am Ende des Bits mithilfe der $Dump$ -Eingänge zurückgesetzt. Die Ausgangssignale der D-Flip-Flops werden durch ein logisches UND-Gatter kombiniert und zum Auslesen dem D-Flip-Flop ($DFF5$) zugeführt. Um möglichst wenig Detektionen zu verlieren, erfolgt das Auslesen etwa 1,5 ns vor dem Zurücksetzen der Flip-Flops. Photonen die nach dem Auslesen detektiert werden, werden daher nicht berücksichtigt (reduziert die Empfindlichkeit). Der Ausgang liefert nur dann eine logische „1“, wenn alle Eingänge des UND-Gatters vor dem Auslesen gesetzt sind (4 aus 4).

7.2.3 Charakterisierung des Empfängers

Für die Auswertung der BER wurde zum einen das digitale Latch MATLAB Prozessierungsverfahren aus Abschnitt 4.4 (direkte Auswertung) und zum anderen die integrierte digitale Datenprozessierung verwendet. Um die beiden Methoden akkurat vergleichen zu können, wurde, wie bereits zuvor erwähnt, der Datenstrom aller Kanäle gleichzeitig aufgezeichnet [31].

Die korrekte Position bzw. der optimale Abstand zur Oberfläche des Arrays wurde bereits anhand von Abbildung 7.13c gezeigt. Die Faser wurde demnach vor der Messung im Zentrum des Array, bei einem Abstand von etwa $z = 570 \mu\text{m}$ positioniert ($FF = 0,44$). Die BER wurde für vier Datenraten (50 Mbit/s, 100 Mbit/s, 150 Mbit/s und 200 Mbit/s) bei einer Variation der mittleren optischen Leistung bestimmt. Dabei wurde für alle Datenraten ein RZ-moduliertes Signal mit einem Tastverhältnis von 20% verwendet. Für die daraus extrahierten Kurven (BER in Abhängigkeit der mittleren optischen Leistung) aus diesem Abschnitt wurde auch zusätzlich die V_{EX} für jeden Arbeitspunkt optimiert. Bei der direkten Auswertung wurde für jeden Kanal der empfangene Bitstrom in zwei Blöcken mit einer Dauer von jeweils 12,5 ms gespeichert. Dies entspricht $1,25 \times 10^6$ Bits für 50 Mbit/s bzw. 5×10^6 Bits für 200 Mbit/s.

Digitale Prozessierungsmethode - Latch (MATLAB)

Zusätzlich zur V_{EX} , wurde bei diesem Prozessierungsverfahren auch die verwendete Entscheidungsschwelle variiert [31]. Da bei einem Array aus vier SPADs auch vier mögliche Schwellen existieren, wurden demnach pro Datenrate vier Kurven extrahiert. In Abbildung 7.18 wurden lediglich die besten Kurven pro Datenrate zusammengefasst.

Wie man sehen kann, konnte die beste Empfindlichkeit für 50 Mbit/s und 100 Mbit/s bei einem Schwellenwert von vier SPADs erreicht werden. Dafür sind nach Abschnitt 4.4.2 Pulse in allen vier SPADs während eines Bits erforderlich, um eine logische „1“ am Ausgang zu generieren. Die kritischen Schwellen für die Bitfehler-Korrektur-Verfahren aus Abschnitt 9.3.1 sind in der Abbildung zusätzlich eingetragen. Bei den Datenraten 50 Mbit/s und 100 Mbit/s konnte die kritische Schwelle von $BER = 2 \times 10^{-3}$ unterschritten werden. Die beste BER bei 50 Mbit/s beträgt $3,5 \times 10^{-4}$ bei einer optischen Leistung von 14,5 nW, das entspricht $-48,4 \text{ dBm}$. Die Empfindlichkeit kann bei 7,6 nW oder $-51,2 \text{ dBm}$ definiert werden. Für 100 Mbit/s liegt die beste BER von $1,5 \times 10^{-3}$ bei 27,7 nW ($-45,6 \text{ dBm}$), wobei $BER = 2 \times 10^{-3}$ bei etwa 24,7 nW, also $-46,1 \text{ dBm}$ erreicht wurde [31].

Für 150 Mbit/s und 200 Mbit/s wurden die besten Resultate bei einer Entscheidungsschwelle von drei SPADs gemessen. Bei 150 Mbit/s wurde die beste BER von $5,3 \times 10^{-3}$ bei 42,8 nW ($-43,7 \text{ dBm}$) erreicht. Für 200 Mbit/s beträgt die beste BER $6,3 \times 10^{-3}$ bei 59,0 nW ($-42,3 \text{ dBm}$) optischer Leistung. Die $BER = 2 \times 10^{-3}$ wurde bei diesen Datenraten also nicht unterschritten, die zweite Schwelle, bei $BER = 6,5 \times 10^{-3}$, wurde aber dennoch erreicht. Dafür ist allerdings ein komplexeres Korrekturverfahren mit ei-

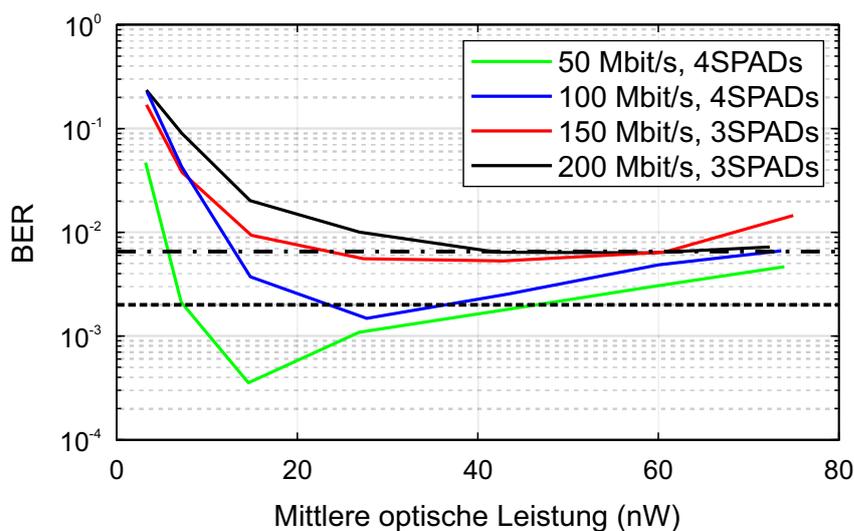


Abbildung 7.18: BER bei unterschiedlicher mittlerer optischer Leistung und Datenraten, wobei für 50 Mbit/s und 100 Mbit/s eine Schwelle von vier SPADs und bei 150 Mbit/s und 200 Mbit/s eine Schwelle von drei SPADs verwendet wurde [31].

ner höheren Redundanz im Signal notwendig (siehe Abschnitt 9.3.1). Für 150 Mbit/s wird diese Schwelle bei 24,3 nW ($-46,1$ dBm) erreicht bzw. für 200 Mbit/s bei 42,8 nW ($-43,7$ dBm)[31].

Integrierte digitale Prozessierungsmethode

Der Verlauf der BER bei unterschiedlichen optischen Leistungen, unter Verwendung der integrierten DPC, ist in Abbildung 7.19 dargestellt [31]. Wie in dem vorhergehenden Abschnitt beschrieben, arbeitet die integrierte digitale Verarbeitungsschaltung im Allgemeinen wie das MATLAB-Verarbeitungsverfahren bei einem Schwellenwert von vier SPADs.

Die Eigenschaften der BER bei 50 Mbit/s und 100 Mbit/s für die integrierte Prozessierungsmethode und die MATLAB-Verfahren (bei einer Schwelle von vier SPADs) verhalten sich daher relativ ähnlich. Die Empfindlichkeit (bei einer BER von 2×10^{-3}) liegt bei 7,2 nW ($-51,4$ dBm) für 50 Mbit/s und bei 23,5 nW ($-46,3$ dBm) für 100 Mbit/s. Für 150 Mbit/s und 200 Mbit/s wird die beste BER von $1,9 \times 10^{-2}$ bei 42,8 nW ($-43,7$ dBm) bzw. $6,2 \times 10^{-2}$ bei 42,1 nW ($-43,8$ dBm) erreicht [31]. Die notwendigen Schwellen für die FEC wurden daher nicht erreicht. Der Hauptgrund dafür ist die fixe Entscheidungsschwelle. Wie aus Abbildung 7.18 ersichtlich ist, konnten beim MATLAB-Verarbeitungsverfahren bei den beiden höheren Datenraten (150 Mbit/s und 200 Mbit/s) mit einer Schwelle von drei SPADs bessere Ergebnisse erzielt werden. Darüber hinaus verbraucht die Totzeit während des Auslesens (1,5 ns) der integrierten Schaltung bereits einen erheblichen Teil der Bitdauer. Da in diesem Zeitintervall detektierte Photonen in der Auswertung nicht

berücksichtigt werden können, reduziert das somit auch die Wahrscheinlichkeit eine logische „1“ richtig zu detektieren. Die BER wird demnach schlechter.

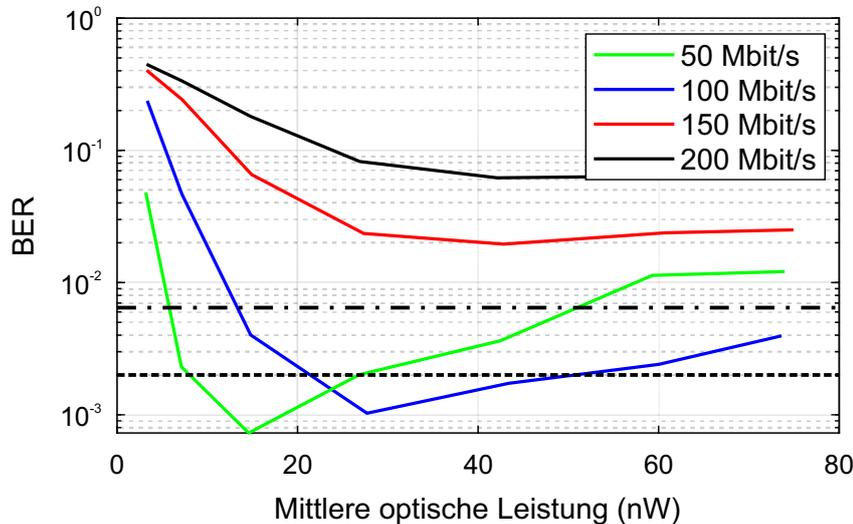


Abbildung 7.19: BER bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s, 150 Mbit/s, 200 Mbit/s) [31].

7.3 Empfänger in 0,35 μm HV-CMOS

In dieser Technologie wurden drei Empfänger realisiert, wobei wiederum jeder ein SPAD-Array aus vier Elementen in Kombination mit einer QC und den anschließenden 50 Ω -Ausgangstreibern aufweist. Das Blockschaltbild entspricht im Wesentlichen jenem aus Abbildung 7.1. Die QC wurde bereits ausführlich in 6.1.3 beschrieben und weist eine minimale Totzeit von 5,8 ns auf. Bei diesen Empfängern wurden lediglich die SPAD-Strukturen *SPAD4* und *SPAD5* verwendet, wobei hierfür wiederum ein segmentiertes Array verwendet wurde (siehe 7.21a). Zusätzlich wurde für *SPAD5* ein Empfänger mit einem Array aus runden Segmenten implementiert (siehe 7.21b). Der realisierte Empfängerchip unter Verwendung von *SPAD5* ist in Abbildung 7.20 für die segmentierte und die runde Ausführung dargestellt. Auf diesen Chips wurden zusätzliche Schaltungen integriert, die in dieser Arbeit aber nicht berücksichtigt werden. Der gesamte Chip hat eine Größe von $1160 \times 2120 \mu\text{m}^2$, wobei die wichtigsten Blöcke, bestehend aus dem SPAD-Array, den QCs und den Ausgangstreibern, zusätzlich in der Abbildung graphisch hervorgehoben wurden. Im Ruhezustand (keine Detektion) beträgt die mittlere Leistungsaufnahme aller QCs über die gesamte Totzeit in etwa 24,4 mW. Durch die gleichzeitige Detektion eines Ereignisses steigt der Gesamtverbrauch auf etwa 40,4 mW.

Der verwendete Messaufbau und die angewendeten Auswertungsmethoden werden in Abschnitt 9.3 beschrieben.

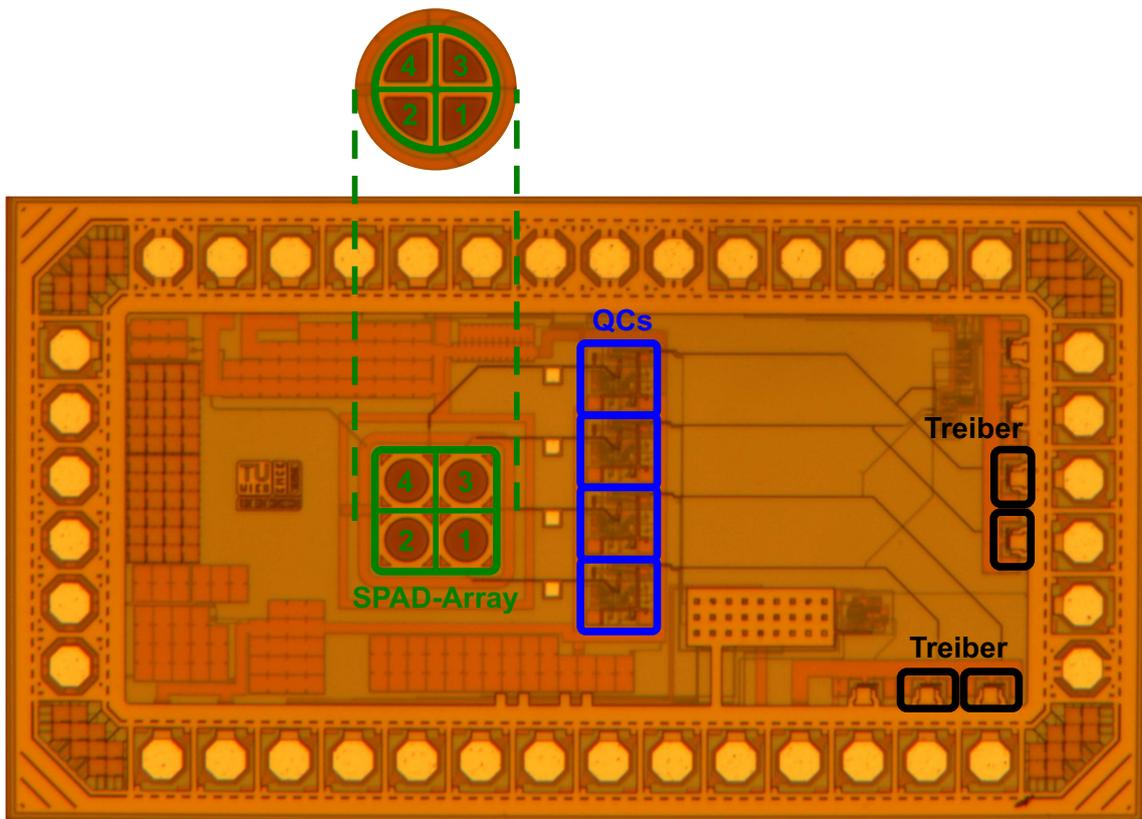


Abbildung 7.20: Chipfoto des segmentierten SPAD-Empfängers realisiert in $0,35 \mu\text{m}$ HV-CMOS Technologie.

7.3.1 Aufbau und Charakterisierung der Arrays

Wie zuvor schon erwähnt, wurde bei diesen Empfängern der Aufbau des Arrays variiert. Um die entwickelten SPAD-Konzepte akkurat vergleichen zu können, wurden für die segmentierte Variante von *SPAD4* und *SPAD5* identische Array-Abmessungen verwendet. Die aktive Fläche jedes Elements beträgt in etwa $4,7 \times 10^3 \mu\text{m}^2$. Betrachtet man wiederum nur die beleuchtete Fläche ($d = 195,1 \mu\text{m}$), ergibt sich daraus ein Füllfaktor von etwa 62,2%. Wird das komplette Array inklusive Substrat-Kontakt beleuchtet, reduziert sich der Füllfaktor auf 44,2%. Für das Array mit den runden Elementen ergibt sich eine aktive Fläche von etwa $5,0 \times 10^3 \mu\text{m}^2$ pro Element und ein $FF = 45,5\%$ für die beleuchtete Fläche ($FF = 40,6\%$ für die Gesamtfläche).

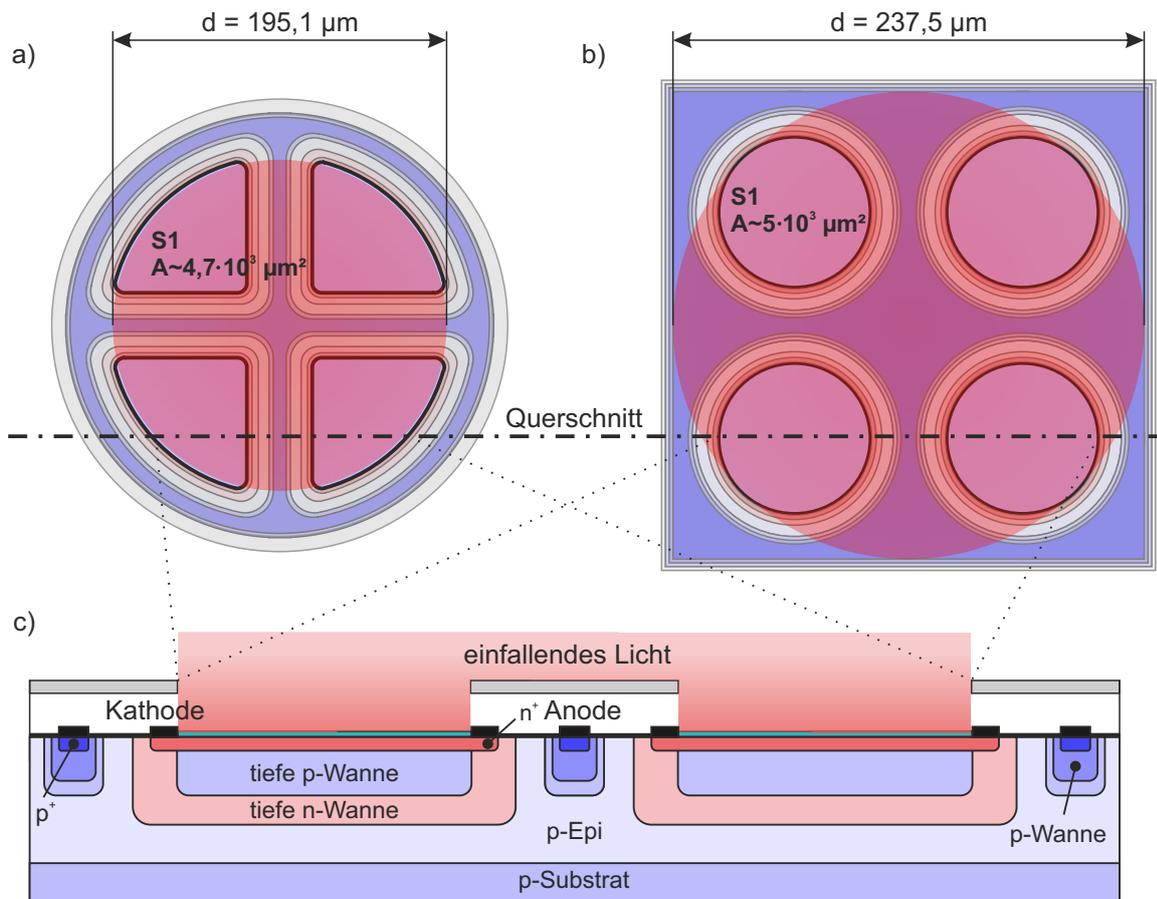


Abbildung 7.21: Struktur des SPAD-Arrays $N = 4$ (nicht maßstabsgetreu): a) segmentiert b) rund. c) Querschnitt entlang der eingezeichneten Achse für *SPAD5*.

Die extrahierten SPAD-Parameter der drei Empfänger-OEICs sind in den folgenden Teilabschnitten angegeben. Für die Charakterisierung wurde das Messsystem aus Abschnitt 9.3 verwendet. Für einen objektiven Vergleich zu den einzelnen runden SPADs aus Abschnitt 6.2.2 wurde $t_D = 8,9 \text{ ns}$ gewählt. V_{REF} musste allerdings auf $2,9 \text{ V}$ reduziert werden, da darüber bei allen drei Empfängern elektrisches Übersprechen nachgewiesen werden konnte.

SPAD4

Die Durchbruchspannungen der Elemente $S1$ bis $S4$ sind für dieses Array mit einem Unterschied von $0,2 \text{ V}$ nahezu ident, wobei $S3$ die niedrigste V_{DB} von $67,0 \text{ V}$ aufweist. Das gute Matchen der einzelnen SPADs zeigt sich auch in der DCR und APP (Siehe Abbildungen 7.22 und 7.23). Vor allem bei einer V_{EX} über $3,0 \text{ V}$ liegen die Kurven nahezu deckungsgleich übereinander. Bei einer $V_{EX} = 6,6 \text{ V}$ weist $S1$ eine $DCR = 7,86 \text{ kcps}$ auf.

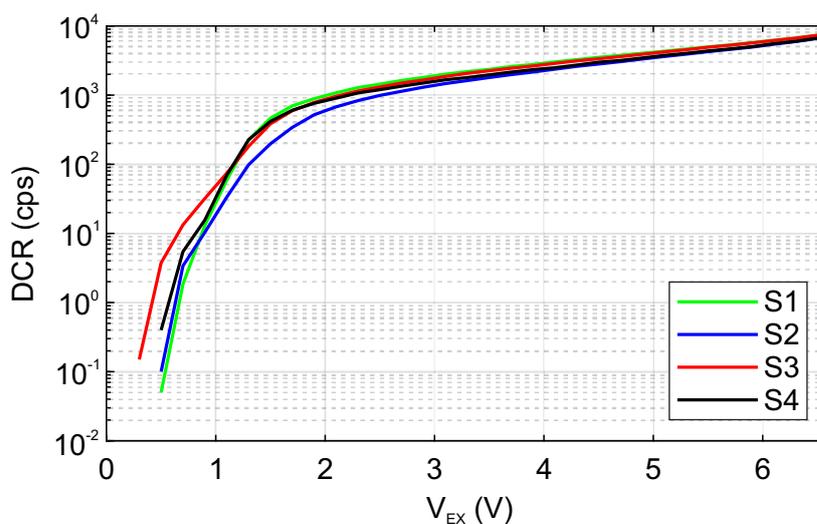


Abbildung 7.22: DCR der Arrayelemente (*SPAD4*) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ VV}$ und $t_D = 8,9\text{ ns}$.

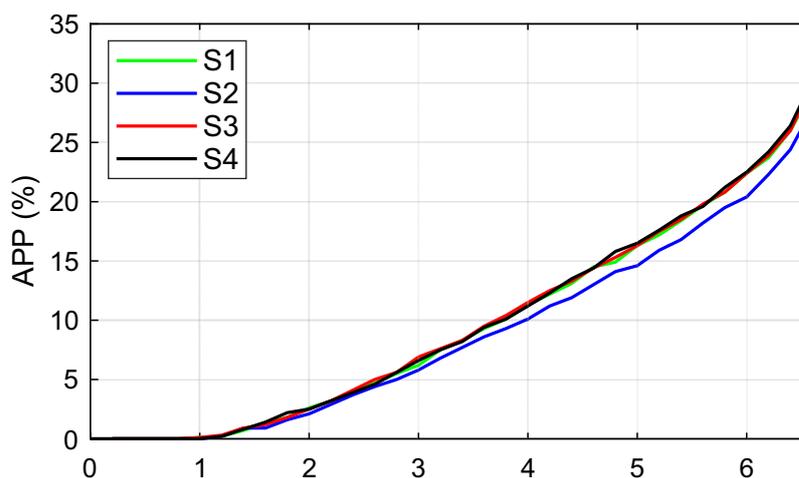


Abbildung 7.23: APP der Arrayelemente (*SPAD4*) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

Die APP weist für *S1*, *S3* und *S4* ebenfalls annähernd gleiche Verläufe auf. *S2* erzielt bei $V_{EX} = 6,6\text{ V}$ eine $APP = 27,8\%$. Für *S4* ergibt sich für diese Überspannung eine $APP = 30,2\%$. Unter Berücksichtigung der um den Faktor 0,83 kleineren aktiven Fläche der Elemente und der niedrigeren Referenzspannung, konnte im direkten Vergleich zu den Ergebnissen der einzelnen runden Variante dieser SPAD aus Abschnitt 6.2.2, eine gute Übereinstimmung erzielt werden.

Die Wahrscheinlichkeit für ein optisches Übersprechen zwischen zwei SPADs ist in

Abbildung 7.24 dargestellt. Analog zu Abschnitt 7.1 wird ein Ereignis als optisches Übersprechen definiert, wenn zwei oder mehr SPADs innerhalb von 5 ns einen Ausgangsimpuls generieren. Im Vergleich zu den Arrays in Standard PIN-CMOS ist die OCTP trotz ähnlicher Abstände zwischen den aktiven Zonen etwas höher. Die vier Kurven, die ein Übersprechen zwischen direkten Nachbarn repräsentieren, weisen dabei wiederum deutlich höhere Werte auf (siehe auch Abbildung 7.20). Das Maximum liegt bei etwa 8,2% für ein Übersprechen zwischen $S3$ und $S4$ bei $V_{EX} = 6,6\text{ V}$. Die Wahrscheinlichkeit für ein diagonales Übersprechen ist deutlich geringer, 3,8% bei $V_{EX} = 6,6\text{ V}$ für $S2$ und $S3$. Bis zu einer $V_{EX} = 3,0\text{ V}$ konnte kein Übersprechen zwischen drei oder mehr Elementen gemessen werden (bei $V_{EX} = 6,6\text{ V}$ für drei SPADs 1,3% und für vier SPADs 0,5%).

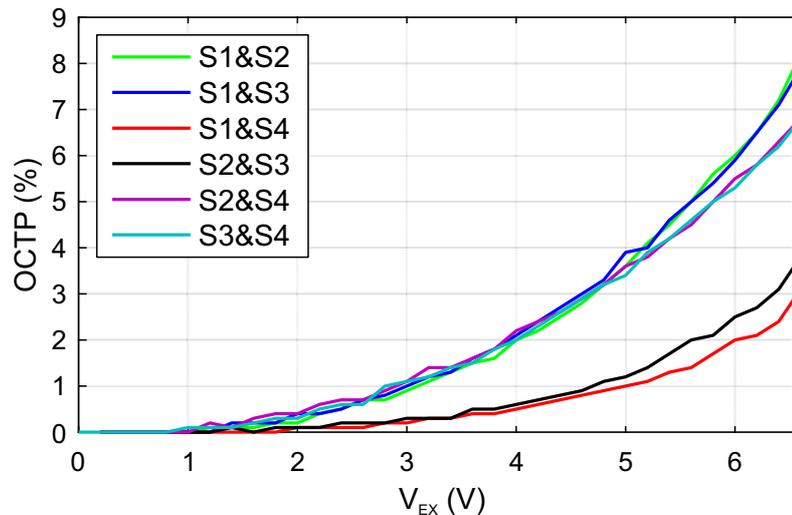


Abbildung 7.24: OCTP zwischen zwei, drei und vier Elementen ($SPAD4$) des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

SPAD5

Die extrahierten SPAD-Parameter des segmentierten Arrays basierend auf $SPAD5$ sind in den Abbildungen 7.25, 7.26 und 7.27 dargestellt. Die Durchbruchspannungen streuen bei diesem Array deutlich mehr (etwa 0,6 V). Wobei $S4$ die niedrigste V_{DB} von 70,7 V aufweist. Ab einer V_{EX} über 3,0 V liegen die Kurven der DCR allerdings wieder annähernd übereinander. Bei einer $V_{EX} = 6,6\text{ V}$ weist $S1$ eine $DCR = 69,8\text{ kcps}$ auf. Die Verläufe der APP sind für $S1$, $S2$ und $S3$ annähernd ident (32,1% für $S2$). $S4$ weist bei $V_{EX} = 6,6\text{ V}$ eine $APP = 37,8\%$ auf. Die OCTP verhält sich ähnlich wie zuvor bei $SPAD4$. Zwischen direkten Nachbarn liegt die Wahrscheinlichkeit für ein optisches Übersprechen bei etwa 6,4% bis 7,4%. Ein Übersprechen zwischen drei SPAD konnte erst ab $V_{EX} = 3,4\text{ V}$ registriert werden. Bei $V_{EX} = 6,6\text{ V}$ lag die Wahrscheinlichkeit dafür bei 1,0%. Unter $V_{EX} = 4,2\text{ V}$ konnte kein Übersprechen aller vier Elemente gemessen werden. Die OCTP für vier Elemente lag bei $V_{EX} = 6,6\text{ V}$ bei etwa 0,4%.

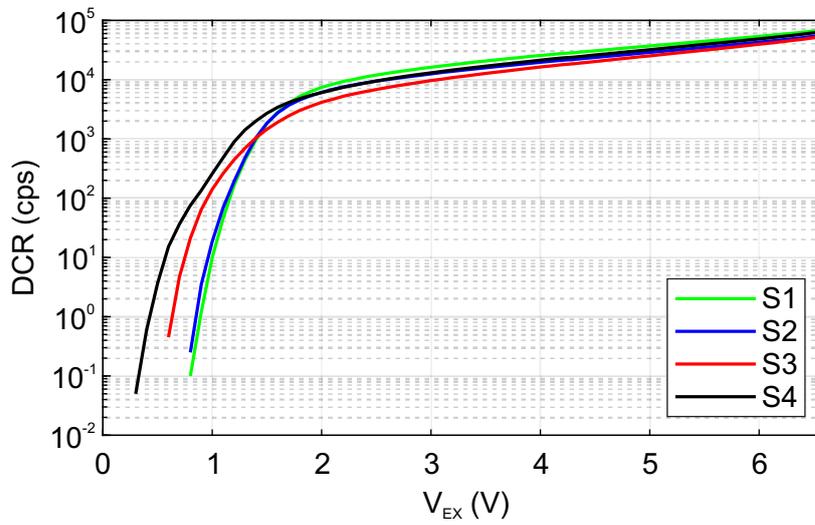


Abbildung 7.25: DCR der Arrayelemente (*SPAD5*) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

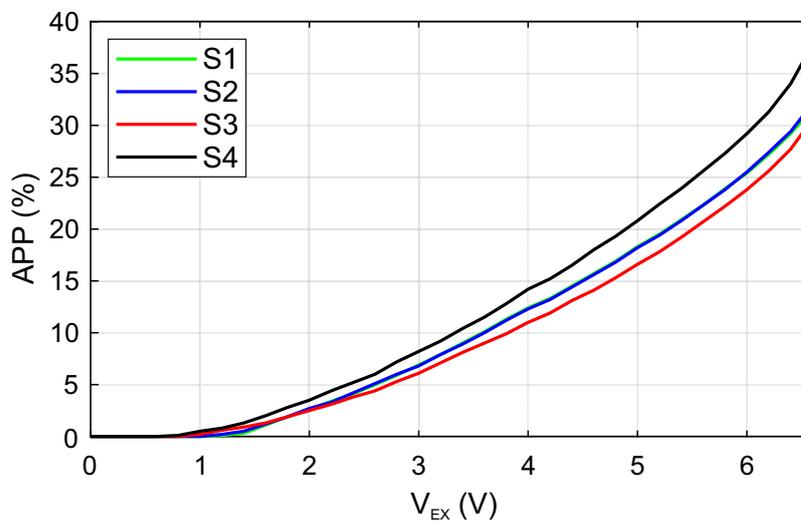


Abbildung 7.26: APP der Arrayelemente (*SPAD5*) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

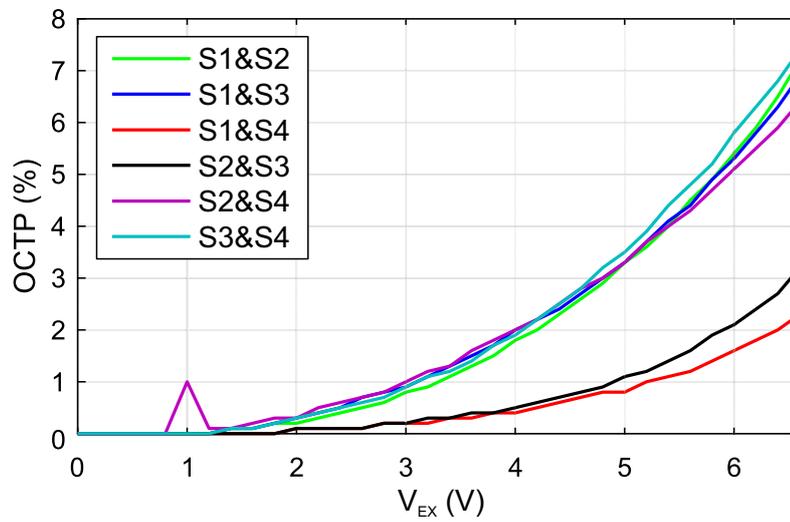


Abbildung 7.27: OCTP zwischen zwei, drei und vier Elementen (*SPAD5*) des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9$ V und $t_D = 8,9$ ns.

SPAD5-rund

Wie zuvor bereits erwähnt, wurde für *SPAD5* auch ein Array aus runden Segmenten implementiert (siehe Abbildung 7.21). Die Messresultate sind in den Abbildungen 7.28, 7.29 und 7.30 dargestellt. Die Durchbruchspannungen unterschieden sich für dieses Array um 0,4 V. *S1* hat bei diesem Array die niedrigste V_{DB} von 70,7 V. Bis auf *S4* zeigen die Elemente ab $V_{EX} = 3$ V eine ähnliche DCR. Selbst wenn man die größere aktive Fläche der Segmente berücksichtigt (ca. um den Faktor 1,1), sind die erzielten Resultate von *S4* im direkten Vergleich zu dem segmentierten Array von *SPAD5* deutlich erhöht. Die restlichen Segmente erreichen eine ähnliche DCR, die mit den Ergebnissen des segmentierten Arrays vergleichbar sind ($DCR = 82,2$ kcps für *S3*). Die schlechten Eigenschaften von *S4* spiegeln sich auch in der APP wieder. Auch hier liefert dieses Segment die schlechtesten Ergebnisse mit einer $APP = 39,8\%$ bei $V_{EX} = 6,6$ V. Ein kleiner Vorteil der runden Segmente zeigt sich in der OCTP, wobei die Ergebnisse für ein Übersprechen zwischen zwei Elementen im Durchschnitt um etwa 75 % besser sind. Hinzu kommt, dass ein Übersprechen von drei Segmenten erst über $V_{EX} = 4,6$ V gemessen wurde (0,3 % bei $V_{EX} = 6,6$ V). Ein Übersprechen aller vier Elemente konnte in dem angegebenen Spannungsbereich nicht registriert werden.

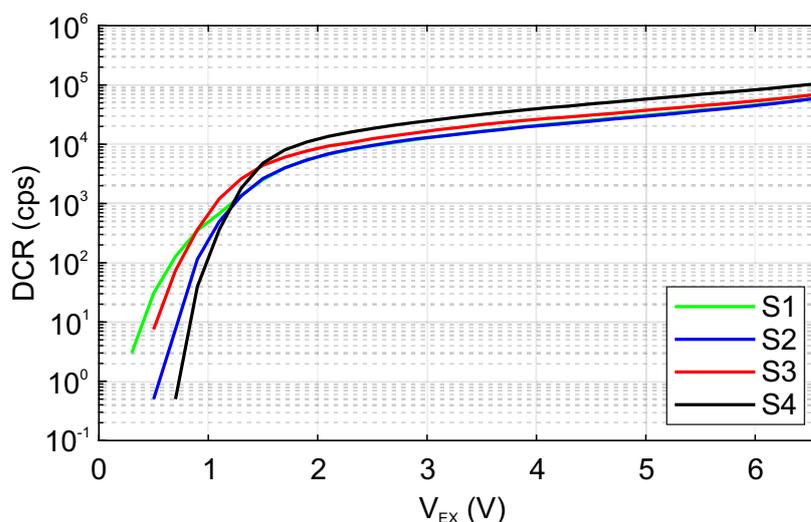


Abbildung 7.28: DCR der Arrayelemente (*SPAD5*-rund) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9$ V und $t_D = 8,9$ ns.

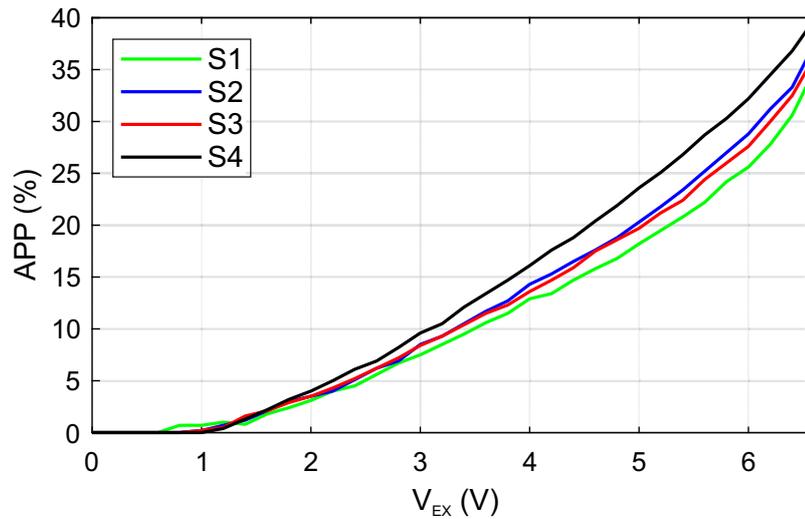


Abbildung 7.29: APP der Arrayelemente (*SPAD5*-rund) *S1* bis *S4* für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

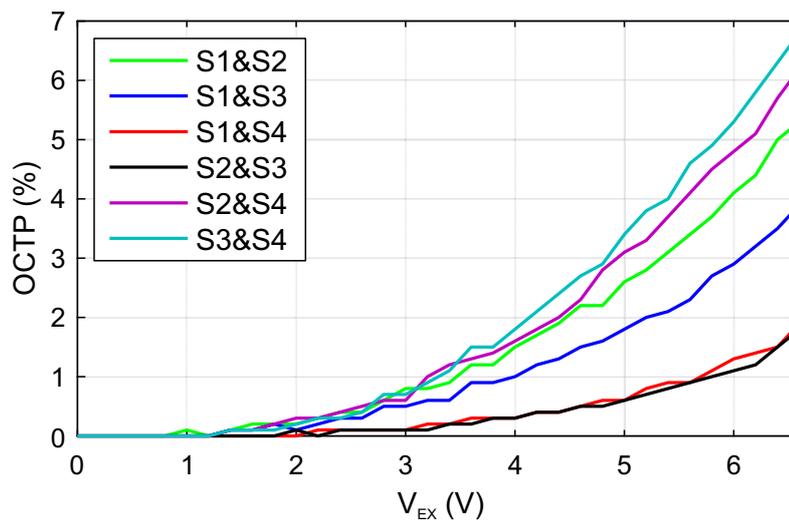


Abbildung 7.30: OCTP zwischen zwei Elementen (*SPAD5*-rund)des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{ V}$ und $t_D = 8,9\text{ ns}$.

7.3.2 Charakterisierung der Empfänger

Für die Auswertung der BER wurde bei diesen Empfängern das Echtzeit-Verfahren aus Abschnitt 9.3.2 verwendet. Dabei handelt es sich um ein digitales Prozessierungsverfahren bei dem die Ausgangssignale der vier QCs zu einem definierten Abtastzeitpunkt digital im FPGA addiert werden. Die Abtastwerte werden anschließend, analog zu den Verfahren aus Abschnitt 4.4, über eine Entscheidungsschwelle (1 aus 4 bis 4 aus 4) bestimmt und intern im FPGA mit dem Modulationssignal verglichen. Nach der optimalen Ausrichtung der

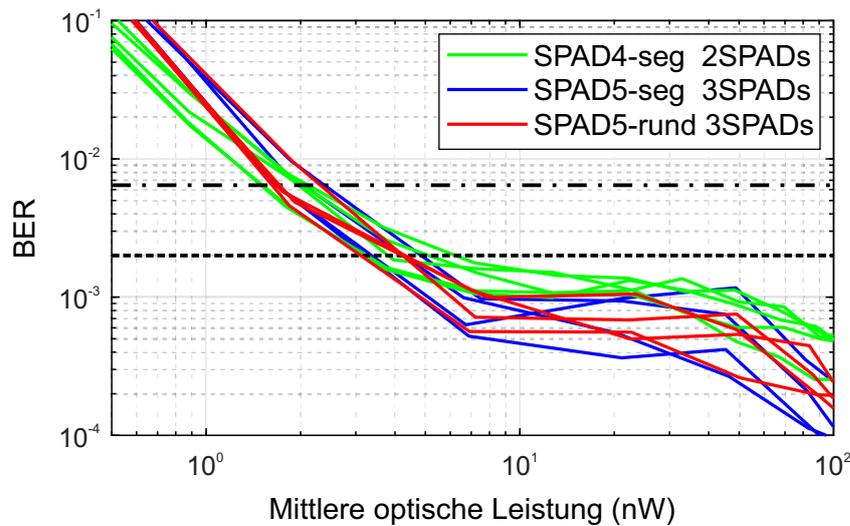


Abbildung 7.31: BER bei 50 Mbit/s für die Empfänger in HV-CMOS (*SPAD4*, *SPAD5* und *SPAD5-rund*) bei unterschiedlicher mittlerer optischer Leistung. Dabei wurde pro Empfängertyp nur ein einzelner OEIC verwendet. Die kritischen Schwellen für die FEC von $BER = 2 \times 10^{-3}$ und $BER = 6,5 \times 10^{-3}$ wurden hervorgehoben.

optischen Faser wurde die BER bei 50 Mbit/s für alle drei Empfänger bei einer Variation der mittleren optischen Leistung und V_{EX} bestimmt (siehe Abbildung 7.32). Aus den gewonnenen Resultaten wurde anschließend der beste Empfänger ausgewählt und die BER-Messung für diesen OEIC zusätzlich für Datenraten von 100 Mbit/s und 143 Mbit/s durchgeführt. Da bei diesem Messverfahren das Modulationssignal für die Laserquelle ebenfalls im FPGA erzeugt wird und dabei nur Datensignale mit einem ganzzahligen vielfachen von 1 ns erzeugt werden können, ist eine Datenrate von 150 Mbit/s nicht generierbar. Die verwendete Bitdauer von 7 ns ergibt daher eine Datenrate von 142,86 Mbit/s (143 Mbit/s). Für das Modulationssignal (PRBS-7) wurde dabei eine RZ-Kodierung mit einem Tastverhältnis von 30 % für 50 Mbit/s bzw. 100 Mbit/s und 43 % für 143 Mbit/s verwendet (3 ns). Die extrahierten BER-Kurven der drei SPAD-Empfänger in dieser Technologie, sind in den Abbildungen 7.31 und 7.33 für die angegebenen Datenraten zusammengefasst worden. Die Messkurven wurden dabei pro Datenrate und Empfängertyp (ein Empfänger pro SPAD) mehrfach aufgezeichnet um statistische Schwankungen zu berücksichtigen. Bei allen Empfängern wurde eine $V_{REF} = 2,9$ V eingestellt. t_D wurde an die unterschiedlichen Datenraten so angepasst, dass sie in etwa der Zeitdifferenz zwischen der fallenden Flanke des RZ-Signals und der steigenden Flanke des nächsten Bits entspricht. Das ergibt $t_D = 14$ ns für 50 Mbit/s und $t_D = 7$ ns für 100 Mbit/s. Bei 143 Mbit/s wurde die minimale Totzeit von 5,8 ns eingestellt.

Die erzielten Ergebnisse der drei Empfänger sind für 50 Mbit/s in Abbildung 7.31 zusammengefasst. Einerseits zeigt die Abbildung deutlich, dass die Ergebnisse für alle drei Empfänger sehr ähnlich sind und die kritische Schwelle für FEC von $BER = 2 \times 10^{-3}$

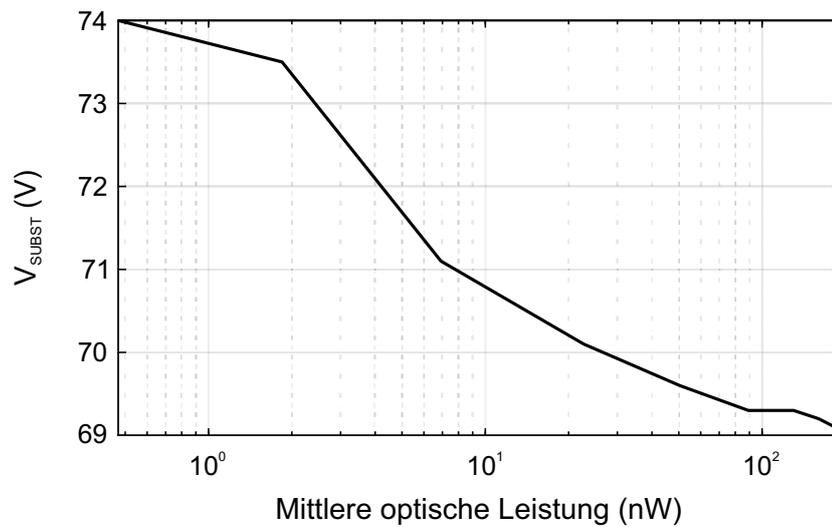


Abbildung 7.32: Variation von V_{SUBST} in Abhängigkeit der optischen Leistung für eine minimale BER von *SPAD5*-rund bei 50 Mbit/s.

deutlich unterschritten wird. Andererseits zeigt sich aber auch eine deutliche Streuung der Empfindlichkeit bei dieser BER. Als Begründung kann hier die Position der optischen Faser angegeben werden. Trotz einer Ausrichtung vor jeder Messung kann die Faser während der Messung von der optimalen Position wegdriften. Auch Vibrationen können diesen Effekt verursachen.

Die besten Resultate konnten mit einer Entscheidungsschwelle von 2 aus 4 SPADs (für *SPAD4*) bzw. 3 aus 4 SPADs (für *SPAD5*) erzielt werden. Die Kurvenschar in Abbildung 7.31 ist lediglich eine Zusammenfassung von repräsentativen Kurven für eine Datenrate von 50 Mbit/s bei der besten Entscheidungsschwelle des den jeweiligen Empfängers. Für *SPAD4* wurde die $BER = 2 \times 10^{-3}$ bei einer mittleren optischen Leistungen zwischen 3,2 nW (-54,9 dBm) und 6,2 nW (-52,1 dBm) erreicht. Bei der segmentierten Variante von *SPAD5* liegt die Empfindlichkeit bei 3,2 nW (-54,9 dBm) bis 4,8 nW (-53,1 dBm). Die besten Ergebnisse konnten bei dieser Datenrate mit einer Entscheidungsschwelle von 3 aus 4 für *SPAD5* mit den runden Segmenten erzielt werden. Die extrahierte Empfindlichkeit lag für 50 Mbit/s dabei zwischen 3,1 nW (-55,0 dBm) und 4,3 nW (-53,7 dBm). Stellvertretend für alle gemessenen BER-Kurven in diesem Abschnitt wurde in Abbildung 7.32 der optimale Arbeitspunkt des SPAD-Arrays in Abhängigkeit der optischen Leistung dargestellt. Anstatt von V_{EX} wurde in der Abbildung die Spannung am Substratkontakt (Anode) verwendet. Der Grund dafür ist, dass sich durch die höheren optischen Leistungen (mehrere nW im Vergleich zu pW bei einer PDP-Messung) die Durchbruchspannung verschiebt und daher V_{EX} nicht mehr exakt bestimmen werden kann.

Wie zuvor angesprochen wurden die BER für diesen Empfänger auch bei 100 Mbit/s und bei 143 Mbit/s untersucht. Die kritische Schwelle von $BER = 2 \times 10^{-3}$ konnte dabei für alle Datenraten mit einer Entscheidungsschwelle von 3 SPADs unterschritten wer-

den (siehe Abbildung 7.33). Bei 100 Mbit/s liegt die Empfindlichkeit zwischen 6,4 nW (-51,9 dBm) und 7,1 nW (-51,5 dBm). Für die Charakterisierung bei 143 Mbit/s wurde der Messbereich erweitert. Wie man der Abbildung entnehmen kann starteten die gemessenen Kurven bei dieser Datenrate deshalb erst bei einer optischen Leistung von etwa 30 nW (-45,2 dBm). Wie man klar erkennen kann, liegt die BER in diesem Bereich bereits unter einer $BER = 6,5 \times 10^{-3}$. Für eine $BER = 2 \times 10^{-3}$ liegt die extrahierte Empfindlichkeit bei 142,2 nW (-38,5 dBm) bis 170,1 nW (-37,7 dBm).

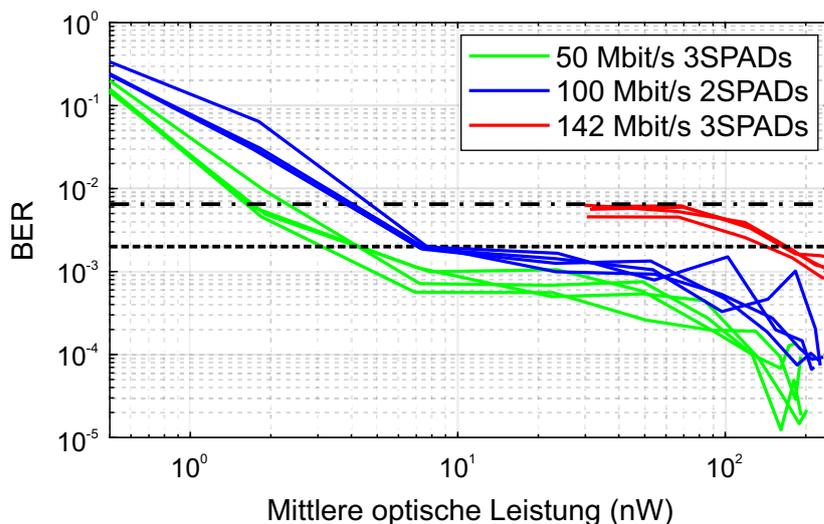


Abbildung 7.33: BER für den Empfänger mit runden Segmenten mit *SPAD5* bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s und 143 Mbit/s).

7.4 Übersicht

In diesem Kapitel wurden insgesamt fünf Empfänger in zwei unterschiedlichen Technologien vorgestellt ($0,35 \mu\text{m}$ CMOS und $0,35 \mu\text{m}$ HV-CMOS). Dafür wurden Arrays mit den SPADs *SPAD1*, *SPAD4* und *SPAD5* realisiert und mit den in Abschnitt 6.1 vorgestellten QCs kombiniert. In diesem Abschnitt werden die erzielten Ergebnisse und die daraus gewonnenen Erkenntnisse zusammengefasst.

Die gemessenen Empfindlichkeiten der einzelnen Empfänger sind in Tabelle 7.1 dargestellt, wobei hier nur die besten Ergebnisse pro Empfänger berücksichtigt wurden. Die eingetragenen Werte unterscheiden sich also in der angewendeten Prozessierungsmethode und der kritischen Schwelle für die Definition der Empfindlichkeit ($BER = 2 \times 10^{-3}$ und $BER = 6,5 \times 10^{-3}$).

Aus den gemessenen BERs des Empfängers in $0,35 \mu\text{m}$ CMOS aus Abschnitt 7.1 kön-

Techn.	Array $N = 4$			Empfindlichkeit (dBm)			
	SPAD	Layout	FF (%)	50 Mbit/s	100 Mbit/s	150 ¹ Mbit/s	200 Mbit/s
CMOS [1]	<i>SPAD1</i>	segm.	55,3	-55,7 ²	-51,6 ²	-	-
CMOS [31]	<i>SPAD1</i>	segm.	49,3	-51,2	-46,3	-46,2 ³	-43,8 ³
HV-CMOS	<i>SPAD4</i>	segm.	62,2	-54,9	-	-	-
HV-CMOS	<i>SPAD5</i>	segm.	62,2	-54,9	-	-	-
HV-CMOS	<i>SPAD5</i>	rund	45,5	-55,0	-51,9	-38,5	-

Tabelle 7.1: Zusammenfassung der besten Ergebnisse der realisierten SPAD-Empfänger. Für die Empfänger in HV-CMOS wurde statt 150 MBit/s eine Datenrate von 143 MBit/s verwendet.

¹ 143 MBit/s für *SPAD4* und *SPAD5*

² Analoge Datenprozessierung

³ Empfindlichkeit bei $BER = 6,5 \times 10^{-3}$

nen zwei weitere interessante Ergebnisse extrahiert werden. Zum einen können mit der analogen Prozessierungsmethode im direkten Vergleich mit der digitalen, bessere Empfindlichkeiten erzielt werden. Als Begründung dafür kann hier die im Vergleich zur digitalen Methode variable Entscheidungsschwelle angegeben werden. Zum anderen konnte für beide Prozessierungsmethoden klar gezeigt werden, dass mit einer RZ-Kodierung eine niedrigere BER erreicht werden kann, als mit einer NRZ-Kodierung. Eine naheliegende Erklärung dafür ergibt sich aus dem Jitter der SPAD. Durch den dicken Absorptionsbereich kann in Abhängigkeit von der Tiefe in der das Photon absorbiert wird, die Driftzeit zur Multiplikationszone bis zu etwa 0,3 ns betragen. Gemäß diesem Jitter kann die SPAD 0,3 ns nach dem Ende des Lichtimpulses zünden. Für eine NRZ-Kodierung könnte das in einem nachfolgenden „0“-Bit zu einem Fehler führen. Diese Bitfehler können durch die Verwendung von RZ-Kodierungen vermieden werden, da für ein Tastverhältnis von 50 % und einer Datenrate von 50 Mbit/s 10 ns kein Licht ausgesendet wird bevor das nächste Bit beginnt.

Wie zuvor schon erwähnt wurde, konnten die besten Ergebnisse mit einem analogen Prozessierungsverfahren erzielt werden. Dieses Verfahren beinhaltet allerdings ein Filter, welches bei jeder Datenrate optimiert wurde. Eine On-chip Realisierung dieses Filters würde daher nur bei einer definierten Datenrate zu einer Verbesserung gegenüber dem digitalen Prozessierungsverfahren führen (2 dB nach 7.1). Da die Empfänger bei unterschiedlichen Datenraten charakterisiert werden, wurden bei den darauf folgenden Empfängern ausschließlich digitale Methoden zur Datenauswertung angewendet.

Für den optimierten Empfänger in 0,35 μm CMOS aus Abschnitt 7.2 wurde mit dem Latch-Typ-MATLAB-Verfahren bei 50 Mbit/s, 150 Mbit/s und 200 Mbit/s die beste BERs erzielt (es wurde kein analoges Prozessierungsverfahren angewendet). Für 100 Mbit/s ist die BER der integrierten Schaltung etwas besser als die Ergebnisse der MATLAB-Methode. Wie zuvor schon erwähnt, benötigt das Auslesen der integrierten DPC 1,5 ns.

Pulse, die während dieser Zeit von den QCs generiert wurden, werden von der Schaltung nicht registriert und haben daher keinen Einfluss auf das Ausgangssignal des Empfängers. Dadurch können aber auch Fehler vermieden werden, die durch parasitäre Effekte (z.B. DCR) während einer logischen „0“ verursacht werden. Dieser Effekt sollte allerdings auch für 50 Mbit/s zu sehen sein, die Empfindlichkeit beider Methoden ist bei dieser Datenrate jedoch nahezu ident. Ein weiteres interessantes Ergebnis ist, dass die besten BERs für 150 Mbit/s und 200 Mbit/s bei einem Schwellenwert von drei SPADs pro Bit erreicht werden. Die kürzere Bit-Dauer reduziert demnach die Wahrscheinlichkeit, dass alle vier SPADs bei einer logischen „1“ zünden und erhöht dadurch die BER bei einer Detektionsschwelle von 4 aus 4.

Mit den Empfängern in 0,35 μm CMOS aus Abschnitt 7.3 konnte gezeigt werden, dass die segmentierten SPAD-Elemente im direkten Vergleich mit den runden SPADs durch ein gezieltes Abrunden der Ecken im Layout vergleichbare Ergebnisse erzielen können. Ein Vorteil dieser Arrays ist der höhere Füllfaktor von 62,2% im Vergleich zu 45,5% für die runde Variante (siehe Abschnitt 7.3.1). Trotzdem konnten in dieser Technologie mit dem runden Array auf Basis von *SPAD5* die besten Resultate hinsichtlich der Empfindlichkeit erzielt werden. Der Hauptgrund dafür ist die um etwa 75% niedrigere OCTP. Prinzipiell sind die erzielten Empfindlichkeiten bei 50 Mbit/s aber nahezu ident ($\sim 0,1$ dB). Für Datenraten von 100 Mbit/s und 143 Mbit/s wurde lediglich der beste Empfänger charakterisiert (*SPAD5*-rund). Für den Betrieb bei höheren Datenraten musste die Totzeit reduziert werden, was wiederum zu einer Erhöhung der APP führt. Trotz schlechterer parasitärer Eigenschaften im Vergleich zu den Empfängern mit *SPAD1* konnten dabei für 100 Mbit/s bessere Empfindlichkeiten erzielt werden. Bei 143 Mbit/s wirken sich die schlechteren parasitären Eigenschaften bei einer Totzeit von 5,8 ns deutlich auf die erzielte Empfindlichkeit aus. Durch eine Erweiterung des Messbereichs konnte die kritische Schwelle von $BER = 2 \times 10^{-3}$ trotzdem unterschritten werden.

Anhand des Verlaufes der BER in Abhängigkeit der optischen Leistung kann ein Rückschluss auf die potentiellen Fehlerquellen gezogen werden. Diese Fehlerquellen sind für hohe und niedrige optische Leistungen unterschiedlich. Wie unter anderem aus der Abbildung 7.8 hervorgeht, fällt die BER bei einer Erhöhung der optische Leistung zuerst rasant ab. Für kleine optische Leistungen begrenzt die effektive Anzahl der Photonen während der „1“ die BER. Die einzigen Möglichkeiten in diesem Bereich die BER weiter zu verbessern, sind die Erhöhung der PDP bzw. des Füllfaktor (FF) oder die Reduktion der Anzahl an SPADs im Array. Bei einer weiteren Erhöhung der optischen Leistung beginnt die BER nach dem Erreichen des Minimums wieder zu steigen. Verantwortlich dafür ist, dass die Wahrscheinlichkeit für die korrekte Erkennung einer logischen „0“ abnimmt. Der Hauptgrund dafür ist das endliche Auslöschverhältnis der Lichtquelle. Aufgrund des endlichen Auslöschverhältnisses der Quelle steigt die Anzahl der Photonen während der „0“ für eine höhere optische Eingangsleistung. Eine Möglichkeit die BER in diesem Bereich zu verbessern ist, die V_{EX} zu reduzieren. Diesen Effekt kann man unter anderem in Abbildung 7.33 beobachten. Bei Erhöhung der mittleren Lichtleistung wurde

bei diesen Messungen die V_{EX} sukzessive reduziert (siehe Abbildung 7.32). Speziell bei den Empfängern in HV-CMOS konnten bei sehr hohen optischen Leistungen die besten BERs bei Betriebsspannungen unterhalb der Durchbruchspannung der SPADs erzielt werden. Durch die hohe lineare Verstärkung wurde dabei genug Strom generiert um die QC zu triggern.



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 8

Zusammenfassung und Vergleich mit dem Stand der Technik

Durch den Einsatz von Lawinenphotodioden in optischen Empfängern konnten in den letzten Jahren die erzielten Ergebnisse hinsichtlich Empfindlichkeit schrittweise verbessert werden. Aus Gründen wie etwa dem Lawinenrauschen der APD oder dem elektrischen Rauschen des Transimpedanzverstärkers, besteht aber dennoch eine Lücke von etwa 20 dB bis zum Quantenlimit. Einige der besten Ergebnisse für voll integrierte CMOS-Empfänger-OEICs mit APDs im linearen Betriebsbereich sind in Abbildung 8.1 eingetragen [2][3][76][88][92][93][94]. Abgeleitet von der bisher besten veröffentlichten Empfindlichkeit von integrierten (Bi) CMOS-Empfängern, repräsentiert die strichlierte Linie in dieser Abbildung die Grenze der Empfindlichkeit für diese Empfänger mit APDs [2] [3]. Das Quantenlimit wurde zum leichteren Vergleich ebenfalls in der Abbildung für eine Wellenlänge von 635 nm und bei Bitfehlerraten von 1×10^{-9} und 2×10^{-3} dargestellt. 2013 wurde von E. Fischer erstmals versucht Daten, mittels Einzelphotonen-Lawinendioden zu empfangen [29]. Die erzielten Empfindlichkeiten dieses Empfängers sowie auch jene der darauffolgenden Veröffentlichungen von D. Chitnis (2014), O. Almer (2015) und Y. Li (2015) konnten die Ergebnisse der linearen APD-Empfänger aber nicht übertreffen [30][78][79]. Die veröffentlichten Empfindlichkeiten von [29] wurden ebenfalls in Abbildung 8.1 eingetragen. Da in [30] keine Empfindlichkeit angegeben wurde und die verwendeten Datenraten in [78] (-64 dBm bei 100 kbit/s) und [79] (-115 dBm bei 1 kbit/s) außerhalb des Zielbereichs liegen, wurden diese Ergebnisse nicht abgebildet.

In dieser Arbeit wurden erstmals integrierte CMOS-Empfänger mit SPADs realisiert, welche die angesprochene Lücke reduzieren konnten. Für deren Entwicklung war es einerseits wichtig eine geeignete SPAD in Kombination mit einer schnellen und effektiven Quen- chingschaltung zu entwickeln und andererseits ein funktionierendes Empfängerkonzept zu entwerfen. Für die Realisierung wurden zwei Fertigungsprozesse ($0,35 \mu\text{m}$ PIN-CMOS und $0,35 \mu\text{m}$ HV-CMOS) verwendet.

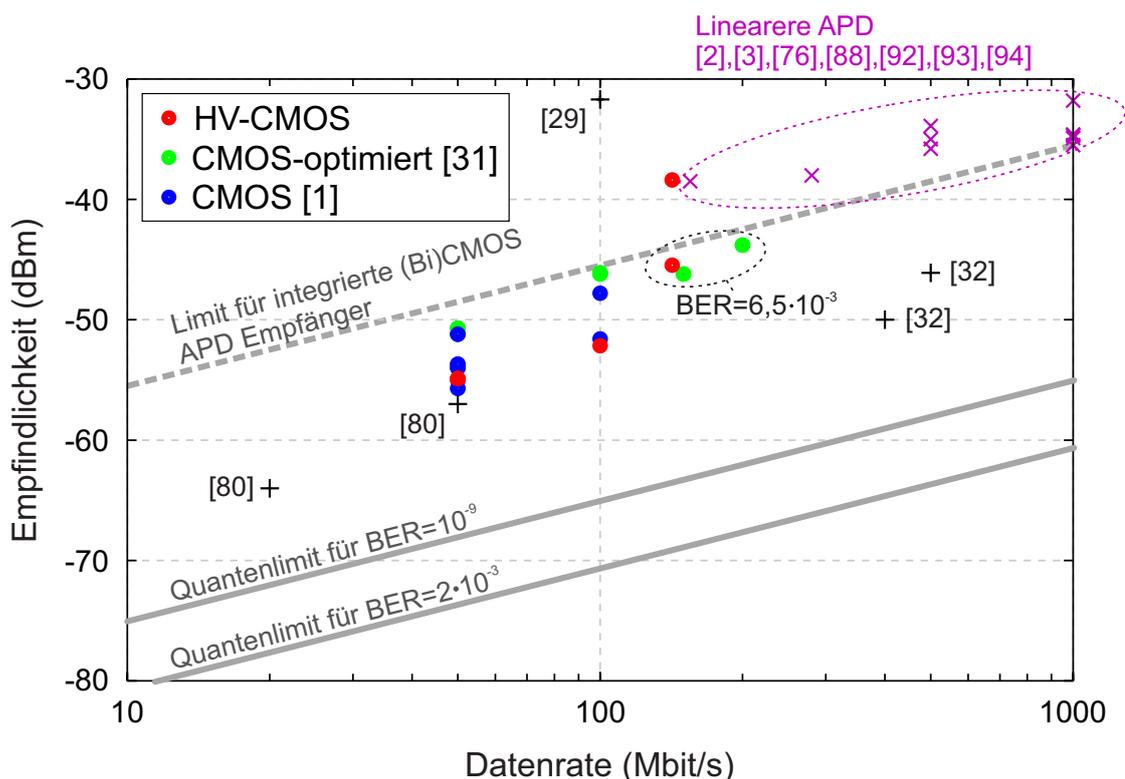


Abbildung 8.1: Zusammenfassung der erzielten Empfindlichkeiten mit den realisierten SPAD-Empfängern und einem direkten Vergleich zum Stand der Technik. Quantenlimit bei 635 nm und einer $BER = 1 \times 10^{-9}$ bzw. $BER = 2 \times 10^{-3}$.

In Summe wurden sechs unterschiedliche SPAD-Konzepte und drei Quenchingschaltungen vorgestellt, charakterisiert und verglichen. Die zwei SPADs in $0,35 \mu\text{m}$ PIN-CMOS zeigten nahezu idente Eigenschaften. Diese Konzepte konnten vor allem durch die geringe APP punkten (4,8 % für *SPAD1* und 6,1 % für *SPAD2* bei $V_{EX} = 6,6 \text{ V}$). Die vier vorgestellten SPAD-Strukturen in $0,35 \mu\text{m}$ -HV-CMOS unterschieden sich grundlegend in deren Charakteristik. *SPAD4* und *SPAD5* konnten durch eine hohe PDP im roten Wellenlängenbereich punkten (40,5 % für *SPAD4* und 43,6 % für *SPAD5* bei $V_{EX} = 6,6 \text{ V}$ bzw. 635 nm). Die modulationsdotierte *SPAD6* zeichnete sich durch die besten parasitären Eigenschaften in dieser Technologie aus ($DCR = 5,6 \text{ kcps}$ und $APP = 5,6 \%$ bei $V_{EX} = 6,6 \text{ V}$).

Aus den angesprochenen SPAD-Konzepten wurden anschließend sechs Empfänger-OEICs vorgestellt, wobei dafür ausschließlich Arrays mit einer Größe von $N = 4$ verwendet wurden. Mit *SPAD1* wurden zwei unterschiedliche Empfängerchips mit einem segmentierten Array realisiert. Der erste Chip konnte eine Empfindlichkeit von $-55,7 \text{ dBm}$ und $-51,6 \text{ dBm}$ bei Datenraten von 50 Mbit/s und 100 Mbit/s erzielen. Für den zweiten Emp-

fängerchip wurde eine optimierte Quenchingschaltung mit einer Totzeit von lediglich 3,5 ns und eine integrierte Schaltung für die Datenauswertung entwickelt. Die gemessenen Empfindlichkeiten bei 50 Mbit/s und 100 Mbit/s sind zwar aufgrund der kürzeren Totzeit und der daraus resultierenden höheren APP schlechter (−51,2 dBm und −46,3 dBm), dafür konnten aber auch Empfindlichkeiten von −46,2 dBm und −43,8 dBm bei 150 Mbit/s und 200 Mbit/s gemessen werden (allerdings bei $BER = 6,5 \times 10^{-3}$).

Für *SPAD4* und *SPAD5* wurde jeweils ein eigener Empfänger-OEICs mit einem segmentierten Array realisiert. Für *SPAD5* wurde zusätzlich ein weiterer OEIC mit einem Array aus runden Elementen implementiert. Trotz der schlechteren parasitären Eigenschaften, konnten bei 50 Mbit/s vergleichbare Empfindlichkeiten gemessen werden. Alle drei Empfänger konnten bei dieser Datenrate in etwa −55,0 dBm erzielen. Die besten Resultate wurden dabei mit den runden SPAD-Segmenten erzielt. Die Empfindlichkeiten wurden für diesen Empfänger zusätzlich auch bei 100 Mbit/s und 143 Mbit/s gemessen. Für den Betrieb bei höheren Datenraten musste die Totzeit reduziert werden, was wiederum zu einer Erhöhung der APP führt. Für 100 Mbit/s konnte dennoch die beste Empfindlichkeit mit −51,9 dBm für alle gezeigten Empfänger in dieser Arbeit erzielt werden. Bei 143 Mbit/s wurde eine Totzeit von 5,8 ns verwendet. Die daraus resultierende hohe APP wirkt sich deutlich auf die erzielte Empfindlichkeit aus. Durch eine Erweiterung des Messbereichs konnte die kritische Schwelle von $BER = 2 \times 10^{-3}$ bei −38,5 dBm trotzdem unterschritten werden.

Um die parasitäre Eigenschaften der SPAD zu kompensieren, wobei hier vor allem OCTP und die APP dominant sind, verwenden die gezeigten Empfänger-OEICs in dieser Arbeit ausschließlich ein Array aus vier SPADs. Durch den Füllfaktor ergibt sich somit ein minimaler Abstand zum Quantenlimit. Der Füllfaktor liegt bei den verwendeten Arrays zwischen 45,5 % (segmentiert) und 62,2 % (rund). Das ergibt demnach einen Minimalabstand von 3,4 dB bzw. 2,1 dB. Je nach Entscheidungsschwelle (2, 3 oder 4 aus 4), mit der ein logisches „1“ Bit detektiert wird, erhöht sich der Abstand um weitere 3,0 dB bis 6,0 dB. Daraus ergibt sich also ein minimaler Abstand zum Quantenlimit von 5,1 dB bis 9,4 dB nur aufgrund der Geometrie und der Datenprozessierung. Hinzu kommen eine $PDP < 100\%$. Dennoch waren die gezeigten SPAD-Empfänger in dieser Arbeit bis zu den Veröffentlichungen von B. Goll 2018 und J. Kosman 2019 die ersten, die das APD-Limit übertreffen konnten [80][32].



Die approbierte gedruckte Originalversion dieser Dissertation ist an der TU Wien Bibliothek verfügbar.
The approved original version of this doctoral thesis is available in print at TU Wien Bibliothek.

Kapitel 9

Appendix: Metrologie und Charakterisierungsmethoden

In den ersten beiden Abschnitten in diesem Kapitel werden die verwendeten Methoden und Messaufbauten zur Charakterisierung von SPADs im linearen und Geiger Betriebsmodus beschrieben. Anschließend werden die entwickelten Messverfahren zur Charakterisierung von SPAD-Empfängern vorgestellt.

9.1 Charakterisierung von Einzelphotonen-Lawinendioden im linearen Betriebsmodus

Die Charakterisierung der SPADs im linearen Betriebsmodus wurde auf Wafer-Level durchgeführt. Um die resultierenden Ergebnisse in der jeweiligen Prozesstechnologie akkurat vergleichen zu können, wurden dafür benachbarte Strukturen ausgewählt. Der Wafer wurde in einem Waferprober auf einem x/y/z-Tisch fixiert und die gewünschte Probe mittels Prüfspitzen kontaktiert. Der Waferprober ist mit einer Temperaturregelung ausgestattet, um während den Messungen eine konstante Temperatur von 25 °C zu gewährleisten. Um mögliche Einflüsse vom Umgebungslicht zu eliminieren, ist es zusätzlich möglich, den Prober lichtdicht zu verschließen. Die verwendeten Messverfahren werden in diesem Abschnitt zusammengefasst.

9.1.1 DC-Verhalten

Wie schon zuvor erwähnt, wurde der Wafer in einem geschlossenen Wafer-Prober fixiert. Für die Messung des Dunkelstroms bei unterschiedlichen Sperrspannungen wurde der in Abbildung 9.1 dargestellte Messaufbau verwendet (ohne Monochromator und Glasfaser). Dabei wurde ein Elektrometer (Keysight B2987B [95]) verwendet. Dieses Gerät ist eine Kombination aus Spannungsquelle und Amperemeter. Über eine GBIP-Schnittstelle wurde das Elektrometer mit einem PC angesteuert. Eine automatisierte Messung des

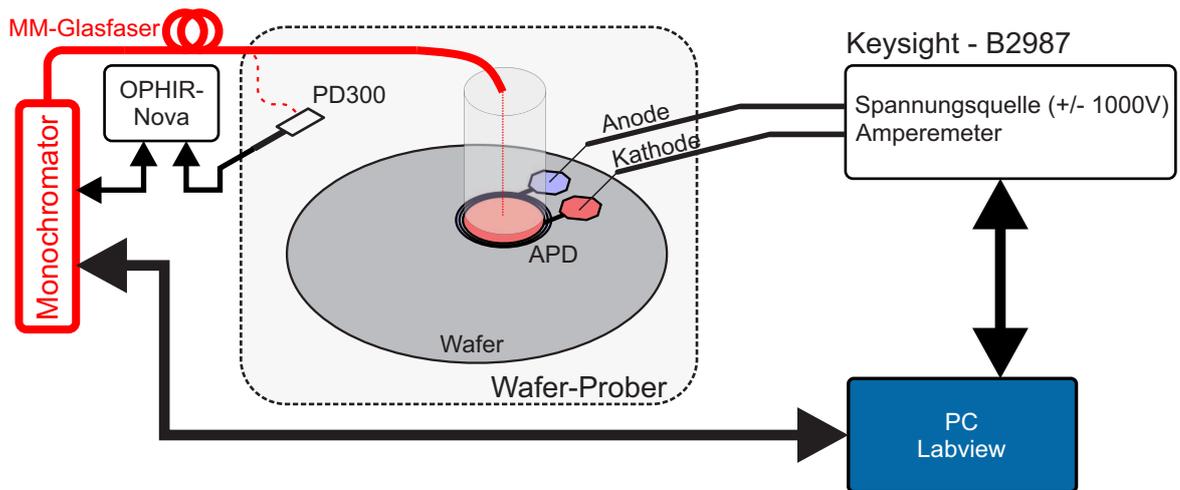


Abbildung 9.1: Messaufbau zur Messung des Dunkelstroms (ohne MM-Faser) und der spektralen Empfindlichkeit.

Dunkelstroms wurde dadurch ermöglicht.

Wie bereits in Abschnitt 2.1.1 erwähnt wurde, entspricht die Responsivität dem Verhältnis aus dem gemessenen Photostrom und der optischen Leistung in Abhängigkeit der Wellenlänge. Der verwendete Messaufbau ist ebenfalls in Abbildung 9.1 dargestellt. Er besteht im Wesentlichen aus einer Kombination des zuvor beschriebenen Aufbaus mit einer durchstimmbaren schmalbandigen Lichtquelle (ca. 1 nm optische Bandbreite). Für die Einkopplung des Lichtes wurde der genannte Monochromator mit einer MM-Faser verbunden. Für die Messung sind zwei Schritte notwendig.

Der erste Teil besteht aus einer Referenzmessung, bei der das Ende der MM-Faser innerhalb des Waferprüfers direkt über dem Sensorkopf (PD300) des optischen Leistungsmessgerätes (OPHIRNova [96]) positioniert wird. Die optische Leistung kann dadurch bei unterschiedlichen Wellenlängen direkt am Faserende bestimmt werden. Die Dämpfungen der optischen Verbindungselemente und der MM-Faser selbst haben daher keinen Einfluss auf die Messgenauigkeit.

Für den zweiten Teil der Messung wird zuerst die Struktur mittels Prüfnadeln kontaktiert und anschließend die MM-Faser direkt über der Probe positioniert. Das Substrat (Anode) wird dabei mit der gewünschten Sperrspannung versorgt. Anschließend wird für die gewünschten Wellenlängen der resultierende Photostrom gemessen und daraus wiederum die Quanteneffizienz bestimmt. Durch die vorherige Kalibrierung des Messsystems ist die Genauigkeit der eigentlichen Messung nur von der Auflösung des Sensorkopfes ($\pm 3\%$ zwischen 400 nm und 950 nm [96]) und des Amperemeters im Elektrometer bestimmt (0,01 fA).

9.1.2 Kapazität

Die Kapazitäten der SPADs wurden mit einem Präzisions- LCR Messgerät (Agilent HP-4284A [97]) gemessen. Damit die vergleichsweise kleinen Kapazitäten (ca. 150 fF) der Dioden bestimmt werden können, wurden eigene OPEN-Strukturen auf dem Wafer implementiert. Mit diesen Strukturen können durch eine Kalibrationsmessung die parasitären Kapazitäten der PADs, der Prüfspitzen und der Anschlussleitungen eliminiert werden. Durch die interne Spannungsversorgung kann die Kapazität der SPAD bei unterschiedlichen Sperrspannungen gemessen werden.

9.2 Charakterisierung von Einzelphotonen-Lawinendioden

Dieser Abschnitt befasst sich mit der Charakterisierung von SPADs im Geiger Betriebsmodus. Zuerst wird kurz auf die Metrologie, also auf die gängigen Messverfahren, für die Bestimmung der SPAD-Parameter eingegangen. Anschließend wird sowohl der entwickelte Messaufbau, als auch die Umsetzung der Messverfahren detailliert beschrieben.

9.2.1 Metrologie

Eine gute Übersicht über die gängigen Charakterisierungsmethoden für die Bestimmung der SPAD-Parameter wurde 2012 von M. W. Fishburn [4] veröffentlicht. Die folgenden Absätze stellen nur eine kurze Übersicht dieser Verfahren dar.

Durchbruchspannung

Im Allgemeinen gibt es nach [4] vier Methoden um die Durchbruchspannung einer SPAD zu bestimmen.

Die erste Methode bezieht sich auf die Strom-Spannungs-Charakteristik der Diode. Ähnlich wie bei der linearen Charakterisierung, wird dabei der generierte Dunkelstrom bei unterschiedlichen Betriebsspannungen gemessen. Ein Problem stellt dabei der Quenchingwiderstand dar, der den Strom im Durchbruchfall begrenzt und daher bei der Bestimmung von V_{DB} berücksichtigt werden muss. Diese Methode weist einige Nachteile auf, die in [4] ausführlich beschrieben werden. Wichtig ist vor allem, dass mit dieser Methode nur einzelne passiv gequenchte SPADs vermessen werden können und sie deshalb für die einwickelten SPAD-Empfänger nicht angewendet werden kann.

Für die zweite Methode muss der Schwellwert V_{th} des Komparators mit dem die Ladungslawine der SPAD registriert wird bekannt sein. Die Betriebsspannung V_B der SPAD wird bei diesem Verfahren so lange erhöht, bis die ersten Pulse am Ausgang gemessen werden. Die Durchbruchspannung ergibt sich dann aus $V_{DB} = V_B - V_{th}$. Laut [4] weist dieses Verfahren vor allem bei voll integrierten SPADs die beste Auflösung auf. Notwendig dafür ist allerdings die genaue Kenntnis bzw. eine geringe Varianz von V_{th} .

Bei den restlichen zwei Methoden wird die Durchbruchspannung durch einen linearen Fit über die gemessene Zählrate (mit oder ohne Licht) bei einer Variation der Überspannung extrahiert. Laut [4] wird die Genauigkeit dieser Methoden schlechter je höher V_{th} bzw. V_{EX} wird. Zusätzliche Abweichungen entstehen durch die exponentielle Charakteristik der Zählrate und unter Beleuchtung durch die Sättigung des Empfängers.

Dunkelzählrate

Für die Messung der DCR einer SPAD muss sich die Probe in einer dunklen Umgebung befinden. Um thermische Schwankungen zu vermeiden, sollte die Chiptemperatur stabilisiert werden. Sind diese Voraussetzungen erfüllt, kann die DCR durch das Zählen der Ausgangsimpulse N_d bestimmt werden. Die Abtastrate unterliegt Rauschschwankungen mit $\sqrt{N_d}$ [4], obwohl das mittlere Rauschen durch Erhöhen der Integrationszeit verbessert werden kann.

Nachfolgepulswahrscheinlichkeit

Für die Bestimmung der APP existieren 2 gängige, anerkannte Methoden.

Die erste Methode verwendet die Autokorrelation der gemessenen Pulse. Wie zuvor schon erwähnt wurde, unterscheidet sich ein Nachfolgepuls von einem thermisch generierten Puls durch dessen Korrelation zu den zuvor registrierten Puls oder Pulsen (Abschnitt 3.2.3). Die mathematischen Grundlagen und Methoden für die Extraktion der APP sind in [4] angeführt.

Die zweite Methode verwendet als Grundlage für die Bestimmung der APP ein Histogramm aus den Zeitabständen zwischen den gemessenen Pulsen (Inter-Arrival-Time Histogramm). Dieses Histogramm zeigt typischerweise ein multi-exponentielles Verhalten. Ob die verwendete SPAD eine APP-Komponente aufweist spiegelt sich in unterschiedlichen Zeitkonstanten der Ausgangspulse wieder, wobei die langsamste Zeitkonstante den Anteil der DCR repräsentiert. Nachfolgepulse treten bei Raumtemperatur typischerweise innerhalb von hunderten ns bis zu wenigen μ s auf. Eine Methode um die APP aus dem Histogramm zu extrahieren ist es, den DCR-Anteil durch einen exponentiellen Fit darzustellen (siehe Abbildung 9.5). Trägt man diesen Fit in das Histogramm ein, dann entstehen zwei Bereiche: ein schmaler Bereich oberhalb, der den APP-Anteil repräsentiert und ein Bereich unterhalb dieser Kurve der den DCR-Anteil darstellt. Die APP ergibt sich schlussendlich aus dem Verhältnis der beiden Flächen. Ein Nachteil dieser Methode ist, dass durch die Statistik der APP selbst ein guter exponentieller Fit ein falsches Ergebnis liefern kann [98].

Wahrscheinlichkeit für optisches Übersprechen

Da optisches Übersprechen eine Korrelation zwischen einzelnen SPADs ist, während Nachfolgepulse korreliertes Rauschen in einer bestimmten SPAD darstellen, ist das Messen von optischem Übersprechen nahezu identisch mit der Messung der APP.

Bei der Autokorrelationsmethode sollte statt der normalisierten Autokorrelation die normalisierte Korrelation verwendet werden. Für die Histogramm-Methode müssen hingegen die Zeitabstände zwischen den Pulsen zweier oder mehrerer SPADs verwendet werden.

Photon-Detektions-Wahrscheinlichkeit

Das gebräuchlichste Verfahren zum Messen der PDP besteht darin, einen Bereich mit einem gleichförmigen Fluss von Photonen einer bestimmten Wellenlänge zu erzeugen und die Empfindlichkeit der getesteten SPAD mit der Empfindlichkeit einer Referenzdiode zu vergleichen. Die PDP ergibt sich aus dem Verhältnis der Differenz von der gemessenen Zählrate mit Licht (LCR), der DCR und dem absoluten Photonfluss (Anzahl der einfallenden Photonen N_p) über dem aktiven Bereich der Diode. Die APP und die OCTP müssen dabei zusätzlich kompensiert werden (Formel 9.1) [4].

$$PDP(\lambda) = \frac{LCR - DCR}{N_p} (1 - (1 - APP)(1 - OCTP)). \quad (9.1)$$

9.2.2 Umgesetzte Charakterisierungsmethoden

Gemeinsam mit meinem Kollegen Michael Hofbauer, der maßgeblich für die Programmierung der Labview-Umgebung verantwortlich war, konnte ein Messsystem entwickelt werden, mit dem SPADs in Echtzeit charakterisiert werden können.

Messsystem

Der Messaufbau dafür hat sich über Jahre schrittweise entwickelt. Der aktuell Stand des Messaufbaus ist in Abbildung 9.2 dargestellt und kann neben der gemessenen Zählrate (dunkel oder unter Beleuchtung) auch eine erste Auswertung der APP und wichtige Histogramme (Inter-Arrival-Time und Pulsweite) in Echtzeit darstellen (nur für eine SPAD möglich). Das System arbeitet auf einer Labview-Umgebung mit dem, abgesehen von der Temperatur-Stabilisierung (TEC-Regler TC200C von Thorlabs [99]) und der Spannungsversorgung des Test-PCBs, alle Komponenten gesteuert werden können.

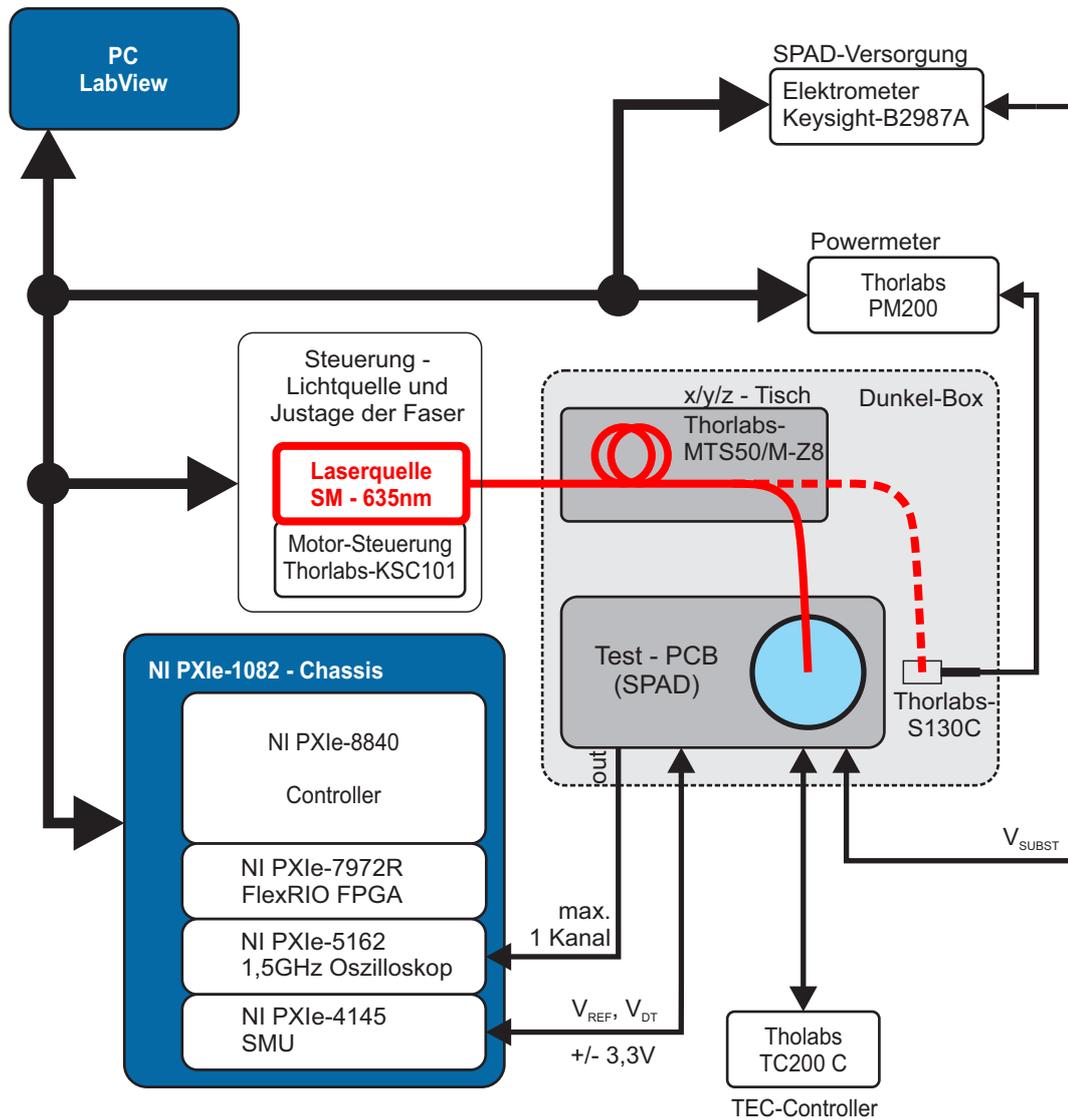


Abbildung 9.2: Schematischer Messaufbau für die Bestimmung der SPAD-Parameter.

Die wichtigsten Elemente bestehen aus den folgenden Komponenten:

- Ein NI PXIe - System bestehend aus einem Chassis (PXIe-1082 [100] , einem Controller (PXIe-8840 [101]), einem FPGA (PXIe-7972R [102]), einem 1,5 GHz Oszilloskop (PXIe-5162 [103]) für die Erfassung der Pulse und deren Weiterverarbeitung und einer Source Measure Unit (SMU) (PXIe-4145 [104]) für Referenzspannungen und die Spannungsversorgung.
- Eine Laserquelle mit internen und externen optischen Abschwächern bzw. einer optischen Leistungsüberwachung mit einer Monitor-Diode.

- Einem Elektrometer für die Generation der negativen Vorspannung der SPAD.
- Einer lichtundurchlässigen Dunkel-Box mit einer Halterung inkl. Peltier-Element zur Stabilisierung und Temperaturregelung des Test-PCB (siehe Abbildung 9.3). Die Box beinhaltet zusätzlich einen x/y/z-Tisch ([105]) für die Justierung der Glasfaser und eine USB-Kamera zur optischen Überwachung.

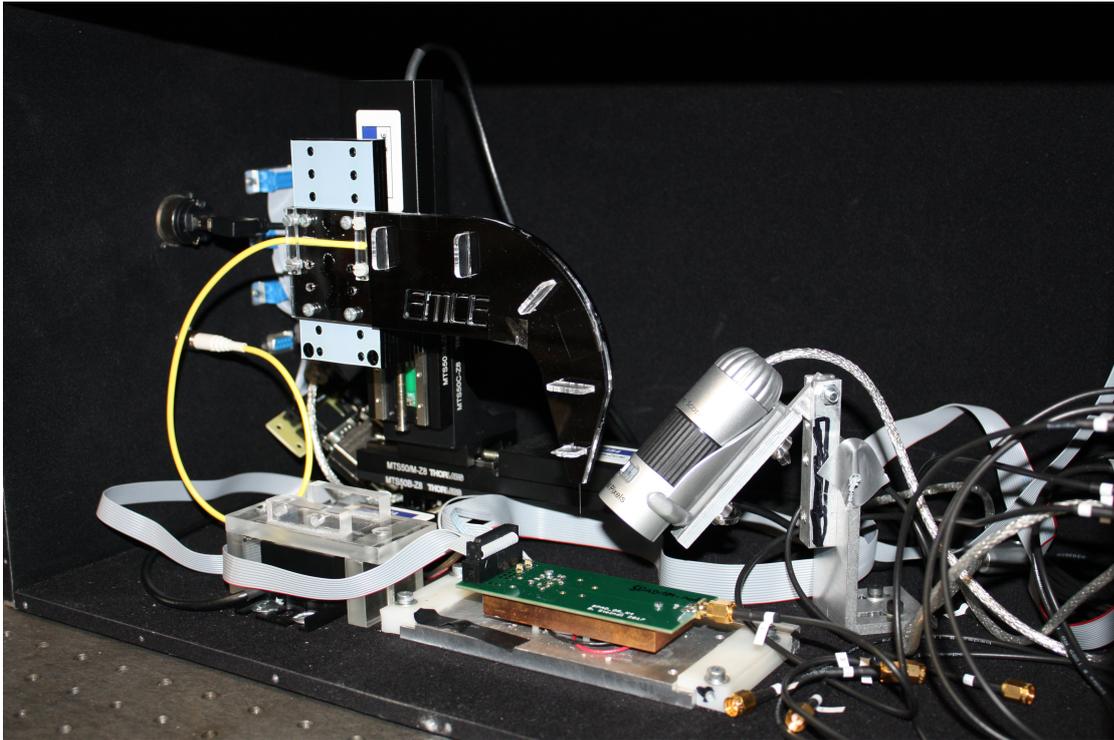


Abbildung 9.3: Foto des Aufbaus innerhalb der Dunkel-Box.

Dunkelzählrate und Nachfolgepulswahrscheinlichkeit

Wie zuvor kurz erwähnt, ist es mit diesem Messsystem möglich, die DCR und die APP von einzelnen SPADs in Echtzeit zu charakterisieren. Diese Experimente finden in absoluter Dunkelheit statt, um mögliche Einflüsse von Streulicht auf die Messergebnisse auszuschließen. Die dafür konstruierte Dunkel-Box ist im geöffneten Zustand in Abbildung 9.3 dargestellt (die Seitenwand kann für den Probenwechsel entfernt werden). Die Laserquelle wurde bei diesen Messungen natürlich deaktiviert.

In Echtzeit kann derzeit nur eine einzelne SPAD charakterisiert werden. Das Blockschaltbild des implementierten Programmaufbaus ist in Abbildung 9.4 dargestellt. Dabei werden die Pulse der SPADs über das 1,5 GHz Oszilloskop (NI-5162) mit 625 MS/s

abgetastet und über die Backplane direkt in den FPGA gestreamt. Die detektierten Flanken werden anschließend im FPGA analysiert und ausgewertet. Optional kann der unausgewertete Datenstrom auch über zwei FIFOs und den Zwischenspeicher (RAM) an den Controller gesendet und gespeichert werden. Die interne Auswertung extrahiert neben der DCR auch eine erste Näherung für die APP. Die Auswertung der APP basiert auf dem Histogramm-Verfahren aus Abschnitt 9.2 und kann anhand von Abbildung 9.5 veranschaulicht werden. In dieser Abbildung wird ein typisches Histogramm für die Inter-Arrival-Time von SPADs dargestellt. Für die erste Näherung ist die Zeitschwelle t_{temp} wichtig. Alle Puls-Abstände, die einen Wert unterhalb dieser Schwelle aufweisen, werden als Nachfolgepuls gewertet. Die APP ergibt sich dann aus dem Verhältnis der registrierten Nachfolgepulse zur gesamten DCR. Diese erste Auswertung beinhaltet allerdings noch einen thermischen Anteil. Der exakte Wert der APP muss anschließend durch einen Nachbearbeitungsschritt extrahiert werden. Dafür werden zusätzlich zu DCR und APP auch für jeden Arbeitspunkt ein Inter-Arrival-Time-Histogramm und ein Pulsweiten-Histogramm gespeichert. Durch die Nachbearbeitung mit MATLAB kann so die APP um den thermischen Anteil korrigiert werden.

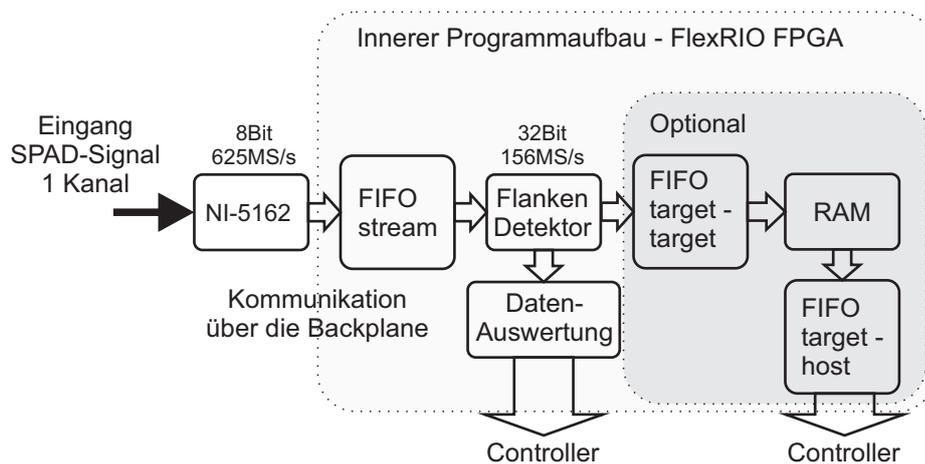


Abbildung 9.4: Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung von einzelnen SPADs.

Photon-Detektions-Wahrscheinlichkeit

Das grundsätzliche Verfahren zur Bestimmung der PDP funktioniert ähnlich wie die Messung der DCR. Der wesentliche Unterschied ist die aktivierte Laserquelle und die Justierung der optischen Faser vor der eigentlichen Messung.

Für die Bestimmung der PDP wurde die Laserquelle aus Abbildung 9.6 verwendet. Alternativ kann natürlich auch eine andere SM- oder MM-Laserquelle oder ein Monochromator für den spektralen Verlauf der PDP verwendet werden. Die dargestellte Laserquelle besteht im Wesentlichen aus 5 Komponenten. Einer polarisations-erhaltenden SM-Laserquelle

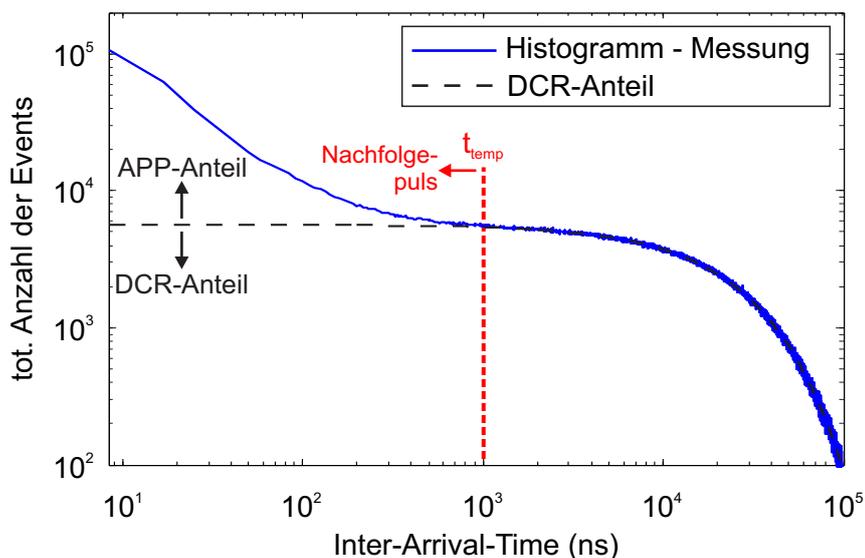


Abbildung 9.5: Typisches Histogramm für die Inter-Arrival-Time einer SPAD mit einem exponentiellen Fit für thermischen Anteil der gemessenen Zählrate.

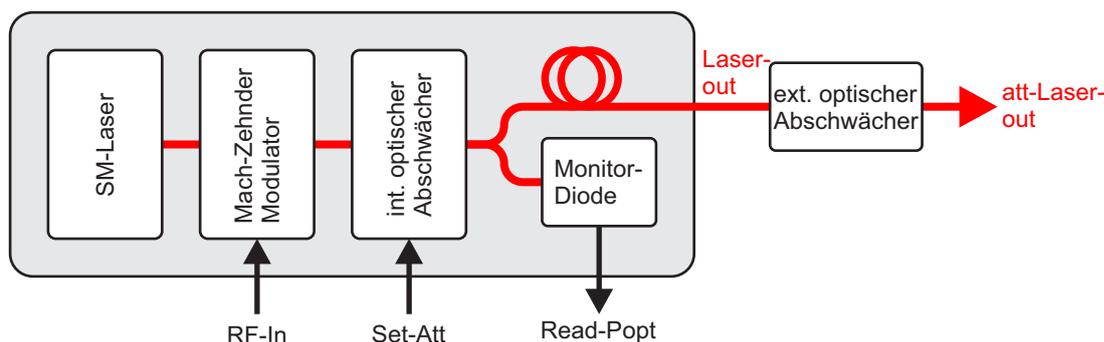


Abbildung 9.6: Innerer Aufbau der Laserquelle.

mit einer Wellenlänge von 635 nm und einem externen Mach-Zehnder-Modulator um ein hohes Extinktionsverhältnis zu erzielen (RF-in für das Modulation/Daten-Signal, wird nur bei der BER-Bestimmung verwendet und ist für die Bestimmung der PDP nicht notwendig). Ebenfalls inkludiert ist ein steuerbarer (über Set-Att), motorisierter, optischer Abschwächer und eine Monitor-Diode zur Leistungsüberwachung (Read-Popt). Um die geringe Ausgangsleistung, notwendig für die Charakterisierung der PDP (ca. 1×10^6 Photonen/s bei $\lambda = 635$ nm also in etwa 0,5 pW) am Faserende zu erreichen (att-Laser-out), ist noch zusätzlich ein externer optischer Abschwächer notwendig.

Die Grundlage für die Justierung der Faser bildet ein steuerbarer x/y/z-Tisch von

Thorlabs (MTS500/M-Z8) an dem die Faser über eine Halterung montiert ist. Um die Position der SPAD zu bestimmen wird ein Oberflächenscan durchgeführt. Dieser Scan wird im ersten Schritt über einen vergleichsweise großen Abschnitt, bei einem relativ großen Abstand zur Chipoberfläche durchgeführt ($z > 1,5 \text{ mm}$). Dafür wird eine konstante Photonenrate eingestellt und die vorgegebene Fläche schrittweise abgerastert. Konnte in diesem Abschnitt ein Maximum gefunden werden ist davon auszugehen, dass diese Koordinaten die Position der SPAD darstellen. Anschließend wird der Abstand zum Chip entlang der z -Achse reduziert und erneut nach dem Maximum gesucht. Bei sehr geringem Abstand zur Oberfläche ($z \sim 100 \mu\text{m}$) entsteht so ein präzises Profil der Struktur. Die Auflösung des Oberflächenprofils ist durch den Abstand zur Oberfläche, durch die minimale Schrittweite des $x/y/x$ -Tisches von $0,05 \mu\text{m}$ und durch den Kerndurchmesser der verwendeten optischen Faser bestimmt (z.B. $4 \mu\text{m}$ für eine SM-Faser für 635 nm).

Da nun die optimale Faser-Position bekannt ist, muss noch eine Kalibrationsmessung durchgeführt werden, um die optische Ausgangsleistung am Faserende zu bestimmen. Dafür wurde der Referenzkopf des Thorlabs PM200 innerhalb der Dunkel-Box montiert und die Dämpfung zwischen der Monitor-Diode der Laserquelle und dem Faserende bestimmt. Anschließend kann über diesen Faktor die Anzahl der emittierten Photonen am Faserende berechnet werden und die LCR bestimmt werden. Sind die DCR und die APP bereits gemessen worden, kann anschließend mit Hilfe von Gleichung 9.1 die PDP extrahiert werden.

9.3 Charakterisierung von SPAD-Empfängern

Dieser Abschnitt befasst sich mit der Charakterisierung von SPAD-Empfängern. Bevor die entwickelten Messverfahren näher beschrieben werden, wird in diesem Abschnitt kurz auf die Definition der Empfindlichkeit bei der Anwendung gängiger Bitfehler-Korrekturverfahren eingegangen.

9.3.1 Definition der Empfindlichkeit und Bitfehler-Korrekturverfahren

Der Begriff der Empfindlichkeit wurde bereits in Abschnitt 4.2 eingeführt. Sie wird durch jenen Wert der mittleren optischen Leistung definiert, bei dem eine bestimmte BER erreicht oder unterschritten wird. Wie bereits gezeigt wurde, ist eine $BER = 1 \times 10^{-9}$ mit den vorgestellten SPAD-Empfängern nicht erreichbar. Für die Definition der Empfindlichkeit wurde daher in dieser Arbeit eine Schwelle von $BER = 2 \times 10^{-3}$ festgelegt. Diese Fehlerrate muss erreicht werden, um einfache FEC-Verfahren anwenden zu können. Die standardisierten Methoden zur Korrektur von Bitfehlern in optischen Übertragungssystemen sind in [106] zusammengefasst.

Weist das empfangene Datensignal eine $BER = 2 \times 10^{-3}$ auf, kann mit dem verketteten Reed-Solomon (RS) und Produkt Kode über einen 1 Bit-Quantifizierer die BER auf 1×10^{-9} korrigiert werden. Das dafür notwendige Redundanz-Verhältnis beträgt $6,69 \%$.

Es beschreibt das Verhältnis zwischen der von den FEC abgedeckten Informationsbits und der Anzahl der Bits nach der Kodierung. Die resultierende kodierte Bitsequenz besteht also aus den Informationsbits plus der hinzugefügten Redundanzinformation (die effektive Bitrate wird dadurch reduziert).

Kann eine $BER = 2 \times 10^{-3}$ nicht erreicht werden, existieren aufwändigere Korrekturverfahren, wie z.B. der RS(255,239)/CSOC ($n_0/k_0 = 7/6$, $J = 8$) super FEC Code, mit dem die empfangenen Daten bereits ab einer $BER = 6,5 \times 10^{-3}$ auf $BER = 1 \times 10^{-9}$ verbessert werden können. Aufgrund seiner Komplexität weist dieser Code allerdings ein höheres Redundanz-Verhältnis von 24,48 % auf.

9.3.2 Messsystem

Die Messverfahren in diesem Abschnitt wurden ebenfalls mit meinem Kollegen Michael Hofbauer entwickelt. Es werden zwei Verfahren vorgestellt.

Mit dem ersten Verfahren können die SPAD-Parameter für alle Elemente des Arrays gleichzeitig bestimmt werden (max. $N = 9$). Das ist zum einen wichtig, um ein besseres Verständnis für die parasitären Komponenten des Empfängers zu bekommen, da bei den einzelnen Elementen Schwankungen der Durchbruchspannung sowie der SPAD-Parameter auftreten können. Zum anderen hilft diese Messung bei der Vorselektion, um schlechte Proben frühzeitig auszusortieren.

Mit dem zweiten Verfahren kann die BER des Empfängers in Echtzeit bestimmt werden. Dabei können bis zu neun Kanäle gleichzeitig mit dem originalen Datensignal verglichen und ausgewertet werden.

Der verwendete Messaufbau ist in Abbildung 9.7 dargestellt. Im Vergleich zum Aufbau aus Abschnitt 9.2, wurde eine wichtige Änderung eingefügt. Die Ausgangssignale der Chips werden nicht mehr mit dem Oszilloskop verbunden, sondern über ein Digitaladaptermodul (NI-6589 [107]) mit der NI FlexRIO aufgezeichnet. Dieses Modul liefert auch das Modulationssignal für die Laserquelle (RF-in).

Dunkelzählrate und Nachfolgepulswahrscheinlichkeit und Wahrscheinlichkeit für optisches Übersprechen

Für die gleichzeitige Charakterisierung der SPAD-Arrays wurde das FPGA-Programm aus Abbildung 9.8 verwendet. Mit dieser Variante können bis zu $N = 9$ SPADs gleichzeitig vermessen werden. Dabei werden die Daten über ein digitales Adaptermodul (NI-6589) der NI FlexRIO aufgezeichnet. Dabei können bis zu 9 Kanäle gleichzeitig in Echtzeit mit einer Abtastrate von 1 GS/s abgetastet und ausgewertet werden. Ein kleiner Nachteil gegenüber dem zuvor beschriebenen Verfahren für einzelne SPADs aus Abschnitt 9.2 ist, dass die Histogramme durch den begrenzten internen Speicher nicht aufgezeichnet werden können. Eine exakte Auswertung der APP ist somit nicht möglich. Dafür kann aber die OCTP zwischen beliebigen Kanälen ausgewertet werden, wobei hierfür wiederum eine

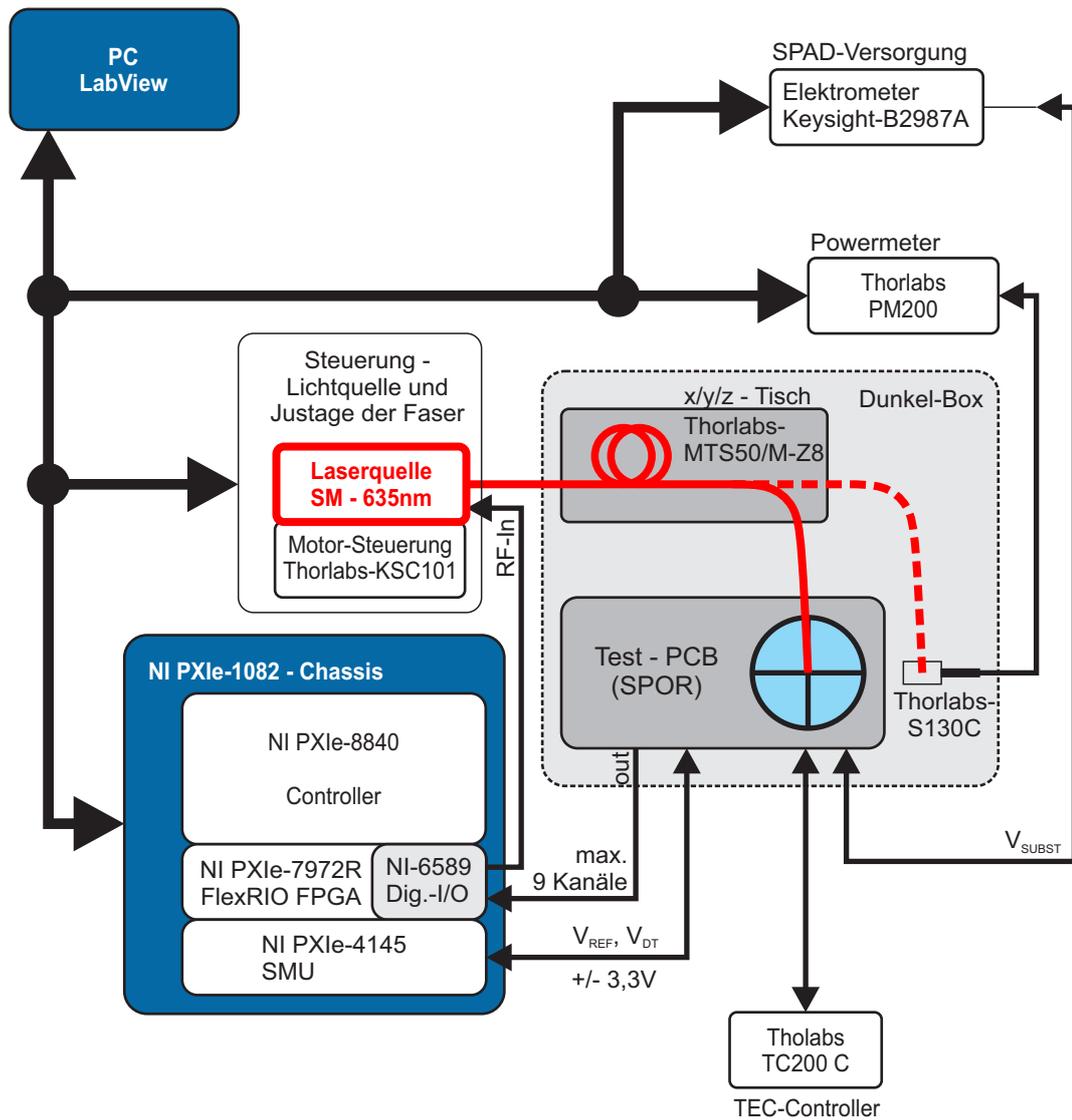


Abbildung 9.7: Schematischer Messaufbau für die simultane Bestimmung der SPAD-Parameter von SPAD-Arrays bis max. $N = 9$.

Zeitschwelle verwendet wurde.

Wenn sich die Ausgangspulse von zwei oder mehreren Kanälen überlappen, werden sie in den jeweiligen Kanälen als optisches Übersprechen gewertet. Die OCTP ergibt sich aus dem Verhältnis der Summe dieser Flanken zur totalen DCR.

Für Empfänger mit einem Array aus maximal 4 SPADs kann für die Extraktion der DCR, der APP und der OCTP auch eine leicht abgeänderte Variante des Messaufbaus aus Abbildung 9.2 verwendet werden. Die Histogramme können zwar dennoch nicht

aufgezeichnet werden. Die OCTP kann aber über ein konstantes Zeitfenster von 5 ns extrahiert werden.

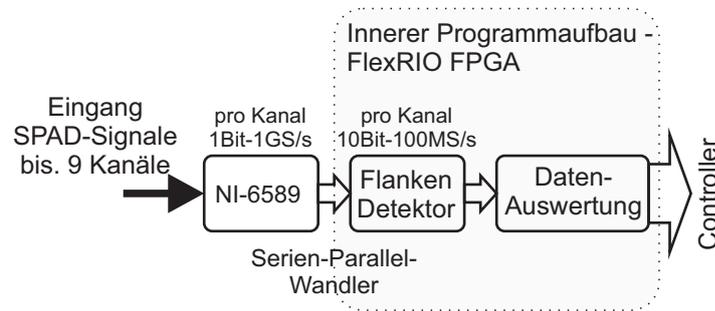


Abbildung 9.8: Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung von SPAD-Arrays bis zu einer Größe von $N = 9$.

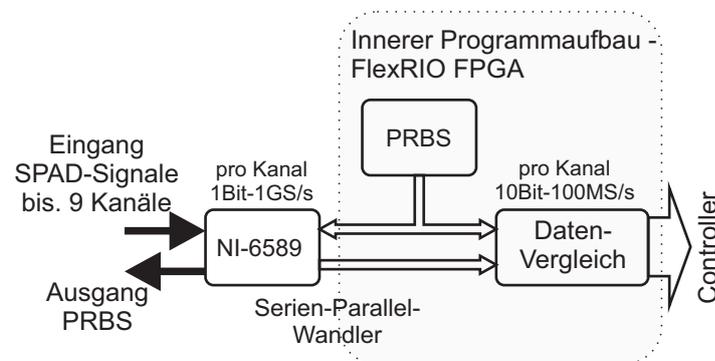


Abbildung 9.9: Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung der BER von SPAD-Empfängern.

Bestimmung der Bitfehlerrate

Für die eigentliche Messung muss zuerst die Faser positioniert werden. Ähnlich wie bei der PDP-Messung, wird die optimale Position über einen Oberflächenscan bestimmt. Dabei spielt der Abstand zur Chipoberfläche wieder eine entscheidende Rolle. Es ist darauf zu achten, dass alle SPADs des Arrays die gleiche oder zumindest eine ähnliche Lichtmenge empfangen.

Wie schon zuvor in den Abschnitten 7.1 und 7.2 erwähnt wurde, hat sich dieses Messverfahren über einen längeren Zeitraum entwickelt. Mit dem aktuellen Verfahren, dargestellt in Abbildung 9.7, wurden nur die Empfänger aus Abschnitt 7.3 charakterisiert. Der signifikante Unterschied zwischen den Messaufbauten besteht in der Generierung des Modulationssignals (z.B. PRBS-7) und in der Verarbeitung der empfangenen Daten. Bei dem älteren Verfahren wurde für die Generation ein Bitmuster-generator und für

die empfangenen Daten ein Oszilloskop (PXIe-5162 [103]) verwendet. Dafür musste der empfangene Datenstrom in Blöcke von einigen ms unterteilt, gespeichert und nachträglich mittels MATLAB mit dem Sendesignal verglichen werden. Die exakte Anzahl und Größe der verwendeten Datenblöcke ist in den betreffenden Abschnitten angeführt worden (7.1 und 7.2). Beim Messaufbau in Abbildung 9.7 wird das Modulationssignal (z.B. PRBS-7) vom FPGA direkt über ein digitales Adaptermodul (NI-6589) generiert. Der innere Aufbau des FPGAs ist in Abbildung 9.9 dargestellt. Die empfangenen Signale des SPAD-Empfängers werden zuerst im FPGA addiert und anschließend unter Berücksichtigung der Zeitverzögerung in Echtzeit mit dem Modulationssignal verglichen (theoretisch bis zu einer maximalen Datenrate von 1 Gbit/s). Alle neun Schwellen (1 bis 9) um zwischen einer logischen „0“ oder „1“ zu entscheiden werden dabei parallel ausgewertet. Die Kalibrierung der Dämpfung und die Überwachung der mittleren optischen Leistung während der Messung funktioniert wie bei der PDP-Messung. Durch den internen Abschwächer der Laserquelle kann anschließend die BER für unterschiedliche mittlere optische Leistungen gemessen werden und daraus wiederum die Empfindlichkeit des SPAD-Empfängers bestimmt werden.

Abbildungsverzeichnis

1.1	Einsatzgebiet von integrierbaren Empfängern mit Einzelphotonen-Lawinendioden (SPADs). Quantenlimit bei 635 nm und einer $BER = 10^{-9}$	2
2.1	Absorptionskoeffizient α und Eindringtiefe α^{-1} der wichtigsten Halbleitermaterialien in Abhängigkeit der Wellenlänge.	7
2.2	Schematischer Aufbau eines Photoervielfachers.	9
2.3	a) Schematisches Funktionsprinzip eines SNSPDs b) elektrisches Ersatzschaltbild c) resultierender Ausgangspuls [15] © 2012 IEEE.	11
2.4	Beispiele für den Schichtenaufbau von planaren CMOS APDs: a) p ⁺ /tiefe n-Wanne nach [40] [41] [42] b) tiefe n-Wanne/p-epi nach [43].	13
3.1	Funktionsprinzip einer Einzel-Photon-Lawinendiode a) Verstärkung versus Sperrspannung b) Verhalten bei einem Betrieb über der Durchbruchspannung (Quencheffekt).	16
3.2	Schematischer Aufbau einer SPAD (oben) mit Darstellung des elektrischen Feldes (unten) für zwei unterschiedliche Dicken des verarmten Absorptionsbereichs ($W_{A1} < W_{A2}$) bei einer Betriebsspannung von V_{DB} (schwarz) bzw. $V_{DB} + V_{EX}$ (blau).	18
3.3	Zeitlicher Verlauf von Strom $I_K(t)$ (rot) und Spannung $V_K(t)$ (blau) an der SPAD-Kathode. Simulationsmodell nach [47] mit $C_D = 1$ pF, $R_L = 100$ k Ω , $R_S = 6$ k Ω , $V_{DB} = 30$ V.	21
3.4	Schaltungskonzept einer Quenchschaltung mit gemischt aktiv-passivem Quenchvorgang und aktivem Rücksetzen.	22
3.5	Schematischer Querschnitt einer Reach-Through SPAD nach R. J. McIntyre [39] (nicht maßstabsgetreu) mit skizzierten Verlauf der elektrischen Feldstärke im aktiven Bereich.	24
3.6	Diodenstruktur nach A. Goetzberger und R. H. Haitz [33] [34].	25
3.7	Schematische Querschnitte von der planaren SPADs für spazial-Prozesse (nicht maßstabsgetreu). Die jeweilige Multiplikationszone ist gelb markiert: a) p-Epi-Schicht auf n-Substrat [65] b) doppel-Epi-Schicht auf n-substrat [66] c) p-Epi-Schicht auf p-Substrat (p/n - SPAD) [67].	26

3.8	Schematische Querschnitte von SPADs für Standard CMOS Technologie (nicht maßstabsgetreu). Die jeweilige Multiplikationszone ist gelb markiert: a) n ⁺ /p-Substrat [38] b) p ⁺ /tiefe n-Wanne [40] [42] c) p-Wanne/tiefe retrograde n-Wanne mit STI-Guardstruktur [72].	28
3.9	Schematischer Querschnitt der SPAD-Struktur nach E. A. G. Webster [43]. Die Multiplikationszone ist gelb markiert.	29
4.1	Visualisierung der potentiellen Fehler (<i>F1-F7</i>) und deren Ursache eines SPAD-Empfängers für ein Array mit $N = 2$	35
4.2	BER in Abhängigkeit der Größe des SPAD-Arrays (N) unter Berücksichtigung der APP für eine falsch detektierte logische „0“ im Sendesignal.	36
4.3	Allgemeiner Aufbau des SPAD-Empfängers für ein Array aus N SPADs.	37
4.4	Analoges Prozessierungsverfahren mit vier QCs. Das Ausgangssignal wird mit Hilfe des Tiefpass-gefilterten Summensignals generiert und durch den Abtastzeitpunkt um eine halbe Bitperiode verschoben.	39
4.5	Digitales Prozessierungsverfahren (Latch und Zähler) vier QCs. Das generierte Ausgangssignal ist um eine Bitperiode verschoben.	41
5.1	Vergleich der Guardringstrukturen: a) Diffusionsguardring b) „virtueller“ Guardring. Die Multiplikationszone ist jeweils gelb markiert.	44
5.2	Querschnitte der implementierten Strukturen <i>SPAD1</i> und <i>SPAD2</i> für Standard 0,35 μm CMOS Technologie (nicht maßstabsgetreu) mit dem Elektrodenabstand d und der Schnittachse S bei $x = 10 \mu\text{m}$ (Abstand vom Zentrum). Die Multiplikationszone ist jeweils gelb markiert.	45
5.3	Querschnitte der implementierten Strukturen <i>SPAD3</i> – <i>SAPD6</i> für 0,35 μm HV-CMOS Technologie (nicht maßstabsgetreu) mit dem Elektrodenabstand d und der Schnittachse S bei $x = 10 \mu\text{m}$ (Abstand vom Zentrum). Die Multiplikationszone ist jeweils gelb markiert.	49
5.4	Gemessener Dunkelstrom in Abhängigkeit der Sperrspannung für <i>SPAD1</i> und <i>SPAD2</i>	51
5.5	Verlauf der elektrischen Feldstärke entlang der Schnittachse S (vertikal) für unterschiedliche Sperrspannungen V_B	52
5.6	Lateraler Verlauf der elektrischen Feldstärke bei $z = 0,38 \mu\text{m}$ und $V_B = 30 \text{ V}$ für <i>SPAD1</i> und <i>SPAD2</i>	53
5.7	Diodenkapazität C_d in Abhängigkeit der Sperrspannung V_B von <i>SPAD1</i> und <i>SPAD2</i> (simuliert und gemessen).	54
5.8	Spektraler Verlauf der Quanteneffizienz von <i>SPAD1</i> bei einer Sperrspannung $V_B = 1 \text{ V}$	55
5.9	Gemessener Dunkelstrom in Abhängigkeit der Sperrspannung V_B für <i>SPAD3</i> bis <i>SPAD6</i>	56
5.10	Verlauf der elektrischen Feldstärke von <i>SPAD5</i> entlang der Schnittachse S (vertikal) für unterschiedliche Sperrspannungen V_B	56
5.11	Verlauf der elektrischen Feldstärke bei einem Dunkelstrom von $I_d = 60 \text{ nA}$ entlang der Schnittachse S (vertikal) für <i>SPAD3</i> bis <i>SPAD6</i>	57

5.12	Lateraler Verlauf der elektrischen Feldstärke bei $z = 0,38$ um für <i>SPAD3</i> und <i>SPAD4</i> und $z = 0,28$ um für <i>SPAD5</i> und <i>SPAD6</i> ($I_d = 50$ nA).	58
5.13	Diodenkapazität C_d in Abhängigkeit der Sperrspannung V_B von <i>SPAD3</i> bis <i>SPAD6</i> (simuliert und gemessen).	59
5.14	Spektraler Verlauf der Quanteneffizienz von <i>SPAD3</i> bis <i>SPAD6</i> bei einer Sperrspannung $V_B = 1$ V.	60
6.1	Schaltungsaufbau der gemischt passiv-aktiven Quenchingschaltung mit aktivem Rücksetzen, bestehend aus dem oberen Teil der Kaskode (grün), dem Differenzverstärker <i>AMP</i> und dem Schaltungsblock zum Einstellen der Totzeit (rosa).	65
6.2	Postlayout simuliertes Zeitverhalten der wichtigen Knotenpunkte und Steuerspannungen für zwei unterschiedliche Totzeiten (9,5 ns - durchgezogen und 13,5 ns - gestrichelt).	66
6.3	Schaltungsaufbau des Verstärkerblocks <i>AMP</i> , wobei die wichtigsten Blöcke farblich hervorgehoben sind: differentielle Eingangsstufe (blau), Verstärkerstufe/Pegelwandler (gelb), Ausgangsstufe (grün) und das Latch (rosa).	67
6.4	Schaltungsaufbau der geschwindigkeits-optimierten Quenchingschaltung. Der obere Teil der Kaskode wurde hervorgehoben (grün).	69
6.5	Transienter Potentialverlauf an der SPAD-Kathode mit $V_{REF} = 3,2$ V, $t_D = 7$ ns und $V_{EX} = 4$ V. Simulierter Signalverlauf (schwarz), gemessen (blau).	70
6.6	Chipfoto: OEIC in PIN-CMOS mit <i>SPAD1</i>	72
6.7	<i>SPAD1</i> : DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	73
6.8	<i>SPAD1</i> : APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	73
6.9	<i>SPAD1</i> : APP vs. t_D abhängig von V_{EX} , $V_{REF} = 3,2$ V [89].	74
6.10	<i>SPAD1</i> : DCR vs. V_{EX} abhängig von V_{REF} , $t_D = 9,5$ ns [89].	74
6.11	<i>SPAD1</i> : APP vs. V_{EX} abhängig von V_{REF} , $t_D = 9,5$ ns.	75
6.12	<i>SPAD1</i> : APP vs. V_{REF} abhängig von V_{EX} , $t_D = 9,5$ ns [89].	75
6.13	<i>SPAD2</i> : DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	76
6.14	<i>SPAD2</i> : APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	76
6.15	Normierte PDP bei $\lambda = 635$ nm für unterschiedliche Faserpositionen (Oberflächen-Scan) von <i>SPAD1</i> bei einem Abstand von etwa 50 μ m zur Chip-Oberfläche mit einem Spot-Durchmesser von etwa 5 nm (SM-Faser).	77
6.16	Normierte PDP bei $\lambda = 635$ nm entlang der x-Achse von <i>SPAD1</i> bei einem Abstand von etwa 50 μ m zur Chip-Oberfläche.	78
6.17	PDP vs. V_{EX} für unterschiedliche Wellenlängen [89].	78
6.18	Spektraler Verlauf der PDP für eine $V_{EX} = 6,6$ V [1].	79
6.19	Chipfoto: OEIC in HV-CMOS mit <i>SPAD5</i>	80
6.20	<i>SPAD5</i> : DCR vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	80
6.21	<i>SPAD5</i> : APP vs. V_{EX} abhängig von t_D , $V_{REF} = 3,2$ V.	81
6.22	<i>SPAD5</i> : APP vs. t_D abhängig von V_{EX} , $V_{REF} = 3,2$ V.	81
6.23	<i>SPAD3</i> bis <i>SPAD6</i> : DCR vs. V_{EX} abhängig von $t_D = 8,9$ ns, $V_{REF} = 3,2$ V.	82
6.24	<i>SPAD3</i> bis <i>SPAD6</i> : APP vs. V_{EX} bei $t_D = 8,9$ ns, $V_{REF} = 3,2$ V.	82

6.25	<i>SPAD3</i> bis <i>SPAD6</i> : APP vs. t_D bei $V_{EX} = 3,3\text{ V}$, $V_{REF} = 3,2\text{ V}$	83
6.26	PDP vs. V_{EX} bei $\lambda = 642\text{ nm}$	84
6.27	Spektraler Verlauf der PDP für <i>SPAD4</i> , <i>SPAD5</i> und <i>SPAD6</i> für eine $V_{EX} = 6,6\text{ V}$	84
7.1	Blockschaltbild des segmentierten SPAD-Empfängers realisiert in Standard CMOS Technologie.	88
7.2	Chipfoto des segmentierten SPAD-Empfängers realisiert in $0,35\text{ }\mu\text{m}$ CMOS Technologie.	89
7.3	Schematischer Aufbau des segmentierten SPAD-Arrays in $0,35\text{ }\mu\text{m}$ CMOS Technologie ($N = 4$) [1].	90
7.4	DCR der Arrayelemente <i>S1</i> bis <i>S4</i> für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$	91
7.5	APP der Arrayelemente <i>S1</i> bis <i>S4</i> für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$	92
7.6	OCTP zwischen zwei Elementen des SPADs-Arrays für unterschiedliche V_{EX} im verwendeten Betriebsbereich bei $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$ [1].	92
7.7	Einfluss von V_{EX} auf die BER bei einer mittleren optischen Leistung von $7,5\text{ nW}$ [1].	93
7.8	BER für das digitale Prozessierungsverfahren bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s , 100 Mbit/s) [1].	94
7.9	Entscheidungsschwelle bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s , 100 Mbit/s) [1].	95
7.10	BER für das analoge Prozessierungsverfahren bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s , 100 Mbit/s) [1].	95
7.11	Blockschaltbild des optimierten SPAD-Empfängers ($N = 4$) realisiert in $0,35\text{ }\mu\text{m}$ CMOS Technologie.	96
7.12	Chipfoto des optimierten SPAD-Empfängers realisiert in $0,35\text{ }\mu\text{m}$ CMOS Technologie.	97
7.13	Struktur des SPAD-Arrays. a) Oben: Draufsicht (nicht maßstabsgetreu), Unten: Querschnitt (nicht maßstabsgetreu). b) Oberflächenscan bei $z = 100\text{ }\mu\text{m}$ c) Oberflächenscan bei $z = 570\text{ }\mu\text{m}$ [31].	99
7.14	DCR der Arrayelemente <i>S1</i> bis <i>S4</i> für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].	100
7.15	APP der Arrayelemente <i>S1</i> bis <i>S4</i> für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].	100
7.16	OCTP zwischen zwei Elementen des SPADs-Arrays für unterschiedliche V_{EX} im verwendeten Betriebsbereich [31].	101
7.17	Schematischer Aufbau der Schaltung für die digitale Datenprozessierung [31] © 2018 IEEE.	102
7.18	BER bei unterschiedlicher mittlerer optischer Leistung und Datenraten, wobei für 50 Mbit/s und 100 Mbit/s eine Schwelle von vier SPADs und bei 150 Mbit/s und 200 Mbit/s eine Schwelle von drei SPADs verwendet wurde [31].	104

7.19	BER bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s, 150 Mbit/s, 200 Mbit/s) [31].	105
7.20	Chipfoto des segmentierten SPAD-Empfängers realisiert in 0,35 μm HV-CMOS Technologie.	106
7.21	Struktur des SPAD-Arrays $N = 4$ (nicht maßstabsgetreu): a) segmentiert b) rund. c) Querschnitt entlang der eingezeichneten Achse für <i>SPAD5</i>	107
7.22	DCR der Arrayelemente (<i>SPAD4</i>) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	108
7.23	APP der Arrayelemente (<i>SPAD4</i>) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	108
7.24	OCTP zwischen zwei, drei und vier Elementen (<i>SPAD4</i>) des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	109
7.25	DCR der Arrayelemente (<i>SPAD5</i>) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	110
7.26	APP der Arrayelemente (<i>SPAD5</i>) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	110
7.27	OCTP zwischen zwei, drei und vier Elementen (<i>SPAD5</i>) des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	111
7.28	DCR der Arrayelemente (<i>SPAD5</i> -rund) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	112
7.29	APP der Arrayelemente (<i>SPAD5</i> -rund) $S1$ bis $S4$ für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	113
7.30	OCTP zwischen zwei Elementen (<i>SPAD5</i> -rund) des SPADs-Arrays für unterschiedliche V_{EX} bei $V_{REF} = 2,9\text{V}$ und $t_D = 8,9\text{ns}$	113
7.31	BER bei 50 Mbit/s für die Empfänger in HV-CMOS (<i>SPAD4</i> , <i>SPAD5</i> und <i>SPAD5</i> -rund) bei unterschiedlicher mittlerer optischer Leistung. Dabei wurde pro Empfängertyp nur ein einzelner OEIC verwendet. Die kritischen Schwellen für die FEC von $BER = 2 \times 10^{-3}$ und $BER = 6,5 \times 10^{-3}$ wurden hervorgehoben.	114
7.32	Variation von V_{SUBST} in Abhängigkeit der optischen Leistung für eine minimale BER von <i>SPAD5</i> -rund bei 50 Mbit/s.	115
7.33	BER für den Empfänger mit runden Segmenten mit <i>SPAD5</i> bei unterschiedlicher mittlerer optischer Leistung und Datenraten (50 Mbit/s, 100 Mbit/s und 143 Mbit/s).	116
8.1	Zusammenfassung der erzielten Empfindlichkeiten mit den realisierten SPAD-Empfängern und einem direkten Vergleich zum Stand der Technik. Quantenlimit bei 635 nm und einer $BER = 1 \times 10^{-9}$ bzw. $BER = 2 \times 10^{-3}$	122
9.1	Messaufbau zur Messung des Dunkelstroms (ohne MM-Faser) und der spektralen Empfindlichkeit.	126
9.2	Schematischer Messaufbau für die Bestimmung der SPAD-Parameter.	130
9.3	Foto des Aufbaus innerhalb der Dunkel-Box.	131
9.4	Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung von einzelnen SPADs.	132
		143

9.5	Typisches Histogramm für die Inter-Arrival-Time einer SPAD mit einem exponentiellen Fit für thermischen Anteil der gemessenen Zählrate.	133
9.6	Innerer Aufbau der Laserquelle.	133
9.7	Schematischer Messaufbau für die simultane Bestimmung der SPAD-Parameter von SPAD-Arrays bis max. $N = 9$	136
9.8	Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung von SPAD-Arrays bis zu einer Größe von $N = 9$	137
9.9	Blockschaltbild des inneren Programmaufbaus des FPGAs für die Auswertung der BER von SPAD-Empfängern.	137

Tabellenverzeichnis

4.1	Auswirkung steigender Parameter auf Empfindlichkeit/BER und Datenrate des Empfängers.	33
5.1	Zusammenfassung der verwendeten Layer und deren Durchmesser von <i>SPAD1</i> und <i>SPAD2</i> . NWELL wird bei <i>SPAD1</i> als Kreisring verwendet, dementsprechend wurde der Außen- und der Innendurchmesser angegeben. d entspricht dem Elektrodenabstand aus Abbildung 5.2.	46
5.2	Zusammenfassung der verwendeten Layer und deren Durchmesser von <i>SPAD3</i> bis <i>SPAD6</i> . LDWELL wird bei <i>SPAD4</i> als Kreisring verwendet, dementsprechend wurde der Außen- und der Innendurchmesser angegeben. d entspricht dem Elektrodenabstand aus Abbildung 5.3.	47
5.3	Zusammenfassung der wichtigsten Parameter im linearen Betriebsmodus. η wurde bei $M = 1$ bestimmt.	61
6.1	Zusammenfassung der wichtigsten Parameter der realisierten SPAD-Strukturen im Geiger Betriebsmodus für $V_{EX} = 6,6\text{ V}$, $V_{REF} = 3,2\text{ V}$ und $t_D = 9,5\text{ ns}$ für <i>SPAD1</i> und <i>SPAD2</i> bzw. $t_D = 8,9\text{ ns}$ für <i>SPAD3</i> bis <i>SPAD6</i>	85
7.1	Zusammenfassung der besten Ergebnisse der realisierten SPAD-Empfänger. Für die Empfänger in HV-CMOS wurde statt 150 MBit/s eine Datenrate von 143 MBit/s verwendet.	117

Literaturverzeichnis

- [1] H. Zimmermann, B. Steindl, M. Hofbauer, and R. Enne, “Integrated fiber optical receiver reducing the gap to the quantum limit,” *Scientific Reports*, vol. 7, p. 2652, June 2017.
- [2] T. Jukić, B. Steindl, R. Enne, and H. Zimmermann, “200 μm APD OEIC in 0.35 μm BiCMOS,” *Electronics Letters*, vol. 52, no. 2, pp. 128–130, 2016.
- [3] D. Milovančev, P. Brandl, T. Jukić, B. Steindl, N. Vokić, and H. Zimmermann, “Optical wireless APD receivers in 0.35 μm HV CMOS technology with large detection area,” *Opt. Express*, vol. 27, pp. 11930–11945, Apr 2019.
- [4] M. Fishburn, *Fundamentals of CMOS Single-Photon Avalanche Diodes*. PhD thesis, Delft University of Technology, Netherlands, 2012.
- [5] V. K. Zworykin, G. A. Morton, and L. Malter, “The secondary emission multiplier—a new electronic device,” *Proc. Inst. Radio Eng.*, vol. 24, no. 3, pp. 351–375, 1936.
- [6] Hamamatsu Photonics, “Photosensormodul H7422-40.” <http://www.hamamatsu.com/resources/pdf/etd/m-h7422e.pdf>, 2016. , Letzter Zugriff: 18.09.2018.
- [7] P. K. Oschepkov, B. N. Skvortsov, B. A. Osanov, and I. V. Siprikov, “Application of a continuous secondary electron multiplication for amplifying small currents (translation),” *Pribor. Tekh. Eksper.*, vol. 4, pp. 89–91, 1960.
- [8] G. W. Goodrich and W. C. Wiley, “Continuous channel electron multiplier,” *Rev. Sci. Instr.*, vol. 33, pp. 761–762, 1962.
- [9] J. Adams and B. W. Manley, “The mechanism of channel electron multiplication,” *IEEE Trans. Nucl. Sci. NS*, vol. 13, no. 3, pp. 88–99, 1966.
- [10] H. Kume, K. Koyama, N. Nakatsugawa, S. Suzuki, and D. Fatlowitz, “Ultrafast microchannel plate photomultipliers,” *App. Opt.*, vol. 27, no. 6, pp. 1170–1178, 1988.

- [11] G. N. Gol'tsman, O. Okunev, G. Chulkova, A. Lipatov, A. Semenov, K. Smirnov, B. Voronov, A. Dzardanov, C. Williams, and R. Sobolewski, "Picosecond superconducting single-photon optical detector," *Applied Physics Letters*, vol. 79, no. 6, pp. 705–707, 2001.
- [12] F. Marsili, V. B. Verma, J. A. Stern, S. Harrington, A. E. Lita, T. Gerrits, I. Vayshenker, B. Baek, M. D. Shaw, R. P. Mirin, and S. W. Nam, "Detecting single infrared photons with 93% system efficiency," *Nat. Photon.*, vol. 7, pp. 210–214, 2013.
- [13] W. Zhang, L. You, H. Li, J. Huang, C. Lv, L. Zhang, X. Liu, J. Wu, Z. Wang, and X. Xie, "NbN superconducting nanowire single photon detector with efficiency over 90% at 1550 nm wavelength operational at compact cryocooler temperature," *Science China Physics, Mechanics & Astronomy*, vol. 60, no. 12, p. 120314, 2017.
- [14] R. Hadfield, "Single-photon detectors for optical quantum information applications," *Nat. Photonics*, vol. 3, no. 696, 2009.
- [15] C. M. Natarajan, M. G. Tanner, and R. H. Hadfield, "Superconducting nanowire single-photon detectors: physics and applications," *Supercond. Sci. Technol.*, vol. 25, no. 6, p. 063001, 2012.
- [16] M. Sasaki, M. Fujiwara, H. Ishizuka, W. Klaus, K. Wakui, M. Takeoka, S. Miki, T. Yamashita, Z. Wang, A. Tanaka, K. Yoshino, Y. Nambu, S. Takahashi, A. Tajima, A. Tomita, T. Domeki, T. Hasegawa, Y. Sakai, H. Kobayashi, T. Asai, K. Shimizu, T. Tokura, T. Tsurumaru, M. Matsui, T. Honjo, K. Tamaki, H. Takesue, Y. Tokura, J. F. Dynes, A. R. Dixon, A. W. Sharpe, Z. L. Yuan, A. J. Shields, S. Uchikoga, M. Legré, S. Robyr, P. Trinkler, L. Monat, J.-B. Page, G. Ribordy, A. Poppe, A. Allacher, O. Maurhart, T. Länger, M. Peev, and A. Zeilinger, "Field test of quantum key distribution in the Tokyo QKD Network," *Opt. Express*, vol. 19, no. 11, pp. 10387–10409, 2011.
- [17] A. Politi, M. J. Cryan, J. G. Rarity, S. Yu, and J. L. O'Brien, "Silica-on-silicon waveguide quantum circuits," *Science*, vol. 320, no. 5876, pp. 646–649, 2008.
- [18] W. Wu, M. Chen, Z. Zhang, X. Liu, and Y. Dong, "Overview of deep space laser communication," *Science China Information Sciences*, vol. 61, no. 4, p. 040301, 2017.
- [19] M. E. Grein, A. J. Kerman, E. A. Dauler, O. Shatrovov, R. J. Molnar, D. Rosenberg, J. Yoon, C. E. DeVoe, D. V. Murphy, B. S. Robinson, and D. M. Boroson, "Design of a ground-based optical receiver for the lunar laser communications demonstration," in *2011 International Conference on Space Optical Systems and Applications (ICSOS)*, pp. 78–82, May 2011.
- [20] B. S. Robinson, A. J. Kerman, E. A. Dauler, R. J. Barron, D. O. Caplan, M. L. Stevens, J. J. Carney, S. A. Hamilton, J. K. Yang, and K. K. Berggren, "781

Mbit/s photon-counting optical communications using a superconducting nanowire detector,” *Opt. Lett.*, vol. 31, no. 4, pp. 444–446, 2006.

- [21] M. E. Grein, A. J. Kerman, E. A. Dauler, M. M. Willis, B. Romkey, R. J. Molnar, B. S. Robinson, D. V. Murphy, and D. M. Boroson, “An optical receiver for the lunar laser communication demonstration based on photon-counting superconducting nanowires,” *Proc. SPIE*, vol. 9492, pp. 9492 – 9492 – 6, 2015.
- [22] F. Bellei, A. P. Cartwright, A. N. McCaughan, A. E. Dane, F. Najafi, Q. Zhao, and K. K. Berggren, “Free-space-coupled superconducting nanowire single-photon detectors for infrared optical communications,” *Opt. Express*, vol. 24, no. 4, pp. 3248–3257, 2016.
- [23] A. J. Kerman, E. A. Dauler, J. K. W. Yang, K. M. Rosfjord, V. Anant, K. K. Berggren, G. N. Gol’tsman, and B. M. Voronov, “Constriction-limited detection efficiency of superconducting nanowire single-photon detectors,” *Appl. Phys. Lett.*, vol. 90, no. 10, p. 101110, 2007.
- [24] K. M. Rosfjord, J. K. W. Yang, E. A. Dauler, A. J. Kerman, V. Anant, B. M. Voronov, G. N. Gol’tsman, and K. K. Berggren, “Nanowire single-photon detector with an integrated optical cavity and anti-reflection coating,” *Opt. Express*, vol. 14, pp. 527–534, Jan 2006.
- [25] D. Rosenberg, A. J. Kerman, R. J. Molnar, and E. A. Dauler, “High-speed and high-efficiency superconducting nanowire single photon detector array,” *Opt. Express*, vol. 21, no. 2, pp. 1440–1447, 2013.
- [26] D.-U. Li, J. Arlt, J. Richardson, R. Walker, A. Buts, D. Stoppa, E. Charbon, and R. Henderson, “Real-time fluorescence lifetime imaging system with a 32×32 0.13 μm CMOS low dark-count single-photon avalanche diode array,” *Opt. Express*, vol. 18, pp. 10257–10269, May 2010.
- [27] K. J. Gordon, V. Fernandez, P. D. Townsend, and G. S. Buller, “A short wavelength gigahertz clocked fiber-optic quantum key distribution system,” *IEEE Journal of Quantum Electronics*, vol. 40, pp. 900–908, July 2004.
- [28] V. C. Spanoudaki and C. S. Levin, “Photo-detectors for time of flight positron emission tomography (ToF-PET),” *Sensors*, vol. 10, no. 11, pp. 10484–10505, 2010.
- [29] E. Fisher, I. Underwood, and R. Henderson, “A reconfigurable single-photon-counting integrating receiver for optical communications,” *IEEE Journal of Solid-State Circuits*, vol. 48, pp. 1638–1650, July 2013.
- [30] D. Chitnis and S. Collins, “A SPAD-based photon detecting system for optical communications,” *Journal of Lightwave Technology*, vol. 32, pp. 2028–2034, May 2014.

- [31] B. Steindl, M. Hofbauer, K. Schneider-Hornstein, P. Brandl, and H. Zimmermann, "Single-photon avalanche photodiode based fiber optic receiver for up to 200 Mb/s," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 24, pp. 1–8, March 2018.
- [32] J. Kosman, O. Almer, T. A. Abbas, N. Dutton, R. Walker, S. Videv, K. Moore, H. Haas, and R. Henderson, "29.7 A 500Mb/s -46.1dBm CMOS SPAD receiver for laser diode visible-light communications," in *2019 IEEE International Solid- State Circuits Conference - (ISSCC)*, pp. 468–470, Feb 2019.
- [33] A. Goetzberger, B. McDonald, R. H. Haitz, and R. M. Scarlett, "Avalanche effects in silicon p-n junctions. ii. structurally perfect junctions," *Journal of Applied Physics*, vol. 34, no. 6, pp. 1591–1600, 1963.
- [34] R. H. Haitz, "Mechanisms contributing to the noise pulse rate of avalanche diodes," *Journal of Applied Physics*, vol. 36, no. 10, pp. 3123–3131, 1965.
- [35] R. J. McIntyre, "The distribution of gains in uniformly multiplying avalanche photodiodes: Theory," *IEEE Transactions on Electron Devices*, vol. 19, pp. 703–713, June 1972.
- [36] P. P. Webb, R. J. McIntyre, and J. Conradi, "Properties of avalanche photodiodes," *RCA Review*, vol. 35, pp. 234–278, 1974.
- [37] P. P. Webb and R. J. McIntyre, "Single photon detection with avalanche photodiodes," *Amer. Phys. Soc. Bull.*, vol. 15, no. 2, p. 813, 1970.
- [38] S. Cova, A. Longoni, and A. Andreoni, "Towards picosecond resolution with single-photon avalanche diodes," *Review of Scientific Instruments*, vol. 52, no. 3, pp. 408–412, 1981.
- [39] R. McIntyre, "Recent developments in silicon avalanche photodiodes," *Measurement*, vol. 3, no. 4, pp. 146 – 152, 1985.
- [40] C. Niclass, A. Rochas, P. Besse, and E. Charbon, "Design and characterization of a CMOS 3-D image sensor based on single photon avalanche diodes," *IEEE Journal of Solid-State Circuits*, vol. 40, pp. 1847–1854, Sept 2005.
- [41] S. Tisa, A. Tosi, and F. Zappa, "Fully-integrated CMOS single photon counter," *Opt. Express*, vol. 15, pp. 2873–2887, Mar 2007.
- [42] D. Bronzi, S. Tisa, F. Villa, S. Bellisai, A. Tosi, and F. Zappa, "Fast sensing and quenching of CMOS SPADs for minimal afterpulsing effects," *IEEE Photonics Technology Letters*, vol. 25, pp. 776–779, April 2013.
- [43] E. A. G. Webster, L. A. Grant, and R. K. Henderson, "A high-performance single-photon avalanche diode in 130-nm CMOS imaging technology," *IEEE Electron Device Letters*, vol. 33, pp. 1589–1591, Nov 2012.

- [44] S. Sze and K. Ng, *Physics of Semiconductor Devices*. Wiley, 3rd edition ed., November 2006.
- [45] R. J. McIntyre, "Multiplication noise in uniform avalanche diodes," *IEEE Transactions on Electron Devices*, vol. ED-13, pp. 164–168, Jan 1966.
- [46] C. A. Lee, R. A. Logan, R. L. Batdorf, J. J. Kleimack, and W. Wiegmann, "Ionization rates of holes and electrons in silicon," *Phys. Rev.*, vol. 134, pp. A761–A773, May 1964.
- [47] S. Cova, M. Ghioni, A. Lacaita, C. Samori, and F. Zappa, "Avalanche photodiodes and quenching circuits for single-photon detection," *Appl. Opt.*, vol. 35, pp. 1956–1976, Apr 1996.
- [48] H. Dautet, P. Deschamps, B. Dion, A. D. MacGregor, D. MacSween, R. J. McIntyre, C. Trottier, and P. P. Webb, "Photon counting techniques with silicon avalanche photodiodes," *Appl. Opt.*, vol. 32, pp. 3894–3900, Jul 1993.
- [49] W. G. Oldham, R. R. Samuelson, and P. Antognetti, "Triggering phenomena in avalanche diodes," *IEEE Transactions on Electron Devices*, vol. 19, pp. 1056–1060, Sep 1972.
- [50] R. J. McIntyre, "On the avalanche initiation probability of avalanche diodes above the breakdown voltage," *IEEE Transactions on Electron Devices*, vol. 20, pp. 637–641, July 1973.
- [51] M. Hofbauer, B. Steindl, and H. Zimmermann, "Temperature dependence of dark count rate and after pulsing of a single-photon avalanche diode with an integrated active quenching circuit in 0.35 μm CMOS," *Journal of Sensors*, vol. 2018, pp. 1–7, Jul 2018.
- [52] S. Cova, M. Ghioni, A. Lotito, I. Rech, and F. Zappa, "Evolution and prospects for single-photon avalanche diodes and quenching circuits," *Journal of Modern Optics*, vol. 51, no. 9-10, pp. 1267–1288, 2004.
- [53] S. Ganichev, E. Ziemann, I. Yassievich, W. Prettl, A. Istratov, and E. R. Weber, "Distinction between the poole-frenkel and tunneling models of electric-field-stimulated carrier emission from deep levels in semiconductors," *Physical Review B*, vol. 61, 04 2000.
- [54] G. A. M. Hurkx, D. B. M. Klaassen, and M. P. G. Knuvers, "A new recombination model for device simulation including tunneling," *IEEE Transactions on Electron Devices*, vol. 39, no. 2, pp. 331–338, 1992.
- [55] S. Cova, A. Lacaita, and G. Ripamonti, "Trapping phenomena in avalanche photodiodes on nanosecond scale," *IEEE Electron Device Letters*, vol. 12, pp. 685–687, Dec 1991.

- [56] A. L. Lacaita, F. Zappa, S. Bigliardi, and M. Manfredi, “On the bremsstrahlung origin of hot-carrier-induced photons in silicon devices,” *IEEE Transactions on Electron Devices*, vol. 40, pp. 577–582, March 1993.
- [57] A. Gallivanoni, I. Rech, and M. Ghioni, “Progress in quenching circuits for single photon avalanche diodes,” *IEEE Transactions on Nuclear Science*, vol. 57, pp. 3815–3826, Dec 2010.
- [58] F. Acerbi, A. Gola, V. Regazzoni, G. Paternoster, G. Borghi, N. Zorzi, and C. Piemonte, “High efficiency, ultra-high-density silicon photomultipliers,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 24, pp. 1–8, March 2018.
- [59] F. Zappa, S. Tisa, A. Gulinatti, A. Gallivanoni, and S. Cova, “Complete single-photon counting and timing module in a microchip,” *Opt. Lett.*, vol. 30, pp. 1327–1329, Jun 2005.
- [60] F. Ceccarelli, G. Acconcia, I. Labanca, A. Gulinatti, M. Ghioni, and I. Rech, “152-dB dynamic range with a large-area custom-technology single-photon avalanche diode,” *IEEE Photonics Technology Letters*, vol. 30, pp. 391–394, Feb 2018.
- [61] Excelitas Technologies Corp., “SPCM-AQRH.” http://www.excelitas.com/Downloads/DTS_SPCM-AQRH.pdf, 2017. , Letzter Zugriff: 18.09.2018.
- [62] Laser Components GmbH, “SAP500.” https://www.lasercomponents.com/fileadmin/user_upload/home/Datasheets/lcd/sap-series.pdf, 2016. , Letzter Zugriff: 18.09.2018.
- [63] S. Cova, G. Ripamonti, and A. Lacaita, “Avalanche semiconductor detector for single optical photons with a time resolution of 60 ps,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 253, no. 3, pp. 482 – 487, 1987.
- [64] E. Sciacca, A. C. Giudice, D. Sanfilippo, F. Zappa, S. Lombardo, R. Consentino, C. D. Franco, M. Ghioni, G. Fallica, G. Bonanno, S. Cova, and E. Rimini, “Silicon planar technology for single-photon optical detectors,” *IEEE Transactions on Electron Devices*, vol. 50, pp. 918–925, April 2003.
- [65] M. Ghioni, S. Cova, A. Lacaita, and G. Ripamonti, “New silicon epitaxial avalanche diode for single-photon timing at room temperature,” *Electronics Letters*, vol. 24, pp. 1476–1477, Nov 1988.
- [66] A. Lacaita, M. Ghioni, and S. Cova, “Double epitaxy improves single-photon avalanche diode performance,” *Electronics Letters*, vol. 25, pp. 841–843, June 1989.
- [67] F. Acerbi, M. Cazzanelli, A. Ferri, A. Gola, L. Pavesi, N. Zorzi, and C. Piemonte, “High detection efficiency and time resolution integrated-passive-quenched single-photon avalanche diodes,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, pp. 268–275, Nov 2014.

- [68] S. Cova, A. Lacaita, M. Ghioni, G. Ripamonti, and T. A. Louis, “20-ps timing resolution with single-photon avalanche diodes,” *Review of Scientific Instruments*, vol. 60, no. 6, pp. 1104–1110, 1989.
- [69] A. Lacaita, S. Cova, M. Ghioni, and F. Zappa, “Single-photon avalanche diode with ultrafast pulse response free from slow tails,” *IEEE Electron Device Letters*, vol. 14, pp. 360–362, July 1993.
- [70] M. Ghioni, A. Gulinatti, I. Rech, P. Maccagnani, and S. Cova, “Large-area low-jitter silicon single photon avalanche diodes,” *Proc.SPIE*, vol. 6900, pp. 6900 – 6900 – 13, 2008.
- [71] A. Gulinatti, I. Rech, F. Panzeri, C. Cammi, P. Maccagnani, M. Ghioni, and S. Cova, “New silicon SPAD technology for enhanced red-sensitivity, high-resolution timing and system integration,” *Journal of Modern Optics*, vol. 59, no. 17, pp. 1489–1499, 2012.
- [72] J. A. Richardson, L. A. Grant, and R. K. Henderson, “Low dark count single-photon avalanche diode structure compatible with standard nanometer scale cmos technology,” *IEEE Photonics Technology Letters*, vol. 21, pp. 1020–1022, July 2009.
- [73] H. Finkelstein, M. J. Hsu, and S. C. Esener, “STI-bounded single-photon avalanche diode in a deep-submicrometer CMOS technology,” *IEEE Electron Device Letters*, vol. 27, pp. 887–889, Nov 2006.
- [74] M. Gersbach, J. Richardson, E. Mazaleyrat, S. Hardillier, C. Niclass, R. Henderson, L. Grant, and E. Charbon, “A low-noise single-photon detector implemented in a 130nm CMOS imaging process,” *Solid-State Electronics*, vol. 53, no. 7, pp. 803 – 808, 2009. Papers Selected from the 38th European Solid-State Device Research Conference – ESSDERC’08.
- [75] P. Brandl, R. Enne, T. Jukić, and H. Zimmermann, “OWC using a fully integrated optical receiver with large-diameter APD,” *IEEE Photonics Technology Letters*, vol. 27, pp. 482–485, March 2015.
- [76] T. Jukić, B. Steindl, and H. Zimmermann, “400 μm Diameter APD OEIC in 0.35 μm BiCMOS,” *IEEE Photonics Technology Letters*, vol. 28, pp. 2004–2007, Sept 2016.
- [77] K. J. Ebeling, *Integrated Optoelectronics*. Springer, 1st edition ed., 1993.
- [78] O. Almer, D. Tsonev, N. A. W. Dutton, T. A. Abbas, S. Videv, S. Gneccchi, H. Haas, and R. K. Henderson, “A SPAD-based visible light communications receiver employing higher order modulation,” in *2015 IEEE Global Communications Conference (GLOBECOM)*, pp. 1–6, Dec 2015.

- [79] Y. Li, M. Safari, R. Henderson, and H. Haas, "Optical OFDM with single-photon avalanche diode," *IEEE Photonics Technology Letters*, vol. 27, pp. 943–946, May 2015.
- [80] B. Goll, M. Hofbauer, B. Steindl, and H. Zimmermann, "A fully integrated SPAD-based CMOS data-receiver with a sensitivity of -64 dBm at 20 Mb/s," *IEEE Solid-State Circuits Letters*, vol. 1, pp. 2–5, Jan 2018.
- [81] W. Gaberl, B. Steindl, K. Schneider-Hornstein, R. Enne, and H. Zimmermann, "0.35 μm CMOS avalanche photodiode with high responsivity and responsivity bandwidth product," *Opt. Lett.*, vol. 39, pp. 586–589, Feb 2014.
- [82] B. Steindl, W. Gaberl, R. Enne, S. Schidl, K. Schneider-Hornstein, and H. Zimmermann, "Linear mode avalanche photodiode with 1-GHz bandwidth fabricated in 0.35- μm CMOS," *IEEE Photonics Technology Letters*, vol. 26, pp. 1511–1514, Aug 2014.
- [83] D. Milovančev, T. Jukić, P. Brandl, B. Steindl, and H. Zimmermann, "OWC using a monolithically integrated 200 μm APD OEIC in 0.35 μm BiCMOS technology," *Opt. Express*, vol. 24, pp. 918–923, Jan 2016.
- [84] D. Milovančev, T. Jukić, B. Steindl, P. Brandl, and H. Zimmermann, "Optical wireless communication using a fully integrated 400 μm diameter APD receiver," *The Journal of Engineering*, vol. 2017, no. 8, pp. 506–511, 2017.
- [85] R. Enne, B. Steindl, and H. Zimmermann, "Improvement of CMOS-integrated vertical APDs by applying lateral well modulation," *IEEE Photonics Technology Letters*, vol. 27, pp. 1907–1910, Sept 2015.
- [86] B. Steindl, R. Enne, S. Schidl, and H. Zimmermann, "Linear mode avalanche photodiode with high responsivity integrated in high-voltage CMOS," *IEEE Electron Device Letters*, vol. 35, pp. 897–899, Sept 2014.
- [87] R. Enne, B. Steindl, and H. Zimmermann, "Speed optimized linear-mode high-voltage CMOS avalanche photodiodes with high responsivity," *Opt. Lett.*, vol. 40, pp. 4400–4403, Oct 2015.
- [88] P. Brandl, T. Jukić, R. Enne, K. Schneider-Hornstein, and H. Zimmermann, "Optical wireless APD receiver with high background-light immunity for increased communication distances," *IEEE Journal of Solid-State Circuits*, vol. 51, pp. 1663–1673, July 2016.
- [89] R. Enne, B. Steindl, M. Hofbauer, and H. Zimmermann, "Fast cascoded quenching circuit for decreasing afterpulsing effects in 0.35- μm CMOS," *IEEE Solid-State Circuits Letters*, vol. 1, pp. 62–65, March 2018.
- [90] Picoprobe, "Model 34A." http://www.ggb.com/PdfIndex_files/mod34a.pdf, 2016. , Letzter Zugriff: 18.11.2018.

- [91] Keysight Technologies, “Pulse pattern generator, 3.35 GHz, dual-channel.” <https://literature.cdn.keysight.com/litweb/pdf/5988-5549EN.pdf?id=1000085133:epsg:dow>, 2017. , Letzter Zugriff: 04.03.2019.
- [92] T. Jukić, B. Steindl, R. Enne, and H. Zimmermann, “Monolithically integrated avalanche photodiode receiver in 0.35 μm bipolar complementary metal oxide semiconductor,” *Optical Engineering*, vol. 54, pp. 54 – 54 – 4, 2015.
- [93] M. J. McCullagh and D. R. Wisely, “155 Mbit/s optical wireless link using a bootstrapped silicon APD receiver,” *Electronics Letters*, vol. 30, pp. 430–432, March 1994.
- [94] D. O’Brien, R. Turnbull, H. Le Minh, G. Faulkner, O. Bouchet, P. Porcon, M. El Tabach, E. Gueutier, M. Wolf, L. Grobe, and J. Li, “High-speed optical wireless demonstrators: Conclusions and future directions,” *Journal of Lightwave Technology*, vol. 30, pp. 2181–2187, July 2012.
- [95] Agilent Technologies, “Electrometer/high resistance meter B2987B.” <https://literature.cdn.keysight.com/litweb/pdf/5991-4878EN.pdf?id=2500920>. , Letzter Zugriff: 06.02.2019.
- [96] Ophir, “Nova laser power/energy monitor 7Z01500.” https://www.ophiropt.com/laser--measurement/sites/default/files/nova_catalog_2.pdf, 2004. , Letzter Zugriff: 11.12.2018.
- [97] Agilent Technologies, “Precision LCR meter 4284A.” <https://literature.cdn.keysight.com/litweb/pdf/5963-5390E.pdf?id=1000073563:epsg:dow>, 2004. , Letzter Zugriff: 11.12.2018.
- [98] A. Ziarkash, S. J. und M. Stipčević, and R. Ursin, “Comparative study of after-pulsing behavior and models in single photon counting avalanche photo diode detectors,” *Scientific Reports*, vol. 8, p. 5076, March 2018.
- [99] Thorlabs Inc., “Temperature controller TC200.” <https://www.thorlabs.com/drawings/c2e62ebd5dcad9aa-A0184984-CD45-AEDC-34F052604E2B3707/TC200-Manual.pdf>, 2017. , Letzter Zugriff: 06.02.2019.
- [100] National Instruments, “PXI-Chassis PXIe-1082.” <http://www.ni.com/pdf/manuals/372752c.pdf>, 2016. , Letzter Zugriff: 06.02.2019.
- [101] National Instruments, “PXI-Express-Controller PXIe-8840.” <http://www.ni.com/pdf/manuals/374236b.pdf>, 2018. , Letzter Zugriff: 06.02.2019.
- [102] National Instruments, “PXI-FPGA-Modul für FlexRIO PXIe-7972.” <http://www.ni.com/pdf/manuals/373979b.pdf>, 2014. , Letzter Zugriff: 06.02.2019.

- [103] National Instruments, “1.5 GHz, 5 GS/s, 10-Bit PXI Express Oscilloscope PXIe-5192.” <http://www.ni.com/pdf/manuals/373858j.pdf>, 2019. , Letzter Zugriff: 06.02.2019.
- [104] National Instruments, “PXI-Chassis PXIe-4145.” <https://www.ni.com/pdf/manuals/376100d.pdf>, 2018. , Letzter Zugriff: 02.12.2019.
- [105] Thorlabs Inc., “Motorized translation stage MTS50-Z8.” <https://www.thorlabs.com/drawings/c2e62ebd5dcad9aa-A0184984-CD45-AEDC-34F052604E2B3707/MTS50-Z8-Manual.pdf>, 2013. , Letzter Zugriff: 06.02.2019.
- [106] ITU-T, “Forward error correction for high bit-rate DWDM submarine systems.” , G. 975.1, 2004.
- [107] National Instruments, “Digital-I/O-Adaptermodul für FlexRIO NI-6589.” <http://www.ni.com/pdf/manuals/374730b.pdf>, 2016. , Letzter Zugriff: 06.02.2019.



Bernhard Steindl

Persönliche Informationen

Geburtsdatum	15. Februar 1985
Nationalität	Österreich
Adresse	Absberggasse 57/Top 30, 1100 Wien
Familienstand	Verheiratet, zwei Kinder
Interessen	Volleyball, Tennis, div. Wintersportarten, Literatur

Ausbildung

Seit 2013	Doktoratsstudium an der Technische Universität Wien am Institute of Electrodynamics, Microwave and Circuit Engineering Thema der Dissertation: „Single photon receivers based on integrated avalanche photodiodes“
2013	Abschluss: Master of Science Fachrichtung: Mikroelektronik Titel der Diplomarbeit: „Charakterisierung von Avalanche Photodioden“
2011 – 2013	Masterstudium „Mikroelektronik“ an der Technische Universität Wien
2011	Abschluss: Bachelor of Science Fachrichtung: Elektrotechnik
2005 – 2011	Bachelorstudium „Elektrotechnik“ an der Technische Universität Wien
2004 – 2005	Wehrpflicht (Heeressport- und Nahkampfschule)
1999 – 2004	TGM, Wexstraße 19-23, 1200 Vienna Fachgebiet: Biomedical Engineering.
1995 - 1999	Bundesrealgymnasium Franklinstraße Wien 21

Berufserfahrung:

Seit 2013	Wissenschaftlicher Mitarbeiter am Institute of Electrodynamics, Microwave and Circuit Engineering, Technische Universität Wien
2011 – 2012	Studentischer Mitarbeiter am Institute of Electrodynamics, Microwave and Circuit Engineering, Technische Universität Wien (Entwicklung eines 200kHz-12GHz durchstimmbaren Taktgenerators).
2009 – 2013	Freiberuflicher Trainer am Berufsförderungsinstitut Wien Fachrichtungen: ECDL, Mathematik, Elektrotechnik
2004 – 2009	Professioneller Sportler: Volleyball, Erste und Zweite Bundesliga (AVL) bei SVS Sokol V
vor 2004	Diverse Ferialpraktika bei Siemens AG Österreich

Auszeichnungen:

2016	Hochschuljubiläumstiftung der Stadt Wien
------	--

Wissenschaftliche Qualifikation:

- Entwurf von integrierten optoelektronischen Schaltungen
- Entwurf von integrierbaren optischen Sensoren
- Hardwareentwicklung und Leiterplatten-Design
- Charakterisierung und Messtechnik: Wafer- und System-Level
- Taurus Medici (2-D Halbleiter Simulation)
- CADENCE, Autodesk/Eagle, LTSpice
- MATLAB

Projektarbeiten:

- *“SPAD-based Fiber Optical CMOS Receivers (SPOR)”*, FWF, P 28335-N30, 1/2016-12/2018, SPADs and SPAD-based optical receivers in 0.35 μ m CMOS.

Wissenschaftliche Publikationen (Peer-Reviewed):**Die 10 wichtigsten Publikationen:**

1. B. Steindl, M. Hofbauer, K. Schneider-Hornstein, P. Brandl and H. Zimmermann, “Single Photon Avalanche Photodiode Based Fiber Optic Receiver for up to 200 Mbit/s,” *IEEE J. Sel. Topics Quantum Electron.*, Vol. 24, No. 2, pp. 1-8, 2018, , Art no. 3801308 (invited).
2. R. Enne, B. Steindl , M. Hofbauer, and H. Zimmermann, “Fast Cascoded Quenching Circuit for Decreasing Afterpulsing Effects in 0.35- μ m CMOS,” *IEEE Solid-State Circuits Lett.*, Vol. 1, No. 3, pp. 62-65, 2018
3. M. Hofbauer, B. Steindl, H. Zimmermann, “Temperature Dependence of Dark Count Rate and After Pulsing of a Single Photon Avalanche Diode with an Integrated Active Quenching Circuit in 0.35 μ m CMOS”, *Hindawi Journal of Sensors*, Vol. 2018, Art. No. 9585931 (invited)

4. B. Goll, M. Hofbauer, B. Steindl and H. Zimmermann, "A Fully Integrated SPAD-Based CMOS Data-Receiver With a Sensitivity of -64 dBm at 20 Mb/s," *IEEE Solid-State Circuits Lett.*, Vol. 1, No. 1, pp. 2-5, 2018
5. B. Steindl, T. Jukic, H. Zimmermann, "Optimized silicon CMOS reach-through avalanche photodiode with 2.3 GHz bandwidth," *SPIE Opt. Eng.*, Vol. 56, No. 11, 2017.
6. T. Jukic, B. Steindl, H. Zimmermann, "400 μ m Diameter APD OEIC in 0.35 μ m BiCMOS", *IEEE Photon. Technol. Lett.*, Vol. 28, No. 18, pp. 2004-2007, 2016.
7. R. Enne, B. Steindl, H. Zimmermann, "Speed Optimized Linear-Mode High-Voltage CMOS Avalanche Photodiodes with High Responsivity," *Optics Lett.*, Vol. 40, No. 19, pp. 4400-4403, 2015.
8. B. Steindl, R. Enne, H. Zimmermann, "Thick Detection Zone Single-Photon Avalanche Diode Fabricated in 0.35 μ m Complementary Metal-Oxide Semiconductors," *SPIE Opt. Eng.*, Vol. 54 (5), 050503, 2015.
9. B. Steindl, R. Enne, S. Schidl, H. Zimmermann, "Linear Mode APD with High Responsivity Integrated in High-Voltage CMOS," *IEEE Elect. Dev. Lett.*, Vol. 35, No. 9, pp. 897-899, 2014.
10. B. Steindl, W. Gaberl, R. Enne, S. Schidl, K. Schneider-Hornstein, H. Zimmermann, "Linear Mode Avalanche Photodiode with 1 GHz Bandwidth in 0.35 μ m CMOS," *IEEE Photon. Technol. Lett.*, Vol. 26, No. 26, pp. 1511-1514, 2014.

Alle Publikationen (Journal Artikel)

- A. Dervić, B. Steindl, M. Hofbauer and Horst Zimmermann, "High-voltage active quenching and resetting circuit for SPADs in 0.35 μ m CMOS for raising the photon detection probability," *SPIE Optical Eng.*, Vol. 58, No. 4, 040501, 2019.
- Dinka Milovančev, Paul Brandl, Tomislav Jukić, Bernhard Steindl, Nemanja Vokić, and Horst Zimmermann, "Optical wireless APD receivers in 0.35 μ m HV CMOS technology with large detection area," *Opt. Express*, Vol. 27, No. 9, 11930-11945, 2019.
- H. Mahmoudi, M. Hofbauer, B. Steindl, K. Schneider-Hornstein and H. Zimmermann, "Statistical Study of Intrinsic Parasitics in an SPAD-Based Integrated Fiber Optical Receiver," in *IEEE Transactions on Electron Devices*, Vol. 66, no. 1, pp. 497-504, Jan. 2019.
- M. Hofbauer, B. Steindl, H. Zimmermann, "Temperature Dependence of Dark Count Rate and After Pulsing of a Single Photon Avalanche Diode with an Integrated Active Quenching Circuit in 0.35 μ m CMOS", *Hindawi Journal of Sensors*, Vol. 2018, Art. No. 9585931 (invited)
- B. Steindl, M. Hofbauer, K. Schneider-Hornstein, P. Brandl and H. Zimmermann, "Single Photon Avalanche Photodiode Based Fiber Optic Receiver for up to 200 Mbit/s," *IEEE J. Sel. Topics Quantum Electron.*, Vol. 24, No. 2, pp. 1-8, 2018, , Art no. 3801308 (invited).
- R. Enne, B. Steindl , M. Hofbauer, and H. Zimmermann, "Fast Cascoded Quenching Circuit for Decreasing Afterpulsing Effects in 0.35- μ m CMOS," *IEEE Solid-State Circuits Lett.*, Vol. 1, No. 3, pp. 62-65, 2018
- B. Goll, M. Hofbauer, B. Steindl and H. Zimmermann "A Fully Integrated SPAD-Based CMOS Data-Receiver With a Sensitivity of -64 dBm at 20 Mb/s," *IEEE Solid-State Circuits Lett.*, Vol. 1, No. 1, pp. 2-5, 2018
- H. Mahmoudi, M. Hofbauer, B. Steindl, K. Schneider-Hornstein and H. Zimmermann, "Modeling and Analysis of BER Performance in a SPAD-Based Integrated Fiber Optical Receiver," *IEEE Photonics Journal*, vol. 10, no. 6, pp. 1-11, 2018, Art no. 7908411.

- B. Steindl, T. Jukic, H. Zimmermann, "Optimized silicon CMOS reach-through avalanche photodiode with 2.3 GHz bandwidth," *SPIE Opt. Eng.*, Vol. 56, No. 11, 2017.
- D. Milovancev, T. Jukic, B. Steindl, P. Brandl, H. Zimmermann, "Optical wireless communication using a fully integrated 400 μm diameter APD receiver," *J. of Eng.*, Vol 1, 2017.
- M. Mitrovic, M. Hofbauer, B. Goll, K. Schneider-Hornstein, R. Swoboda, B. Steindl, K.-O. Voss, H. Zimmermann, "Experimental Investigation of Single-Event Transient Waveforms Depending on Transistor Spacing and Charge Sharing in 65-nm CMOS," *IEEE Trans. Nucl. Sci.*, Vol. 64, No. 8, pp. 2136-2143, 2017.
- M. Mitrovic, M. Hofbauer, B. Goll, K. Schneider-Hornstein, R. Swoboda, B. Steindl, K.-O. Voss, H. Zimmermann, "A DC-to-8.5GHz 32:1 Analog Multiplexer for On-Chip Continuous-Time Probing of Single-Event Transients in 65nm CMOS," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, 2017, Vol. 64, No. 4, pp. 377-381, 2017.
- H. Zimmermann, B. Steindl, M. Hofbauer, R. Enne, "Integrated Optical Fiber Receiver Reducing the Gap to the Quantum Limit," *Scientific Reports*, Vol. 7, 2652, 2017.
- T. Jukic, B. Steindl, H. Zimmermann, "400 μm Diameter APD OEIC in 0.35 μm BiCMOS", *IEEE Photon. Technol. Lett.*, Vol. 28, No. 18, pp. 2004-2007, 2016.
- D. Milovancev, T. Jukic, P. Brandl, B. Steindl, H. Zimmermann, "OWC Using a Monolithically Integrated 200 μm APD OEIC in 0.35 μm BiCMOS Technology", *Optics Express*, Vol. 24, No. 2, pp. 918-923, 2016.
- T. Jukic, B. Steindl, R. Enne, H. Zimmermann, "200 μm APD OEIC in 0.35 μm BiCMOS," *IET Electron. Lett.*, Vol. 52, No. 2, pp. 128-130, 2016.
- T. Jukic, B. Steindl, R. Enne, H. Zimmermann, "Monolithically Integrated Avalanche Photodiode Receiver in 0.35 μm Bipolar Complementary Metal Oxide Semiconductor," *SPIE Opt. Eng.*, Vol. 54, No. 11, 110502, 2015.
- R. Enne, B. Steindl, H. Zimmermann, "Speed Optimized Linear-Mode High-Voltage CMOS Avalanche Photodiodes with High Responsivity," *Optics Lett.*, Vol. 40, No. 19, pp. 4400-4403, 2015.
- R. Enne, B. Steindl, H. Zimmermann, "Improvement of CMOS-Integrated Vertical APDs by Applying Lateral Well Modulation," *IEEE Photon. Technol. Lett.*, Vol. 27, No. 18, pp. 1907-1910, 2015.
- B. Steindl, R. Enne, H. Zimmermann, "Thick Detection Zone Single-Photon Avalanche Diode Fabricated in 0.35 μm Complementary Metal-Oxide Semiconductors," *SPIE Opt. Eng.*, Vol. 54 (5), 050503, 2015.
- R. Enne, B. Steindl, K. Schneider-Hornstein, H. Zimmermann, "pn photodiode in 0.35- μm high-voltage CMOS with 1.2-GHz bandwidth," *SPIE Opt. Eng.*, Vol. 53, No. 11, 116114, 2014.
- B. Steindl, R. Enne, S. Schidl, H. Zimmermann, "Linear Mode APD with High Responsivity Integrated in High-Voltage CMOS," *IEEE Elect. Dev. Lett.*, Vol. 35, No. 9, pp. 897-899, 2014.
- B. Steindl, W. Gaberl, R. Enne, S. Schidl, K. Schneider-Hornstein, H. Zimmermann, "Linear Mode Avalanche Photodiode with 1 GHz Bandwidth in 0.35 μm CMOS," *IEEE Photon. Technol. Lett.*, Vol. 26, No. 26, pp. 1511-1514, 2014.
- W. Gaberl, K. Schneider-Hornstein, R. Enne, B. Steindl, H. Zimmermann, "Avalanche Photodiode with High Responsivity in 0.35 μm CMOS," *SPIE J. Opt. Eng.*, Vol. 53, No. 4, 043105, 2014.
- W. Gaberl, B. Steindl, K. Schneider-Hornstein, R. Enne, H. Zimmermann, "0.35 μm CMOS Avalanche Photodiode with High Responsivity and Responsivity-Bandwidth Product," *Optics Lett.*, Vol. 39, pp. 586-589, 2014.

Alle Konferenz-Artikel:

- M. Hofbauer, B. Steindl, K. Schneider-Hornstein, B. Goll, K.-O. Voss, H. Zimmermann, "Single-Event Transients in a PIN Photodiode and a Single-Photon Avalanche Diode Integrated in 0.35 μ m CMOS," RADECS 2018, in print.
- D. Milovancev, J. Weidenauer, B. Steindl, M. Hofbauer, R. Enne, H. Zimmermann, "Visible light communication at 50 Mbit/s using a SPAD receiver", 11th IEEE/IET International Symposium on Communication Systems, Networks and Digital Signal Processing (CSNDSP18), (2018), article no. 1570433378, 4 pages.
- D. Milovancev, J. Weidenauer, B. Steindl, M. Hofbauer, R. Enne, H. Zimmermann, "Influence of On-Off Keying Duty Cycle on BER in Wireless Optical Communication Up to 75 Mbit/s Using an SPAD and a RC LED", International Conference on Broadband Communications for Next Generation Networks and Multimedia Applications (COBCOM) (2018), pp. 1-5, DOI: 10.1109/COBCOM.2018.8443988
- D. Milovančev, T. Jukić, B. Steindl, and H. Zimmermann, "Optical wireless monolithically integrated receiver with large-area APD and dc current rejection," *RTUWO'17 Advances in Wireless and Optical Communications*, Riga, Latvia, 2017.
- D. Milovančev, T. Jukić, B. Steindl, M. Hofbauer, R. Enne, K. Schneider-Hornstein, and H. Zimmermann, "Optical wireless communication with monolithic avalanche photodiode receivers," *IEEE Photonics Conf.*, Orlando, Florida, 2017.
- M. Mitrovic, M. Hofbauer, B. Goll, K. Schneider-Hornstein, R. Swoboda, B. Steindl, K.-O. Voss, H. Zimmermann, "Dependence of Inverter Chian Single-Event Cross Sections on Inverter Spacing in 65nm Bulk CMOS Technology," *RADECS 2016*, Bremen, Germany, 2016.