



TECHNISCHE
UNIVERSITÄT
WIEN
Vienna | Austria

Diplomarbeit

Entwicklung eines elektronischen Messsystems (60 Kanäle, 24 Bit, 32kSPS) für neuronale Zellen auf Mikroelektroden Arrays

ausgeführt zum Zwecke der Erlangung des akademischen Grades eines

Diplom-Ingenieurs

unter der Leitung von

O. Univ. Prof. Dr.phil. Emmerich Bertagnolli

(E362 Institut für Festkörperelektronik, Bereich: Betriebstechnik und Systemplanung)

Ass.Prof. Dr.tech. Heinz Wanzenböck

(E362 - Institut für Festkörperelektronik, Bereich: Microelectrode Arrays for Neural Recording)

eingereicht an der Technischen Universität Wien

Fakultät für Elektrotechnik und Informationstechnik

von

Thomas Reiter, BSc

0826077 (066 453)

1070 Wien

Wien, im November 2016

Thomas Reiter

Danksagung

Ich widme diese Seite den Leuten, welche diese Diplomarbeit ermöglichten und damit ein anstrengendes Kapitel in meinem Leben mit mir abschließen.

Ich bedanke mich bei meinem Betreuer O.Univ.Prof. Dr.phil. Emmerich Bertagnolli, Leiter des Institutes für Festkörperelektronik welcher mir die Möglichkeit gab an dieser Diplomarbeit und Institut zu arbeiten.

Ein weiteres großes Dankeschön geht an meinen zweiten Betreuer Ass.Prof. Dipl.-Ing. Dr.techn. Heinz Wanzenböck für seine Unterstützung und sein Engagement.

Ich möchte mich auch bei meinem Kollegen Dipl.-Ing Dr.techn. Johann Karl Mika bedanken, welcher mir immer mit Ideen und Rat zur Seite stand.

Besonderen Dank möchte ich meiner Lebensgefährtin Viktoria aussprechen, die mich immer wieder aufgebaut hat und unterstützt hat. Weiter bedanke ich mich bei meinen Eltern welche mir diese Ausbildung erst ermöglichten.

Kurzfassung

Elektrophysiologische Untersuchungen von Nervenzellen sind seit Längerem bekannt und sind ein vielversprechendes Werkzeug für die Grundlagenforschung und Wirkstoffforschung geworden.

Die folgende Diplomarbeit stellt die Entwicklung eines in-vitro elektrophysiologischen Messsystems dar. Dabei wird das Aktionspotential von elektrisch aktiven Zellen extrazellulär über ein Mikroelektroden-Array gemessen.

Die größte Herausforderung an das Messsystem liegt dabei, Messsignale mit Amplituden im μV -Bereich aufzuzeichnen und dabei noch einen Signalrauschabstand zu erhalten, welcher Rückschlüsse auf das Nervensignal zulässt.

Daher musste ein geeignetes Messkonzept gefunden werden, welches möglichst unempfindlich gegenüber Störquellen ist. Diverse Verstärker und Filterstufen wurden mit Hilfe von Simulationen entwickelt und verbessert.

Durch einen modularen Aufbau bietet das System die Möglichkeit einer flexiblen Kanalerweiterung und als Vorhalt wurde eine Stimulationsmöglichkeit sowie eine Impedanz Messung integriert. Dadurch konnten die Systemkosten relativ niedrig gehalten werden.

Eine Evaluierung des Messsystems konnte im ersten Schritt mit einem Signalgenerator und im zweiten Schritt mit lebenden Nervensignalen erfolgreich erhoben werden.

Abstract

Electrophysiological studies of nerve cells have long been known and have become a promising tool in basic research and drug discovery.

The following thesis presents the development of an in vitro electrophysiological measuring system. In this device the action potential of electrically active cells is measured extracellularly via a microelectrode array.

The biggest challenge on the measuring system is to record signals with amplitudes in the microvolt range and still obtain a signal to noise ratio, which allows an conclusions to the nervous signal.

Therefore, a suitable measuring concept had to be found, which is as possible insensitive to interferences. Various amplifiers and filter stages have been developed and improved with the help of simulations.

Due to its modular design, the system offers the possibility of a flexible channel expansion and further a stimulation opportunity and an impedance measurement has been integrated. The system costs could be kept relatively low.

An evaluation of the measurement system has been done successfully, in the first step with a signal generator and in the second step with signals from living nerve cells.

Inhaltsverzeichnis

1	Einleitung.....	4
2	Theoretische Grundlagen	5
2.1	Neurobiologie.....	5
2.1.1	Aufbau von Zellen.....	5
2.1.2	Das Neuron (die Nervenzelle)	6
2.1.3	Die Zellmembran	9
2.1.4	Das Aktionspotential.....	10
2.2	Mikrofluidik	12
2.3	Mikroelektroden-Arrays.....	13
2.3.1	Neuronen-Elektroden Schnittstelle	16
2.3.2	Störungsquellen der Messkette	19
2.4	Design eines Leiterplattenlayouts	22
3	Umsetzung des Leiterplattenlayouts für den vorliegenden Messaufbau.....	23
3.1	Software.....	23
3.1.1	EAGLE	23
3.1.2	LTSpice	24
3.1.3	VHDL.....	24
3.1.4	MATLAB.....	25
3.2	Signalgenerator.....	25
4	Auswertung / Ergebnisse.....	26
4.1	Analoge Signalverarbeitung.....	26
4.1.1	Der Multiplexer	26
4.1.2	Der Operationsverstärker	26
4.1.3	Der Differenzverstärker	26
4.1.4	Instrumentierverstärker.....	28
4.2	Das passive Filter.....	29
4.3	Das aktive Filter	29
4.3.1	Das Sallen-Key Filter.....	31
4.4	Hardware	32
4.4.1	FPGA Board	33

4.4.2	Motherboard mit Vorverstärkern	39
4.4.2.1	Motherboard	39
4.4.2.2	Vorverstärker	42
4.4.3	Biochipträger	44
4.5	Visualisierung der Messergebnisse	45
4.5.1	Datenübertragung mit C++ und MEX-Funktion	45
4.5.2	Graphische Eingabe Oberfläche	47
4.5.3	Programmierung des FPGAs	53
4.6	Signalaufzeichnung mit dem Signalgenerator	53
4.7	Validierung der Signalaufzeichnungen durch Messungen von elektrisch aktiven Nervenzellen	57
5	Resümee / Schlussfolgerungen / Ausblick	61
6	Anhang	63
6.1	Schaltplan der Trägerplatine	63
6.2	Leiterplattenaufbau der Trägerplatine	64
6.3	Schaltplan des Vorverstärkers	66
6.4	Leiterplattenaufbau des Vorverstärkers	69
6.5	Model des Vorverstärkers	71
6.6	Bodediagramm des Vorverstärkers	71
7	Literaturverzeichnis	72
8	Abbildungsverzeichnis	75
9	Formelverzeichnis	78
10	Tabellenverzeichnis	79
11	Abkürzungsverzeichnis	80

1 Einleitung

Die wachsende Bedeutung und die zunehmende Komplexität in der biomedizinischen Technik führen zu einem neuen Trend in der Diagnose und Erforschung von Krankheiten im Mikromaßstab. Während weit verbreitete Methoden, wie das Elektrokardiogramm (EKG) und das Elektroenzephalogramm (EEG), regelmäßig für die Aufzeichnung der Gesundheit von Patienten genutzt werden, gibt es eine zunehmende Notwendigkeit die Messung von elektrischen Aktivitäten und der Biochemie im Gewebe mit einer weitaus größeren Genauigkeit vorzunehmen [1].

Dazu ist das Arzneimittelscreening und die Wirkstoffforschung für ein breites Spektrum relevanter Krankheiten, wie auch Alzheimer oder Epilepsie, zu nennen. Ein weiteres Anwendungsfeld mit großem Potential ist das der neuronalen Implantate, wobei hier als erfolgreichster Vertreter das Cochlea-Implantat zu nennen ist. Gleichzeitig wird intensiv an Retina oder Rückenmarks-Bypässen geforscht. Solche auch als BMI (Brain Machine Interface) bezeichneten Schnittstellen versprechen eine mittelfristige Leidensreduktion und ermöglichen einen neuen Weg der Schnittstelle zwischen Mensch und Maschine [2].

Die aktuelle Forschung am Institut für Festkörperelektronik im Bereich Bionanotechnologie fokussiert sich auf die Kombination von mikrofluidischen Systemen mit Mikroelektroden-Arrays. Dadurch ist es möglich eine große Anzahl von Nervenzellen in einer kontrollierten Umgebung zu beobachten und ihre Stoffwechselfätigkeit elektrisch zu überwachen. Aktuelle kommerzielle Messsysteme sehen eine solche Kombination noch nicht vor.

Daher ist das Ziel dieser Diplomarbeit die Entwicklung eines Messaufbaus für neuronale Zellkulturen welche auf einem Mikroelektroden-Array ausgesät werden und dort wachsen. Das Messsystem soll dabei von der Kanalanzahl flexibel erweiterbar sein und eine graphische Eingabeoberfläche samt Handbuch bieten. Eine Impedanz Messung und Stimulationsmöglichkeit soll als Vorhalt implementiert werden können.

2 Theoretische Grundlagen

2.1 Neurobiologie

Das Studium der Nervensysteme stellt eine große Herausforderung für das Verständnis der verschiedenen Gehirnfunktionen dar. Dabei konzentriert man sich auf die molekulare und zelluläre Analyse neuronaler Systeme, den Aufbau der Zellen und der Wechselwirkung von Molekülen innerhalb der Zelle. Auch die Wechselwirkungen zwischen den Zellen sind von großem Interesse. Untersuchungen über die Quervernetzung zwischen verschiedenen Zellen erlauben Rückschlüsse auf systemische Eigenschaften neuronaler Kulturen [2].

In den folgenden Kapiteln werden die Grundlagen der Zelle, sowie die dabei auftretenden Signale behandelt.

2.1.1 Aufbau von Zellen

Die Zelle besteht neben Zellkern, Zytoplasma und Organellen aus der Zellmembran, siehe Abbildung 1. Als Organellen werden Ribosomen, Mitochondrien, Vakuolen und Golgi-Apparat zusammengefasst. Diese „Organe“ der Zelle erfüllen analog zu unseren Organen spezifische und für die Funktion der Zelle wesentliche Aufgaben [3].

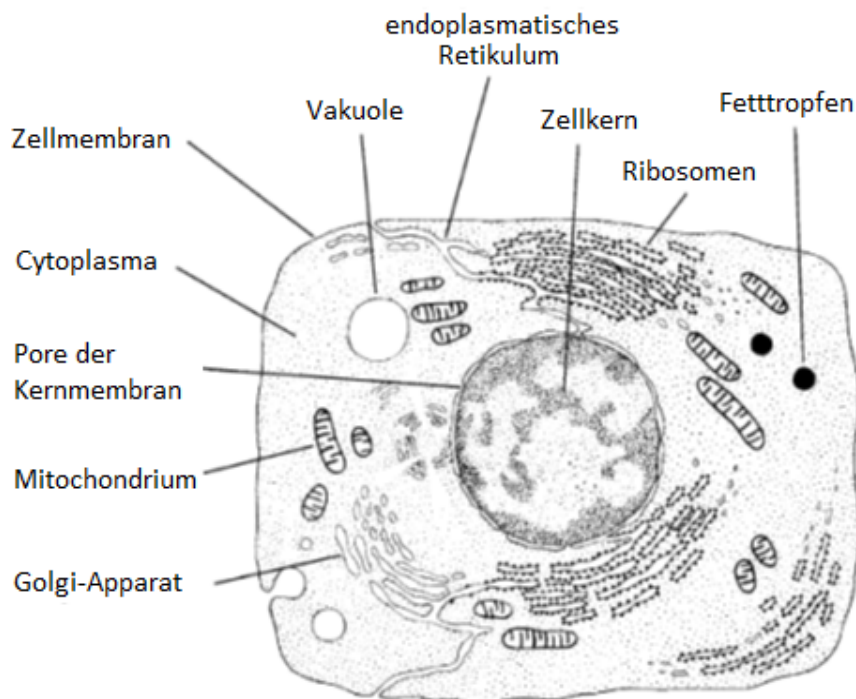


Abbildung 1: Struktur einer etwa 10 µm großen tierischen Zelle unter Berücksichtigung verschiedener Arten von Organellen (graphische Aufbereitung von mikroskopischen Dünnschnittaufnahmen) nach H. Pfützner [3, S.8].

Der Kern beinhaltet die Chromosomen, welche Träger der DNS sind. Dieser Kern wird durch eine unregelmäßige, poröse Zellmembran umhüllt. Die Umsetzung der Gene geschieht jedoch außerhalb des Zellkernes an den Ribosomen.

Aus physiologischer Sicht betrachtet, zeigt sich im Wesentlichen die Zellmembran, welche die gesamte Zelle umhüllt. Diese wird gesondert im Kapitel 2.1.3 Die Zellmembran behandelt. Eine Sonderstellung bei den Zellen haben die Nervenzellen, auch Neuronen genannt, welche im folgenden Kapitel behandelt werden.

2.1.2 Das Neuron (die Nervenzelle)

Im Nervengewebe findet man neben den kleineren Gliazellen die Neuronen.

Neuronen im menschlichen ZNS kommen in verschiedenen Formen und Größen vor. Die meisten haben die Form eines spinalen Motorneurons wie in Abbildung 2. Das Soma (der Zellkörper) besteht, wie eine klassische Zelle, aus einem Zellkern dem Nukleus und Organellen und ist das Stoffwechselzentrum der Nervenzelle. Neuronen haben mehrere Verzweigungen, genannt Dendriten, welche aus dem Zellkörper ragen und sich stark vernetzen können. Besonders in der Kleinhirnrinde haben die Dendriten kleine Vorsprünge, genannt dendritische Dornen. Ein typisches Neuron hat auch ein langes fibröses Axon, das von einem verdickten Bereich des Zellkörpers, dem Axonhügel, stammt. Der erste Teil des Axons wird initiales Segment genannt [4].

Damit das Axon weite Strecken im ZNS zurücklegen kann und dabei möglichst dünn ist, wird es durch eine myelinisierte Schicht von Schwann-Zellen umgeben, welche lediglich an den Ranvierschen Knoten und am Ende unterbrochen sind [4].

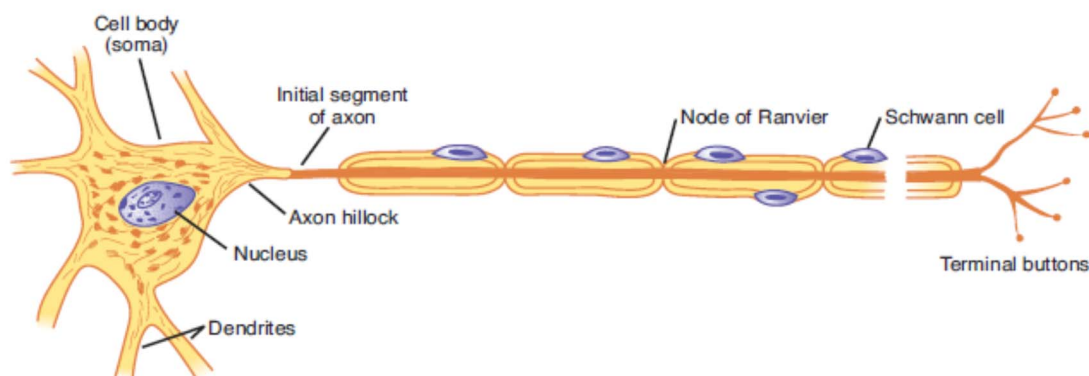


Abbildung 2: Motorneuron mit myelinisiertem Axon [4, S.81].

Nervenzellen können verschiedene Formen, je nach Funktion, einnehmen. Dabei können sie nach H. B. K. Barret et al. in verschiedene Kategorien eingeteilt werden. Mikroskopisch gut durch ihre Art und Anzahl der Fortsätze unterscheidbar, werden sie in 4 Kategorien eingeteilt [4]:

1. Unipolare Nervenzellen: Diese Art mit nur einem kurzen Fortsatz, dem Axon, findet man z.B. als Sinneszelle in der Netzhaut des Auges (siehe Abbildung 3-A).
2. Bipolare Nervenzellen: Hier trägt der Dendrit die Informationen zum Zellkern, welcher es über das Axon weiterleitet. Wie der Name schon sagt, kommen hier zwei Fortsätze vor, welche spezialisiert auf die sensorielle Informationsweiterleitung von verschiedenen Sinnen wie Gehör-, Tast-, Gleichgewichts- oder Geruchssinn sind (siehe Abbildung 3-B).
3. Pseudounipolare Nervenzellen: Einige bipolare Nervenzellen werden in eine Unterkategorie eingeteilt. Hier geht der Dendrit (nahe dem Soma) direkt in das Axon über. Somit durchläuft die Erregung nicht erst den Zellkern. Dadurch werden sensible Signale schnell vom Dendriten ins Axon weitergeleitet. (siehe Abbildung 3-C)
4. Multipolare Nervenzellen Diese Art hat ein Axon und mehrere Dendriten. Beispiele hierfür sind das Motorneuron, die Pyramidenzelle und die Purkinjezelle (siehe Abbildung 3-D).

Mikroskopisch können die Nervenzellen anhand der Dicke der Myelinisierung weiter unterschieden werden. Hier spricht man dann von markhaltigen (dicke Myelinschicht) bzw. markarmen (dünne Myelinschicht) oder marklosen Formen.

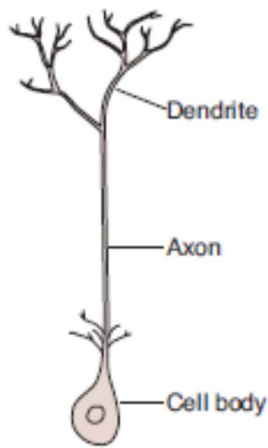
Zusätzlich werden die Neuronen durch Ihre Funktion in sensorisch, motorisch und interneuronisch unterteilt [4].

Afferente Nervenzellen (sensorische Nervenzellen) leiten Informationen von Sinneszellen und Organen an das ZNS [4].

Efferente Nervenzellen (Motorneuronen) übermitteln Aktionsimpulse vom ZNS an Muskel und Drüsen. Dadurch kommt es am Muskel zur Kontraktion und Bewegung. An den Drüsen werden hingegen Hormone und Sekrete ausgeschüttet [4].

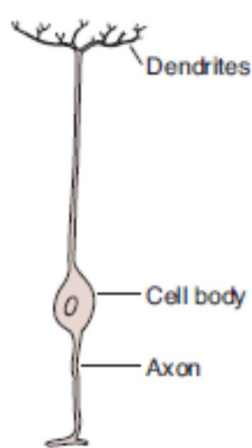
Interneuronen sind hingegen die Vermittler im ZNS. Diese werden weiter in regional und lokal bzw. segmental und intersegmental unterteilt [4].

A Unipolar cell



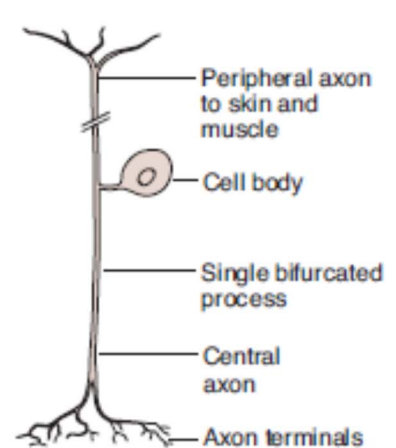
Invertebrate neuron

B Bipolar cell



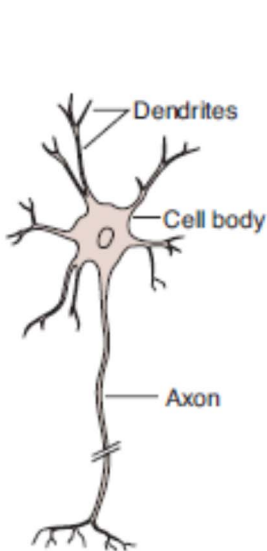
Bipolar cell of retina

C Pseudo-unipolar cell

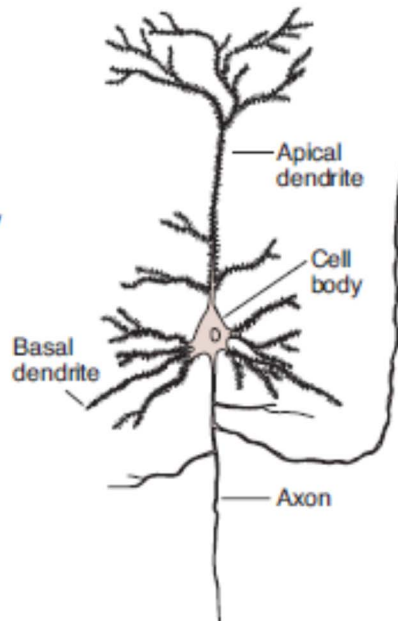


Ganglion cell of dorsal root

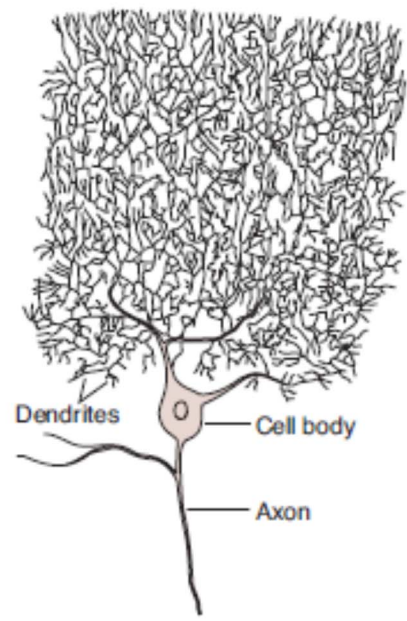
D Three types of multipolar cells



Motor neuron of spinal cord



Pyramidal cell of hippocampus



Purkinje cell of cerebellum

Abbildung 3: Beispiele für Neuronen im menschlichen ZNS [4, S.81].

2.1.3 Die Zellmembran

Diese Membran ist kein perfekter Isolator für Ionen transport und enthält Poren, welche das Extrazelluläre mit dem Intrazellulären verbinden. Es gibt vier Arten dieser Poren, welche auch als Kanäle bezeichnet werden: [4]

1. Spannungsgesteuerte Kanäle, die je nach Spannung zwischen innen und außen offen oder geschlossen sind.
2. Ionenkanäle, die aufgrund der Kalziumkonzentration, welche durch die Bindung von Kalziumionen in der Zelle, offen bzw. geschlossen sind.
3. Transmittergesteuerte Kanäle, welche durch einen Botenstoff (spezielles Molekül) sich öffnen oder schließen.
4. Daneben gibt es Ionenpumpen, welche durch den Energieverbrauch von ATP (Adenosintriphosphat) zu ADP (Adenosindiphosphat), Ionen entgegen ihrer Konzentration transportieren.

Die Spannung zwischen Intra- und Extrazellulär hängt von der Ionenkonzentration ab. Dabei kann über die Nernst-Gleichung (Formel 1) ein Membranpotential berechnet werden [5].

$$E_m = \frac{RT}{zF} \ln \frac{c_e}{c_i}$$

Formel 1: Nernst-Gleichung [5, S.5].

E_m	...	Membranpotential
R	...	Gaskonstante ($R = 8,31441 \frac{J}{Mol \cdot K}$)
T	...	Temperatur in K
z	...	Valenzzahl des Ions
F	...	Faradaykonstante ($F = 96485 \frac{C}{mol}$)
c_e	...	Ionenkonzentration extrazellulär
c_i	...	Ionenkonzentration intrazellulär

Da bei der Nernst-Gleichung lediglich ein einziges Ion berücksichtigt werden kann, in der Zelle jedoch mehrere Typen von Ionen vorhanden sind, werden das Membranpotential und damit auch die Ruhespannung mithilfe der Goldman-Gleichung berechnet. Berücksichtigt werden hier K^+ -, Na^+ - und Cl^- - Ionen [5].

$$E_m = \frac{RT}{F} \ln \frac{P_K [K]_e + P_{Na} [Na]_e + P_{Cl} [Cl]_i}{P_K [K]_i + P_{Na} [Na]_i + P_{Cl} [Cl]_e}$$

Formel 2: Goldman-Gleichung [5, S.6]

Zusätzlich werden mit P die jeweiligen Permeabilitätszahlen bezeichnet. Die [] mit Index e bzw. i geben jeweils die Konzentration des jeweiligen Ions inter- bzw. extrazellulär an (siehe Tabelle 1).

Tabelle 3.2. Beispiele zu Ionen-Konzentrationen an zellulären Membranen in mMol/l (M Muskel, N Motoneuron, TA Tintenfisch-Axon). Die diversen Literaturstellen entnommenen Werte verstehen sich als punktuelle Resultate konkreter Labortests. Die tatsächlich auftretenden Konzentrationen zeigen starke Streuungen

	extrazelluläre Konzentration			intrazelluläre Konzentration			Konzentr. Verhältnis für M	Diffus. richtung
	M	N	TA	M	N	TA		
[Na ⁺]	120	150	460	9	15	50	13 : 1	⇒
[K ⁺]	2,5	5,5	10	140	150	400	1 : 56	⇐
[Cl ⁻]	120	125	540	4	9	50	30 : 1	⇒
[Ca ²⁺]	1			0,001			1000 : 1	⇒

Tabelle 1: Übersicht der Ionenkonzentrationen [3, S.159].

Die Permeabilitätszahlen werden laut Pfützner [3, S.162] im Verhältnis

$$P_K : P_{Na} : P_{Cl} = 40 : 1 : 10$$

zueinander angegeben. Dadurch ergibt sich ein Ruhepotential von -70 mV. Verändert sich nun dieses Potential durch Erregung und überschreitet das Schwellenpotential, wird ein Aktionspotential erzeugt (siehe 2.1.4) [3].

2.1.4 Das Aktionspotential

Das Aktionspotential als solches kann in drei Phasen, die Depolarisation, die Repolarisation und die Hyperpolarisation unterteilt werden. In Abbildung 4 ist ein solches Aktionspotential dargestellt, welches z.B. durch zwei Elektroden mit Hilfe der patch-clamp-Technik aufgezeichnet werden kann.

1. Depolarisation: Wird das Schwellenpotential überschritten öffnen sich schlagartig die Natrium Kanäle und Na⁺-Ionen Strömen in das Zellinnere. Dadurch kommt es zum sog. Überschuss und das Zellinnere wird kurz positiv.
2. Repolarisation: Die Natrium Kanäle schließen sich und die Kalium Kanäle öffnen sich wodurch K⁺-Ionen vom Zellinneren nach außen diffundieren. Dadurch sinkt das Membranpotential wieder.
3. Hyperpolarisation: Hier wiederum schließen sich die Kalium Kanäle langsam und die Membranspannung sinkt sogar unter das Ruhepotential bis alle Kanäle wieder geschlossen sind.

Die Zeit, bis zu der wieder ein neues Aktionspotential erzeugt werden kann, nennt man Refraktärzeit und ist im Bereich von 2 ms [3].

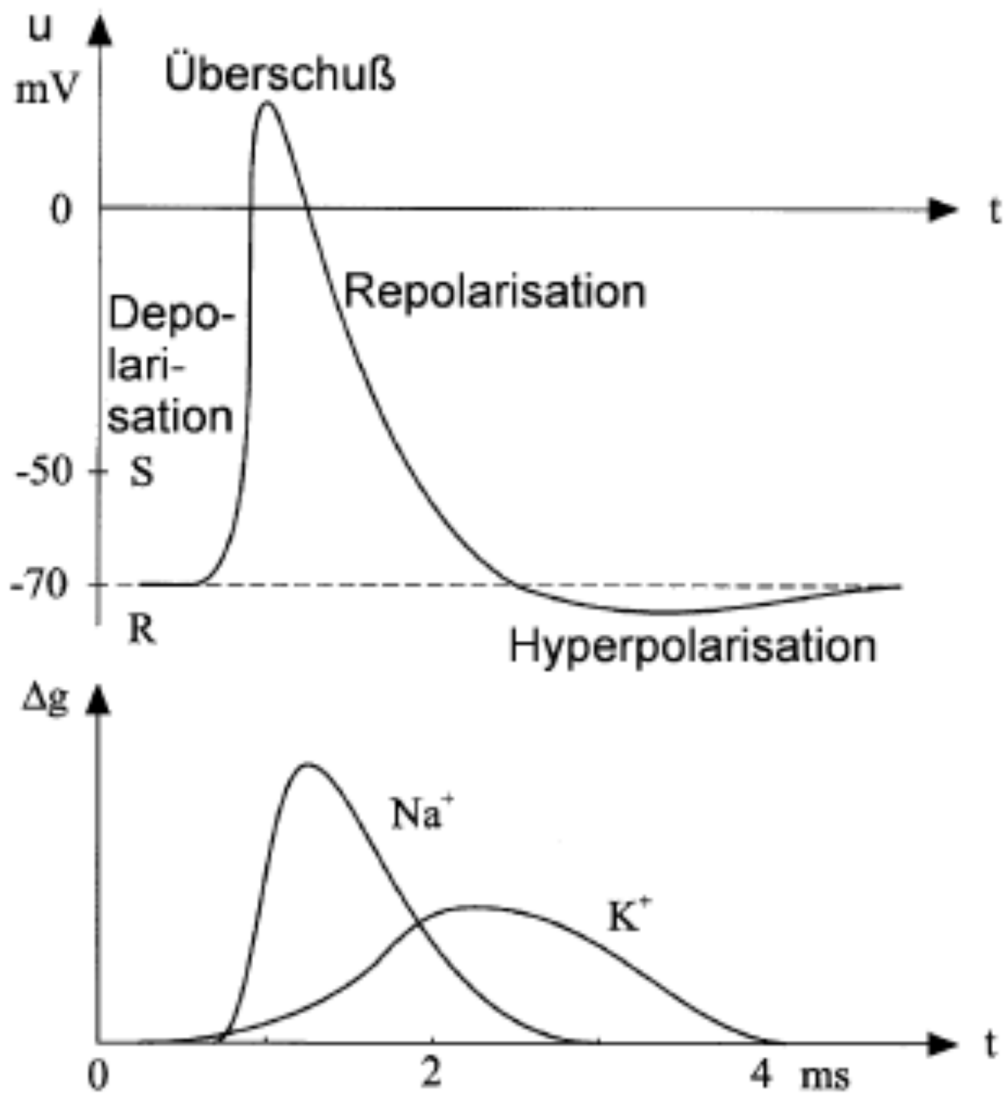


Abbildung 4: Zeitverlauf des typischen Aktionsimpulses (R Niveau der Ruhespannung, S Niveau der Schwelle) für ein rasches Neuron. Der Zeitverlauf erklärt sich mit zeitlich begrenzter Zunahme der Permeabilitäten nach H. Pfützner [3, S.168].

2.2 Mikrofluidik

Historisch betrachtet, war nach S. C. Terry et al. das erste mikrofluidische System, ein in den 1970er Jahren an der Stanford Universität entwickelter GC (Gas-Chromatograph). Durch gezieltes Einsetzen von auf Silizium basierender Lithographie und chemischem Ätzen konnten die Instrumente um 3 Größenordnungen verkleinert werden [6].

Nach J. C. McDonald et al. bilden heute mikrofluidische Systeme eine zentrale Rolle bei der Miniaturisierung von Prozessen in der Chemie, Biologie und Medizinanwendung. Dabei werden Flüssigkeiten bzw. Gase in Kanälen mit Abmessungen von 10-100 μm manipuliert. Damit diese Systeme erfolgreich sind, müssen sie gewisse Anforderungen, wie optische Eigenschaften, Oberflächenbeschaffenheit, Verarbeitung und Preis erfüllen. Neben Silizium und Glas kommen wegen der einfachen Verarbeitung auch Polymere zum Einsatz. Diese können durch Gießen in eine Form bzw. durch Prägen mit einem Stempel, anstatt durch Ätzen, verarbeitet werden. Nachteile weisen die Polymere hingegen bei der Kontrollierbarkeit der Oberflächenbeschaffenheit auf, wenn sie mit Chemikalien in Kontakt kommen. Generell vertragen sie sich nicht mit organischen Lösungsmitteln und hoher Temperatur [7].

Ein solches für biologische und wasserbasierende Anwendungen häufig eingesetztes Material ist PDMS (**polydimethylsiloxan**). Es ist transparent, ungiftig und menschliche Zellen können direkt darauf kultiviert werden. Weiter kann es reversibel verformt werden und lässt sich mit glatten Oberflächen (wie Glas) einfach verbinden, da hier van der Waals Kräfte wirken. Es lässt sich auch irreversibel durch kovalente Bindungen, mit Hilfe eines Plasmas in Luft, mit anderen Materialien einfach verbinden. Da es ein Elastomer ist, lässt es sich auch nach dem Aushärten, auch bei feinen Strukturen, einfach vom Master (Stempel oder Gießform) lösen ohne diesen oder sich selbst zu zerstören [7].

Ein Beispiel für die Erzeugung eines Masters und anschließendem Abdruck aus PDMS findet sich in Abbildung 5. Dabei wird zuerst die negative Struktur mit Hilfe eines Fotolacks in zwei Lithographie Schritten auf einen Silizium-Wafer aufgebracht (Abbildung 5 A-D). Danach wird ein Abdruck gemacht und das PDMS ausgehärtet. Im letzten Schritt wird das PDMS abgezogen, zusätzliche Reservoirs gebohrt und mit der Trägeroberfläche verbunden [8].

Eine ähnliche Struktur findet in Verbindung mit einem Elektroden-Array auch in der vorliegenden Arbeit, seine Anwendung.

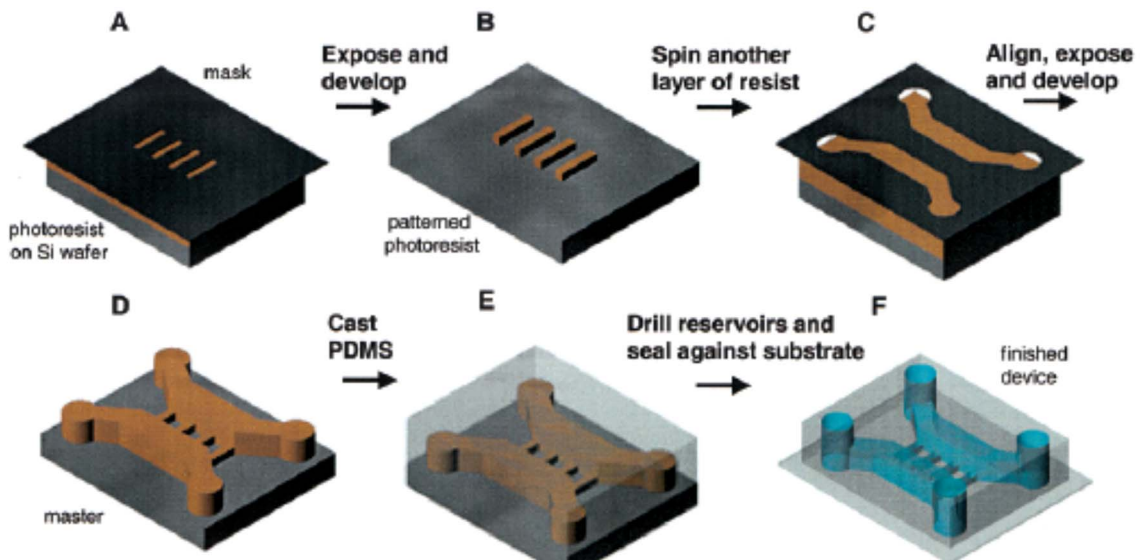


Abbildung 5: Schematische Darstellung des Herstellungsprozesses einer Neuronen Kammer aus PDMS [8, S.1552].

2.3 Mikroelektroden-Arrays

MEAs (Mikroelektroden-Arrays) und Mikrosonden haben sich weithin bei der Messung der neuronalen Aktivität, sowohl *in vitro* als auch *in vivo* durchgesetzt. Der entscheidende Vorteil liegt darin, Neuronenaktivität elektrisch an mehreren Stellen gleichzeitig aufzuzeichnen und auch gleichzeitig stimulieren zu können.

Im Laufe der Jahre wurden verschiedene Arten von MEAs entwickelt, welche sich nach M. E. J. Obien et al. durch

- die Signalwandlung (Multi-transistor Array, Microelectrode Array, Multielectrode Array, Micro-nail Array, Capacitive-coupled Array oder 3D MEA),
- den Träger (aktives Array, passives Array, Silicon Array oder CMOS Array),
- die Form (Needle-type probe, Polytrode, Neuro dish),
- die Elektrodendichte (HDMEA),
- oder die Anwendung (Implantable array, *in vivo* MEA, *in vitro* MEA) unterscheiden [9].

Es gibt eine Vielzahl an Fertigungstechniken für MEAs [10-12]. Entscheidend hierbei ist die richtige Wahl des Materials für Isolatoren, Leiter, Elektroden und des Trägermaterials. Jedes Material, welches in Kontakt mit Zellen kommt, muss auf seine biologische Verträglichkeit überprüft werden. Weiter wichtig ist auch, dass die Materialien über einen längeren Zeitraum hinweg ungiftig bleiben.

Nach M. E. J. Obien et al. detektieren im Gegensatz zur intrazellulären Aufnahme (z.B. patch-clamp), die Mikroelektroden, die Signale aus unterschiedlichen Quellen. Man spricht hier auch von extrazellulären Aktionspotentialen (EAP) [9].

Daher wird auch nicht die Membranspannung des Neurons gemessen, sondern die Änderung im extrazellulären Feld. Diese wird laut G. Buzsaki et al. durch den Ionenstrom des nächstliegenden Neurons und auch der anderen benachbarten Zellen verursacht [13].

Der Effekt des Transmembranstromes auf das elektrische Feld und das zu detektierende Potential auf einer Mikroelektrode hängt von der Größe und Distanz zur Messstelle ab. Nach D. A. Henze et al. können EAP dann aufgezeichnet werden, wenn der Abstand zwischen Elektrode und Quelle (Soma oder Initialsegment des Axons) im Bereich von 100 μm liegt [14].

Die Signalform von intrazellulären Aktionspotentialen (IAP) unterscheidet sich von EAP. In Abbildung 6 ist eine Gegenüberstellung von Pyramidenzellen, welche intra- und extrazellulär aufgezeichnet wurden, zu finden.

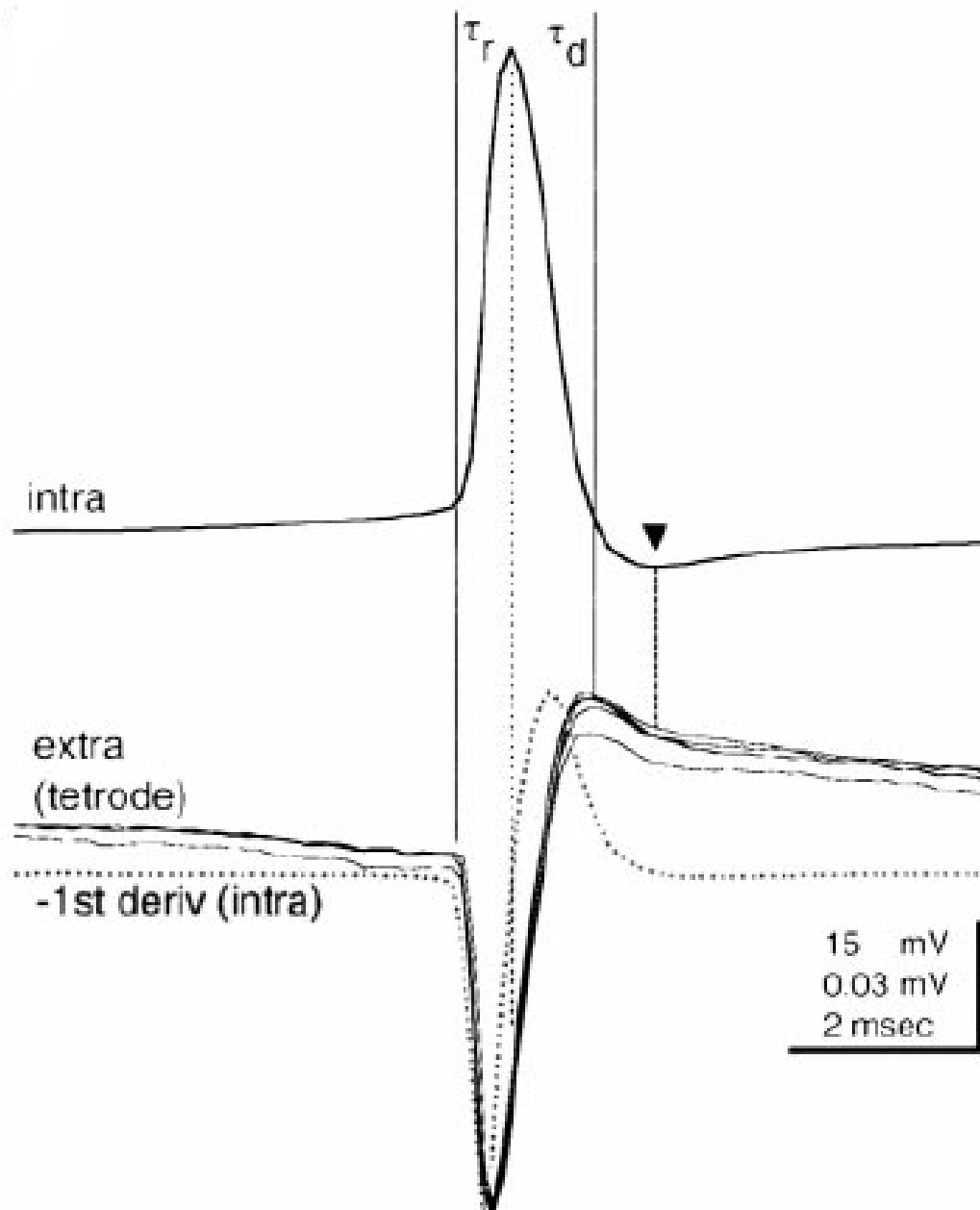


Abbildung 6: Gegenüberstellung von intra- und extrazellulären Aktionspotentialen von Pyramidenzellen aus dem dorsalen Hippocampus [14, S.392].

Mit T_r und T_d wurden hier die steigende und fallende Phase bezeichnet welche gut übereinstimmen. Vergleicht man hingegen die Amplituden so sieht man am Maßstab (15 mV (intra); 0,03 mV (extra)), dass diese sich stark unterscheiden. Dies zeigt weiter die größte Herausforderung für die Messung von EAP auf. Während IAP -Amplituden im Bereich von 100 mV haben, sind sie bei EAP nur im Bereich von 10-100 μ V und daher sehr anfällig gegenüber Störungen. Genauer wird dieses Schnittstelle zwischen Neuronen und Elektroden im nächsten Kapitel 2.3.1 behandelt.

2.3.1 Neuronen-Elektroden Schnittstelle

Bereits 1968 beschrieb und charakterisierte D. A. Robinson et al. [15] die Schnittstelle zwischen Neuronen und Mikroelektroden. Eine wichtige Voraussetzung hierbei ist, die Oberfläche der MEA als Isolator zu betrachten, damit man das Problem auf den Flüssigkeitsbereich und den Elektrodenbereich aufteilen kann. Diese Annahme kann dann getroffen werden, wenn die Eingangsimpedanz des Vorverstärkers über alle interessanten Frequenzen so hoch ist, dass keine Beeinflussung auf den Flüssigkeitsbereich und somit auch auf das Gewebe zu erwarten ist. In Abbildung 7 ist ein Modell für die Schnittstelle dargestellt wobei die Schere den Bereich der gedanklichen Trennung darstellt [15].

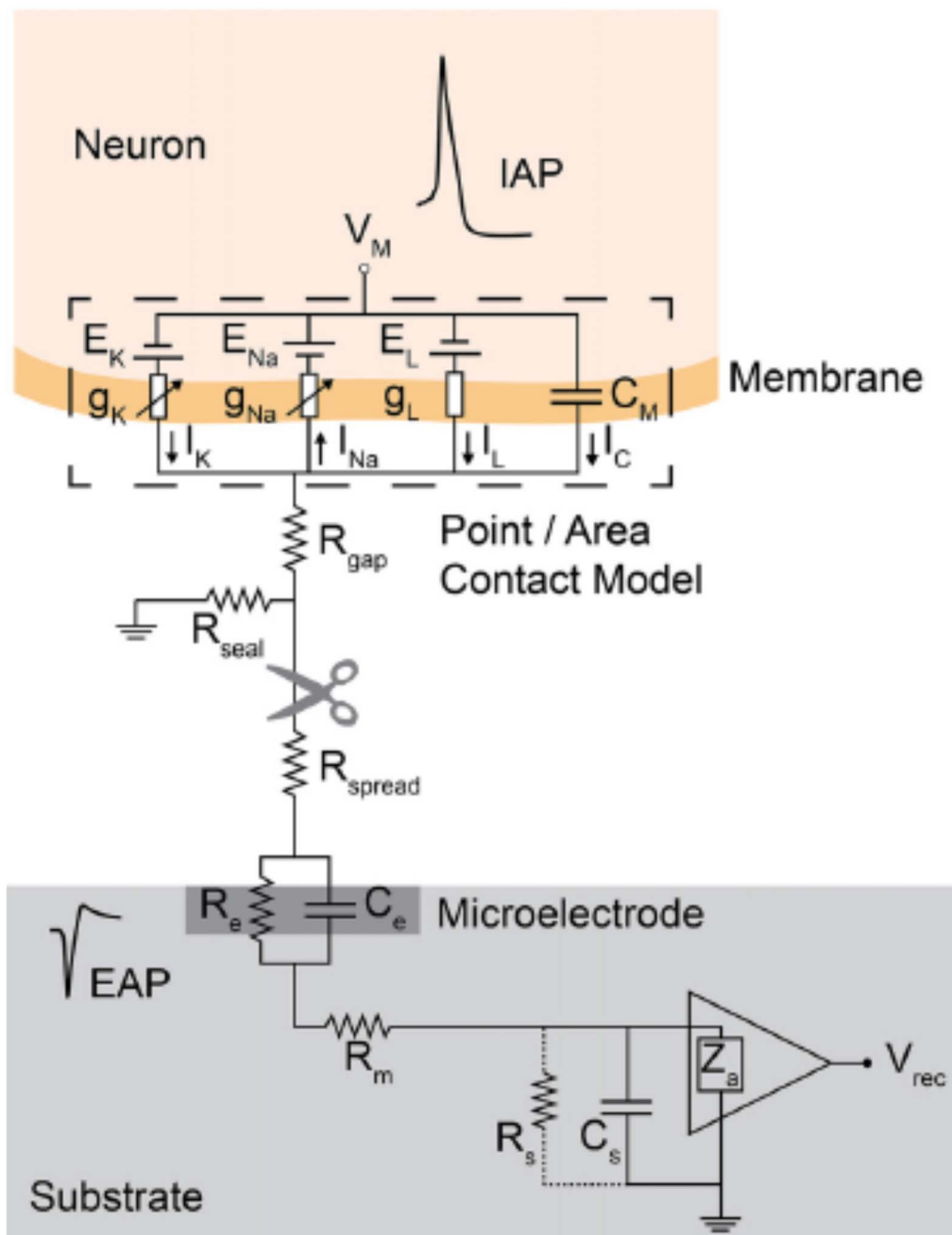


Abbildung 7: MEA Neuron-Elektroden Schnittstelle [9, S.13].

Die Zellmembran wird hier äquivalent dem Hodgkin-Huxley Model [16] des Tintenfischaxons dargestellt. Die spannungsgesteuerten Ionenkanäle (Kalium und Natrium) werden hier als nicht lineare Leitfähigkeit (g_k bzw. g_{Na}) und der Leckstrom über eine lineare Leitfähigkeit g_L dargestellt. C_M repräsentiert hingegen die Kapazität entlang der neuronalen Membran (Lipid Doppelschicht).

Im Flüssigkeitsbereich (Abbildung 7, oben) kann für einfache Geometrien unter der Voraussetzung eines homogenen Isotropen Mediums das Model einer Punktquelle angenommen werden. Damit ergibt sich laut Obien [9] Formel 3.

$$V_e = \frac{1}{2\pi\sigma} * \sum \frac{I_n}{r_n}$$

V_e	...	Potential an der Elektrode
σ	...	Leitfähigkeit
I_n	...	Punktstromquelle
r_n	...	Abstand Elektrode-Stromquelle

Formel 3: Elektrodenpotential in homogenen Isotropen Medium [17, S.2].

Für Elektroden, welche größer als eine ideale Punktelektrode sind, kann das Potential an verschiedenen Positionen auf der Oberfläche ermittelt und anschließend gemittelt werden. Je größer dabei die Elektrode ist, desto größer ist auch der sog. Mittelungseffekt (averaging effect) [18].

Anisotropie kann in obiger Formel auch berücksichtigt werden. Jedoch benötigen komplexere Geometrien, wie die von in vivo Proben oder Inhomogenen Medien, generell die Methode der finiten Elemente um das elektrische Feld und damit das Potential zu bestimmen. Die Orientierung und Distanz zwischen den neuronalen Quellen und der Messelektrode beeinflusst die Amplitude und Form des detektierten Signals. In Abbildung 8 sind die Äquipotentiallinien im Bereich eines Neurons dargestellt [9].

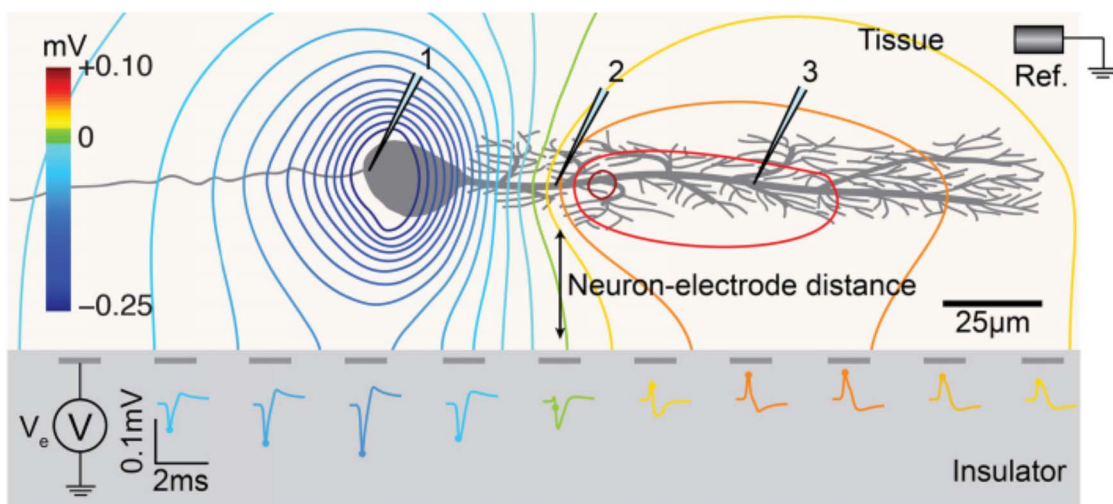


Abbildung 8: Äquipotentiallinien im Bereich eines Neurons [9, S.13]

Ausbreitung und Signalabnahme korrelieren dabei mit der Distanz. Daher ist es möglich, Anhand der Amplitude bei HDMEA mithilfe einer hohen räumlichen Auflösung, den Abstand ab zu schätzen [17].

Weiter, wie in Abbildung 8 unten dargestellt, kann auch auf den Bereich eines Neurons rückgeschlossen werden, z.B. wenn das Signal im Bereich des Somas durch eine hohe negative Spitze erkennbar ist, bzw. positive Spitzen im Bereich von Dendriten vorkommen.

Das gleiche Konzept kann dazu verwendet werden, um die Membranströme, bei gegebener Geometrie eines aufgezeichneten Signals, zu berechnen [19-22].

Im Elektrodenbereich (Abbildung 7, unten) wird das Signal durch die Elektroden-Elektrolyt Schnittstelle bestimmt. Repräsentiert wird diese Schnittstelle (siehe Abbildung 9) mithilfe zweier Impedanzen Z_e' (effektive Elektrodenimpedanz) und Z_a' (effektive Eingangsimpedanz). Als Eingangssignal wiederum dient das zuvor besprochene Potential V_e .

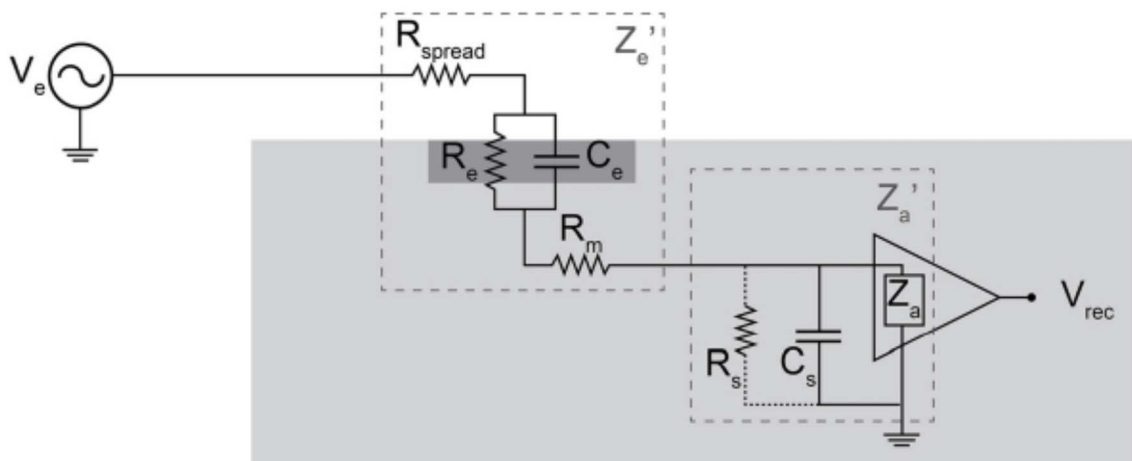


Abbildung 9: Ersatzschaltbild der Elektroden- und Eingangsimpedanz [9, S.13].

Die effektive Elektrodenimpedanz Z_e' setzt sich aus folgenden Anteilen zusammen:

- Dem linearen Anteil R_{spread} , welcher die Ausbreitung des Stroms von der Elektrode zum Elektrolyten berücksichtigt. Sie wird durch die Elektrodengeometrie und die Leitfähigkeit des Elektrolyten bestimmt.
- Dem komplexen Anteil aus der Parallelschaltung von R_e und C_e . Diese bilden ein vereinfachtes Model für die elektrische Doppelschicht zwischen Elektrode und Elektrolyt.
- R_M hingegen berücksichtigt den metallenen Anteil der Mikroelektrode.

Die effektive Eingangsimpedanz Z_a' setzt sich wiederum aus dem sog. Shunt-Anteil, welcher aus R_s und C_s sowie der Eingangsimpedanz Z_a des Vorverstärkers besteht, zusammen. Der Widerstand R_s kann in der Regel vernachlässigt werden, jedoch

reduziert der kapazitive Anteil C_s , besonders bei hohen Frequenzen, die Eingangsimpedanz. Die Eingangsimpedanz Z_a des Verstärkers soll nach D. A. Robinson möglichst hoch sein ($>10\text{ M}\Omega$ bei 1 kHz) um keinen Einfluss auf das Signal auszuüben [15].

C_s ist die Summe der Kapazitäten, welche sich aus dem Stecker, den Leitungen und den Elektroden zusammensetzend ergeben, und hat somit den größten Einfluss auf die Eingangsimpedanz.

Das Verhältnis zwischen Z_e' (hauptsächliche C_e) und Z_a' ist wichtig. Falls die Elektrodenimpedanz niedrig genug ist, reduziert sich der Einfluss der Kapazität C_s [15, 23].

Nach U. Frey et al. benötigen HDMEA kleine Elektroden um eine möglichst hohe räumliche Auflösung zu erzielen. Daher ist der kapazitive Anteil der Elektrode selbst gering. Um den kapazitiven Shunt-Anteil gering zu halten wird oft eine monolithische Integration (nur ein Substrat) gemacht. Frey schätzt die Kapazität für HDMEA mit 0,5 pF ab [24].

Für passive MEA (keine aktiven Elemente auf dem Substrat) werden nach C. D. James et al. [25] hingegen Werte, je nach Leitungsbreiten und Isolationsdicke von 60-100 pF gemessen.

Wenn nach N. K. Logothetis et al. [26] eine hohe Genauigkeit trotz hoher Shunt-Kapazität C_s erzielt werden soll, muss diese Kapazität kompensiert werden. Solche Kompensationsschaltungen werden auch bei patch-clamp und Impedanz-Messung des Gewebes verwendet [26].

2.3.2 Störungsquellen der Messkette

Entscheidend für die Messkette ist, wie Störungen eingekoppelt werden und wie dies den Signalrauschabstand (Signal to Noise Ratio, SNR) der aufgezeichneten Daten beeinflusst. Der SNR ist die Schlüsselspezifikation für das Verstärkerdesign, unabhängig von der tatsächlichen Verstärkung [27].

Man muss sich hier überlegen, wo Störungen eingekoppelt werden, damit die Auswirkungen auf den SNR abgeschätzt werden können. In Abbildung 10 ist eine typische Aufzeichnungskette samt Störquellen zu sehen. Diese kann in drei Gruppen unterteilt werden.

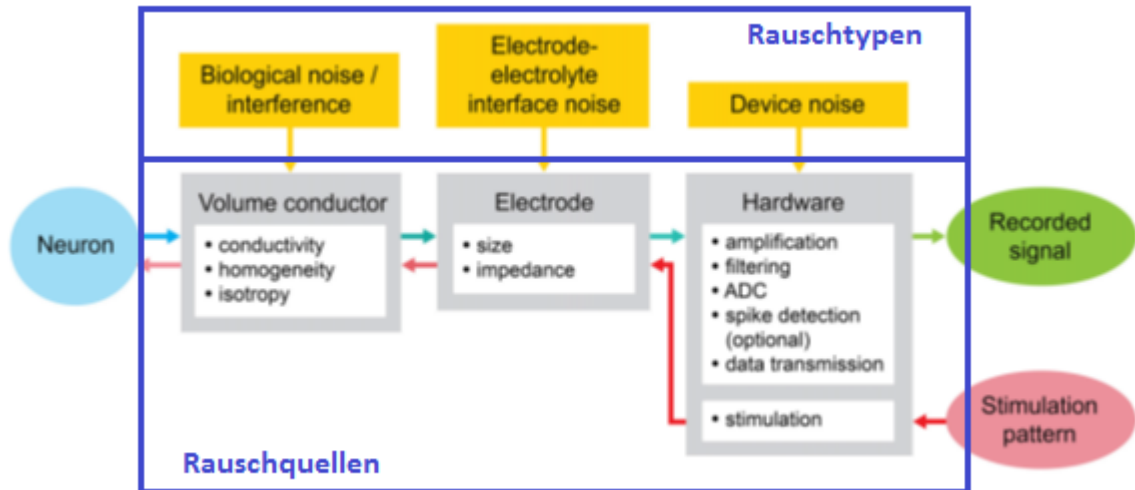


Abbildung 10: MEA Stimulations- und Aufzeichnungskette mit Rauschtypen und Rauschquellen nach M. E. J. Obien [9, S.11].

1. Biologische Störungen: Hier handelt es sich um die Hauptquelle von Störungen welche durch benachbarte Zellen, Aktionspotentiale entfernter Zellen, aber auch synaptisches Rauschen durch die stochastische Natur der synaptischen Übertragung entsteht. Derzeit gibt es einige Modelle [28-32] welche durch Simulation unkorrelierter sog. „single-unit spiking activities“ oder Untersuchungen von „multi-compartmental“ Modellen die Störungen berechnen. Mit solchen Modellen kann zwar das biologische Rauschen mit Experimenten repliziert werden, jedoch ist es möglich, dass der Zelltyp, die Zellgröße und die Morphologie zusammen mit der Aktivität die Form des Hintergrundrauschens beeinflussen. Für die Analyse von Signalen wird daher das lokale Feldpotential (LFP) als biologisches Rauschen betrachtet und gefiltert [9].
2. Elektrodenrauschen: Die Schnittstelle zwischen dem flüssigen Medium und der metallenen Elektrode fügt eine weitere Störung hinzu. Die durch niedrige Frequenzen (z.B. unter 10 Hz) generierten Störungen haben geringe Relevanz, da diese mit $1/f$ bzw. $1/f^2$ abnehmen [33, 34]. Weitaus wichtiger sind die Frequenzanteile darüber, welche hauptsächlich durch thermisches Rauschen (Widerstandsrauschen, siehe Formel 4) verursacht werden [35, 36]. Eine weitere Quelle ist die Netzversorgung. Sie liegt zwischen 50 und 60 Hz und wird auf der Leitung zwischen Mikroelektrode und Verstärkereingang eingekoppelt. Daher ist der Widerstand dieser Leitung zu minimieren, dies ist gleichzeitig eine wichtige Anforderung an das Design [37]. Eine geeignete Erdung und Schirmung kann diese Einkopplungen weiter reduzieren.

$$\frac{v_n}{\sqrt{\Delta f}} = \sqrt{4 * k * T * Re(Z)}$$

Formel 4: Thermische Rauschdichte
[36, S.1].

v_n	...	Spannung
Δf	...	Bandbreite
k	...	Boltzmann-Konstante ($k=1,380648 \cdot 10^{-23} \text{ J/K}$)
T	...	Temperatur in K
$Re(Z)$...	Realanteil des komplexen Widerstandes

3. Verstärkerrauschen: Schlussendlich kommt noch ein Rauschen durch die Verstärkung und Digitalisierung (Quantisierungsrauschen) hinzu.

Damit diese Rauschquellen minimal gehalten werden können, ist auf einen geeigneten Messaufbau zu achten. Im nächsten Kapitel 2.4 Design eines Leiterplattenlayouts wird dies beschrieben.

2.4 Design eines Leiterplattenlayouts

Beim Design eines PCB (Printed Circuit Board) gibt es ein paar Regeln auf die man achten sollte. Diese möchte ich hier kurz anführen [38].

- Jede Leiterbahn so kurz wie möglich halten, da jeder Leiterzug wie eine Antenne wirkt. Spitze Winkel über 45° vermeiden.
- Die Leiterbahnstärke kann man grob mit 0,35 mm pro Ampere in der Außenlage abschätzen. Innenlagen können nur ein Viertel des Stromes einer Außenlage mit selber Dicke führen.
- Digitale und analoge Signale getrennt platzieren und die digitale und analoge Masse nur in einem Punkt (Sternpunkt des PI-Filters) verbinden. Massepolynom für jede freie Fläche verwenden.
- Bedrahtete Bauelemente wie Kondensatoren als Durchkontaktierung nutzen. Keine Durchkontaktierung am SMD-Pad, da das Flussmittel dort durchläuft.
- Jedes aktive Bauelement bekommt einen eigenen Keramik Kondensator mit mindestens 100 nF an dessen Versorgung.
- Vermeidung von sog. „buried und blind vias“, da diese den Fertigungspreis sprengen. Darunter versteht man Durchkontaktierungen welche nur Innenlagen, bzw. eine Außenlage mit einer Innenlage, verbindet.

Um ein Design rasch zu fertigen, ist es sinnvoll, gleiche Schaltungsteile in Module aufzuteilen. Dadurch müssen diese nur einmal geroutet werden. Bei der Layouterstellung geht man in der Regel folgendermaßen vor [39].

- Definieren der Umriss
- Befestigungspunkte und Steckverbindungen platzieren
- Zusammengehörige Bauteile möglichst nahe positionieren
- Kritische Signale wie Elektrodenbahnen routen
- Stromversorgungen der ICs legen und danach den Rest
- Masseflächen (Polynome) füllen

3 Umsetzung des Leiterplattenlayouts für den vorliegenden Messaufbau

In diesem Teil werden die verschiedenen Werkzeuge, welche für die Entwicklung des Messaufbaues verwendet wurden, beschrieben. Zusätzlich wurde ein Handbuch [40] erstellt, in welchem alle Schritte zur Durchführung einer Messung erklärt werden. Dieses wurde im Zuge einer Projektarbeit von Edvinas Chaleckas auf Vollständigkeit und Durchführbarkeit geprüft. Nähere Details zur Inbetriebnahme der Messeinrichtung sind daher dem Benutzerhandbuch [40] zu entnehmen.

Im Kapitel 4 Auswertung wird detailliert auf den Aufbau und diverse Programmblöcke, welche für die Umsetzung notwendig waren, eingegangen.

3.1 Software

In diesem Kapitel werden alle Softwarepakete beschrieben, welche für die Programmierung und Visualisierung notwendig sind.

3.1.1 EAGLE

Die von der Firma Cadsoft entwickelte Software EAGLE (**E**infach **A**nwendbarer **G**rafischer **L**ayout **E**ditor) ist ein leistungsstarker und intuitiv erlernbarer Leiterplattendesigner. EAGLE stellt neben dem Schaltplaneditor und Boardeditor auch eine große Bibliothek an Bauteilsymbolen und Footprints zur Verfügung. Es können auch Bauteilsymbole auf einfache Art und Weise selbst gezeichnet werden. Da mein Layout auf Grund von Schirmung und Trennung von digitalen und analogen Signaleinheiten einen 6-fach Layer erforderlich machte wurde eine Studentenversion angeschafft. Ein weiterer großer Vorteil liegt darin, dass alle Leiterplattenhersteller Eagle-Daten verarbeiten können und daher keine Gerber-Dateien selbst erzeugt werden müssen. Diese stellen einem auch sog. DRUs (Design Rules) zur Verfügung. EAGLE überprüft, ob diese Regeln eingehalten werden und das Leiterplattenlayout so produziert werden kann.

Es wird auch ein Autorouter zur Verfügung gestellt, mit diesem wurde jedoch nur ein mäßiger Erfolg erzielt. Da unsere Leiterplatte automatisiert bestückt wurde, musste hierzu eine Bestückungsliste erzeugt werden, welche die Positionen der einzelnen Bauteile beinhaltet.

Die diversen Leiterplatten wurden bei der Firma Eurocircuits produziert bzw. von der Firma Anton Paar ShapeTec GmbH bestückt. (Siehe 6.2, 6.3)

3.1.2 LTSpice

LTSpice ist ein kostenloses Programm der Firma Linear Technology mit welchem auf recht einfache Weise analoge, digitale und gemischte elektrische Schaltungen simuliert werden können. Mittlerweile gibt es auch eine direkte Schnittstelle zu EAGLE, wodurch es möglich ist, simulierte Schaltungen direkt in einen Schaltplan zur Layouterstellung überzuführen.

SPICE (**S**imulation **P**rogram with **I**ntegrated **C**ircuit **E**mphasis) wurde in den 1970er-Jahren an der University of California in Berkeley entwickelt [38].

Der Quellcode wird heute in etlichen Ablegern wie auch LTSpice verwendet. Die Simulation gestattet dabei das Gleichspannungsverhalten, Zeitverhalten wie auch Wechspannungsverhalten zu analysieren, um seine elektrische Schaltung zu optimieren.

Dabei werden nach M. Engelhardt [41] drei numerische Methoden für die Simulation verwendet:

1. Newtoniteration: zur Lösungsfindung von nicht linearen Elementen
2. Schwach bzw. dünn besetzte Matrix zur Reduktion einer großen Matrix auf den Adressbereich eines praktischen Computers
3. Implizite Integration von Differentialgleichungen, welche als Reaktanz entstehen

Dadurch wird ermöglicht, dass in wenigen Minuten eine Schaltung simuliert werden kann und, dass das Ergebnis schnell nach jeder Anpassung zur Verfügung steht.

Für unsere Anwendung wurde jede Verstärkerstufe anfangs einzeln simuliert und optimiert. Schlussendlich wurden alle Filter und Verstärker kombiniert (siehe 6.5 Model des Vorverstärkers) und ein Bodediagramm aufgezeichnet (siehe 6.6 Bodediagramm des Vorverstärkers). Dieses wurde dann mit dem tatsächlichen Frequenzgang verglichen.

3.1.3 VHDL

VHDL (**V**ery **H**igh Speed **I**ntegrated **C**ircuit **H**ardware **D**escription **L**anguage) ist eine Programmiersprache, in welcher in erster Linie digitale Schaltungen simuliert, entworfen und synthetisiert werden können. VHDL wurde erstmals 1987 von IEEE standardisiert und ist mittlerweile der Industriestandard, wenn es darum geht, elektronische Systemmodelle zu erzeugen und zu dokumentieren [42].

Besonders von Bedeutung ist dies bei der Erstellung von Benchmarks für die Entwicklung eines ASIC (**A**pplication-**S**pecific **I**ntegrated **C**ircuit). Dadurch können

in der Halbleiterindustrie Fehler gefunden werden, bevor noch ein einziger Chip gefertigt wurde.

VHDL kommt auch bei sog. FPGAs (**F**ield **P**rogrammable **G**ate **A**rray) sowie bei unserer Anwendung zum Einsatz. Wobei hier eine Bit-Datei synthetisiert, wird mit welcher der FPGA programmiert wird.

Als Programmieroberfläche wurde die ISE Design Suit in Version 14.7 von Xilinx verwendet. Diese stellt für alle Xilinx FPGAs und CPLDs (**C**omplex **P**rogrammable **L**ogic **D**evice) eine virtuelle Umgebung dar. Zur Simulation und Überprüfung des Designs wurde das im ISE Design Suit enthaltene ISim verwendet.

Das gesamte in dieser Arbeit entwickelte VHDL Projekt wurde online unter [43] abgelegt.

3.1.4 MATLAB

MATLAB (matrix laboratory) ist eine sehr verbreitete Software zur Darstellung und Analyse von großen Datenmengen und wurde in der Version R2013a (8.1.0.604) verwendet.

Mittels MATLAB kann relativ einfach eine graphische Darstellung erreicht werden. Weiters zeichnet dieses Programm sich durch eine einfache Programmierung und auch breite Einsetzbarkeit aus.

Das gesamte in dieser Arbeit entwickelt MATLAB Projekt wurde online unter [44] abgelegt.

3.2 Signalgenerator

Als Referenzsignal für Test und Kalibrierung wurde von der Firma Multichannel Systems der Signalgenerator 60MEA-SG verwendet. Dieser hat dieselben Abmessungen wie unser Multielektroden-Array und liefert je nach Einstellung unterschiedliche neuronale Signale.

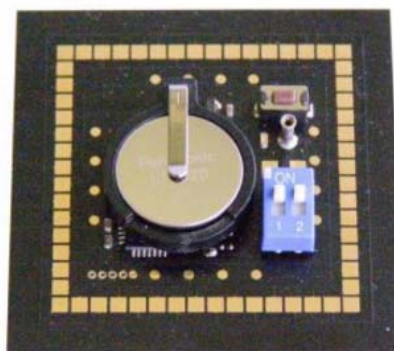


Abbildung 11: Signalgenerator von Multichannel Systems, 60MEA-SG [45].

4 Auswertung / Ergebnisse

In folgenden Kapiteln werden der in dieser Arbeit eingesetzte Messaufbau und die Funktionen der einzelnen Komponenten beschrieben. Ergebnisse von Messversuchen finden sich anschließend unter Kapitel 4.6 Signalaufzeichnung wieder.

4.1 Analoge Signalverarbeitung

In den folgenden Abschnitten werden die verwendeten analogen Schaltungen beschrieben, welche ich zur Aufbereitung der Nervensignale verwendet habe. Die Gesamtverstärkung und Filtercharakteristik des Analogteiles sind im Anhang unter 6.6 Bodediagramm des Vorverstärkers dokumentiert.

4.1.1 Der Multiplexer

Um mehrere Funktionen mithilfe eines Messaufbaus zu realisieren, benötigt man einen analogen Schalter (Multiplexer). Dadurch ist es möglich neben dem Aufzeichnen von Nervensignalen, die Impedanz beliebiger Mikroelektroden zueinander zu bestimmen und auch ein Stimulationssignal anzulegen.

Die größte Herausforderung an den Multiplexer kommt von der Signalmessung. Da hier das Aktionspotential extrazellulär an den Elektroden wirkt und daher auch nur Amplituden von $10\mu\text{V}$ bis $300\mu\text{V}$ anstehen. Damit der Multiplexer möglichst wenige Störungen einkoppelt, muss dieser eine geringe Ladungsinjektion und geringe Leckströme aufweisen.

Für unseren Messaufbau wurde daher ein 4-Kanal Multiplexer (ADG604) mit einer Ladungsinjektion von lediglich 1pC und einem Leckstrom von nur 100pA gewählt.

4.1.2 Der Operationsverstärker

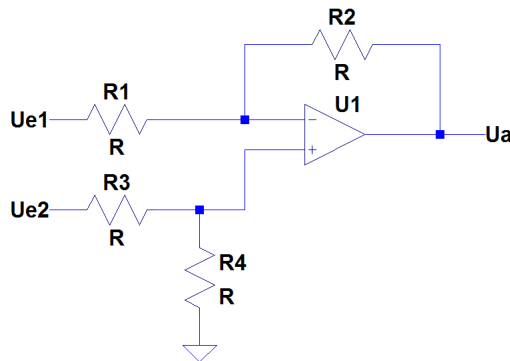
Der Operationsverstärker wurde in den 1940er Jahren entwickelt, als eine spezielle Art von Verstärker, welcher durch eine angemessene Auswahl von externen Komponenten viele mathematische Operationen durchführen kann [46].

Eine einfache Schaltung ist hier der Differenzverstärker, welcher im nächsten Abschnitt näher beschrieben wird.

4.1.3 Der Differenzverstärker

Der Differenzverstärker (Subtrahierverstärker) wird zur Differenzbildung von zwei Signalen und gleichzeitiger Verstärkung dieser Differenz verwendet. Wenn alle

Widerstände den gleichen Wert besitzen, ergibt sich ein Subtrahierer ohne Verstärkung (siehe Formel 5).



$$U_a = \left(1 + \frac{R_2}{R_1}\right) * \left(\frac{R_4}{R_3 + R_4}\right) * U_{e2} - \frac{R_2}{R_1} * U_{e1}$$

Abbildung 12: Ersatzschaltbild eines Differenzverstärkers.

Formel 5: Berechnung der Ausgangsspannung eines Differenzverstärkers.

Die Nachteile des Differenzverstärkers fast N. Srivastava et al. [46] folgend zusammen:

- Die Gleichstromunterdrückung der Spannung am invertierenden und nicht-invertierenden Eingang hängt stark von den externen Widerständen ab. Gibt es hier eine geringe Abweichung, kommt es zu einer kleinen CMRR (Gleichtaktunterdrückung).
- Die Verstärkung der Schaltung kann nicht einfach eingestellt werden, es müssen mindestens zwei Widerstände angepasst werden. Es ist fast unmöglich das Verhältnis dieser Widerstände genau abzustimmen.
- Die Impedanz der Eingänge ist endlich. Sodass die Spannungsquelle der Signale von zwei gleichen und fast idealen Quellen stammen müssen.

Daher kommt ein Differenzverstärker nicht als erste Verstärkerstufe in Frage.

4.1.4 Instrumentierverstärker

Als erste Verstärkerstufe wird meist ein Instrumentierverstärker verwendet. Dieser zeichnet sich durch sehr hohe Gleichtaktunterdrückung, sehr hohe Eingangsimpedanz und geringem DC Offset bei niedrigem Störungspegel aus. Der für unsere Anwendung verwendete Instrumentierverstärker (AD8222) basiert auf einer klassischen drei Operationsverstärker-Architektur (siehe Abbildung 13).

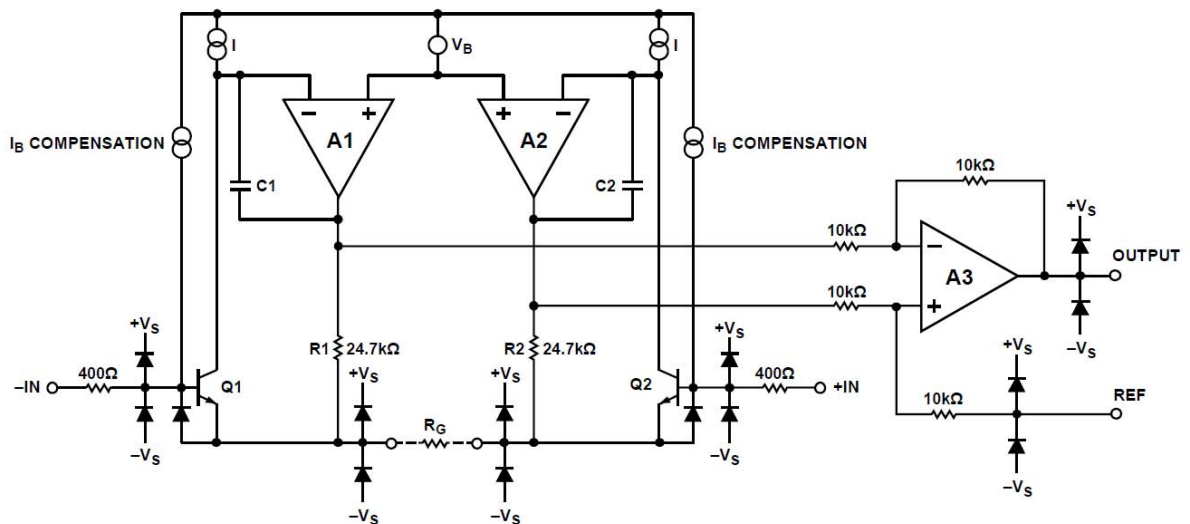


Abbildung 13: Vereinfachtes Ersatzschaltbild des AD8222 Instrumentierverstärkers [47, S.15].

Durch Anpassung des Widerstandes R_G kann die Verstärkung mit nur einem Widerstand eingestellt werden (siehe Formel 6).

$$R_G = \frac{49,9 \text{ k}\Omega}{G - 1}$$

Formel 6: Einstellung der Verstärkung des Instrumentierverstärkers [47, S.15].

Fügt man zum Widerstand noch einen Kondensator in Serie hinzu erhält man eine zusätzliche Hochpass Charakteristik 1.Ordnung. Dieser kann zur Unterdrückung von Netzstörungen verwendet werden. Der Eingang für die Referenzierung muss auf einen geeigneten Spannungspegel gelegt werden. Bei der Verstärkung von sehr kleinen Signalen ist es notwendig ein differenzielles Signal für die weiteren Verstärkerstufen zu erhalten, um sich gegenüber Störungen mit Massebezug zu entkoppeln. Dazu wird der Refferenzeingang gleichzeitig als zweites Signal für die Differenzspannung verwendet, indem zwischen dem Ausgang des Instrumentierverstärkers und dem Refferenzeingang ein Spannungsteiler samt Invertierverstärker platziert wird (siehe Abbildung 14).

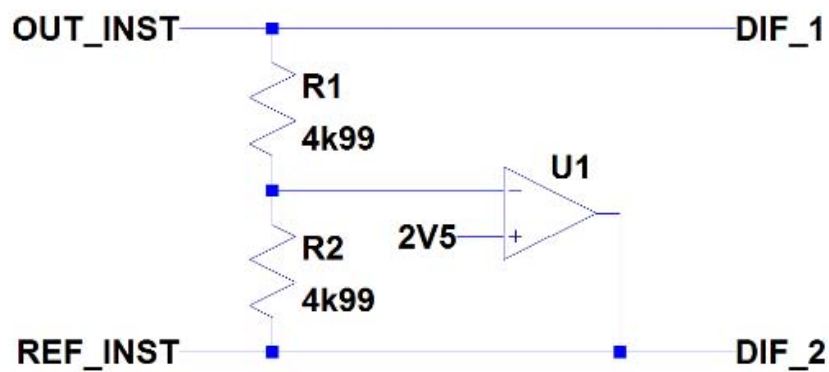


Abbildung 14: Erzeugung des Differenzsignales.

Im nächsten Schritt der analogen Signalverarbeitung ist eine Filterung und eine weitere Verstärkung sinnvoll, bevor das Signal einem ADC zugeführt wird. In den nächsten Kapiteln wird daher die Filterung näher betrachtet.

4.2 Das passive Filter

Als passive Filter werden jene Filter verstanden, welche ohne eine Verstärkung aufgebaut sind.

Dies führt jedoch dazu, dass Kapazitäts- und Induktions- Werte sehr groß werden können und auch Spulenverluste spürbar werden. Kombiniert man eine Verstärkerstufe und ein passives Filter, erhält man ein aktives Filter, welches im nächsten Kapitel behandelt wird [48].

4.3 Das aktive Filter

Da Instrumentierverstärker bekanntlich bandbegrenzt sind, müssen die dadurch entstehenden Fehler durch die Filterung berücksichtigt werden, um eine genaue Signalverarbeitung zu ermöglichen. Daher werden hier Tiefpassfilter verwendet um die Bandbreite auf den interessanten Frequenzbereich zu begrenzen. Um die Genauigkeit zu erhalten, muss das Filter geprüft werden und je nach Anwendung eine bestimmte Charakteristik gewählt werden. Besonders die Butterworth, Bessel und Tschebyscheff Filtercharakteristiken sind hier nützlich [48].

Ein ideales Filter (siehe Abbildung 15) ist physikalisch nicht realisierbar, weil ein Filter durch das Verhältnis von Polynomen repräsentiert wird und daher auch keine scharfen Filtergrenzen realisiert werden können.

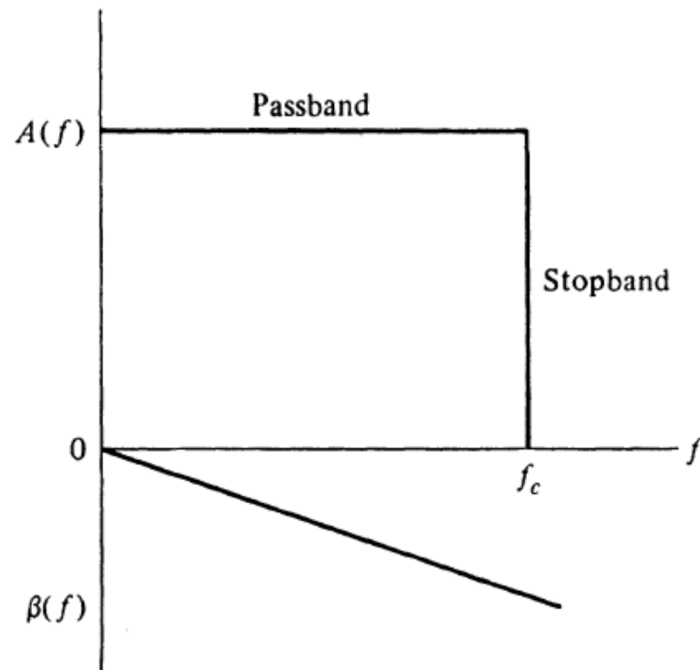


Abbildung 15: Ideales Tiefpassfilter [48, S.2].

Je höher die Ordnung eines Filters gewählt wird, desto stärker wird das Signal im Sperrbereich gedämpft. Jedoch macht eine Dämpfung nur bis zu einer abzuschätzenden Ordnung Sinn, da ansonsten Bauteiltoleranzen, Güte und thermisches Rauschen eine zu hohe Ordnung nicht rechtfertigen und das Signal auch im Durchlassbereich nichtlineares Verhalten aufweisen wird [48].

Fügt man in die Filterstruktur eine Mitkopplung, hinzu erhält man eine Übertragungsfunktion ohne komplexe Nullstellen. Diese Art von Filter werden Sallen-Key Filter bezeichnet und im nächsten Kapitel behandelt.

4.3.1 Das Sallen-Key Filter

Bereits 1955 veröffentlichten Sallen und Key vom MIT, eine Reihe von Netzwerken für die Realisierung verschiedener Filteranwendungen [49].

Das Sallen-Key Filter weist geringe Verstärkung auf und kann komplexe Strukturen durch Rückkopplungen erzielen und dadurch auf Spulen verzichten. Es verwendet lediglich Widerstände, Kondensatoren und Operationsverstärker und ist daher ideal sowohl für diskrete, als auch integrierte Filter. Sallen-Key Filter weisen immer eine Ordnung 2 auf. Benötigt man eine höhere Ordnung, werden mehrere Filterstufen hintereinander geschaltet.

Solch ein Filter wird gerne als Aliasing-Filter vor einen ADC geschaltet. Ein Beispiel für ein Sallen-Key Filter wird in Abbildung 16 gezeigt. Dieses wird auch als Filter in meinem Messaufbau verwendet.

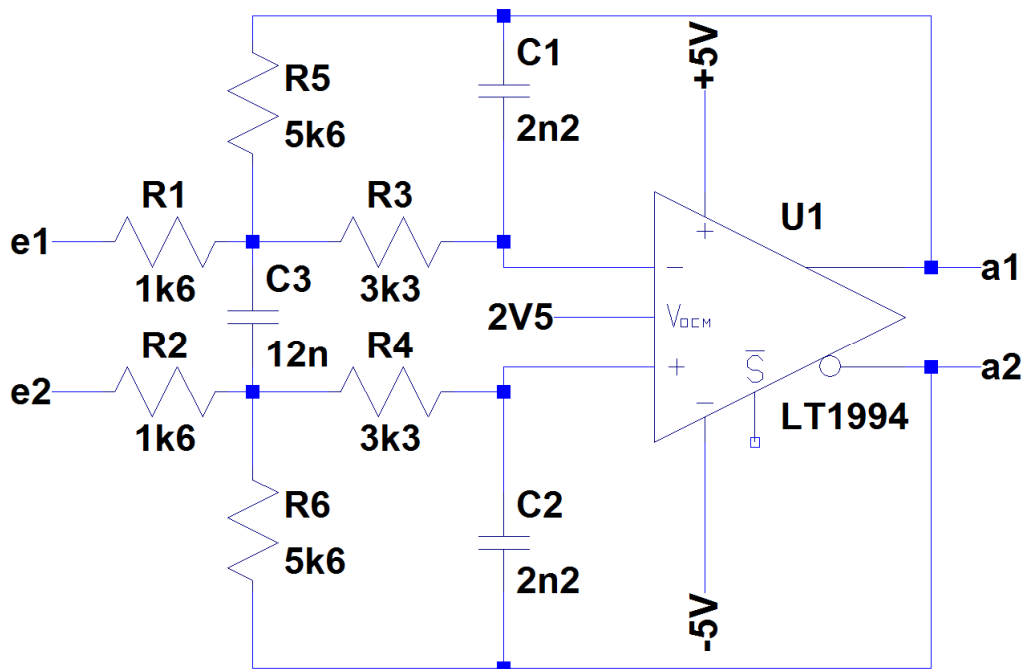


Abbildung 16: Schaltbild des für die vorliegende Arbeit entwickelten differentieller Sallen-Key TP-Filter 2.Ordnung.

4.4 Hardware

Der Messaufbau besteht aus drei Hauptkomponenten welche in einer Kette miteinander agieren (siehe Abbildung 17).

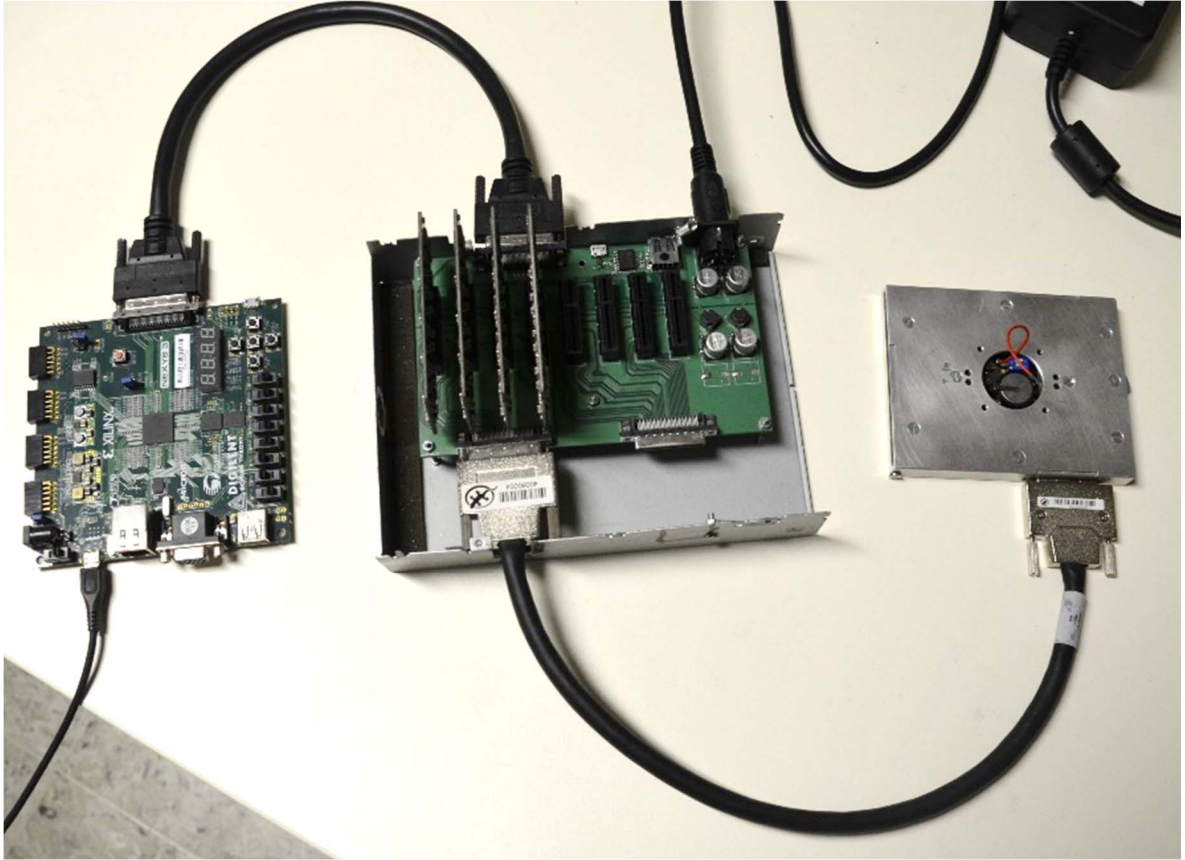


Abbildung 17: Hardwareaufbau (Abgebildet von links: FPGA Board von Digilent, entwickeltes Motherboard mit Vorverstärkern, gefertigte Trägerplatine).

Zur Visualisierung und Analyse der Signale wird ein Computer mit USB 2.0 Schnittstelle benötigt. Dieser wird mit einem FPGA-Board (siehe 4.4.1 FPGA Board) und dieses wiederum mit dem Motherboard (siehe 4.4.2.1 Motherboard) und dem Chipträger (siehe 4.4.3 Biochipträger) verbunden. Auf dem Motherboard werden die Vorverstärker (siehe 4.4.2.2 Vorverstärker) kontaktiert.

4.4.1 FPGA Board

Als erstes Modul, welches mit dem PC verbunden wird, agiert das FPGA-Board. An diesem werden verarbeitete Signale aufbereitet und weitergereicht.

Dieses FPGA-Board dient als Schnittstelle zwischen den diversen Bus-Systemen (SPI, I²C, GPIO) und als zentrale Steuereinheit. In dieser Arbeit wurde von Digilent das Nexys 3 Board mit einem Spartan 6 FPGA von Xilinx verwendet (siehe Abbildung 18).

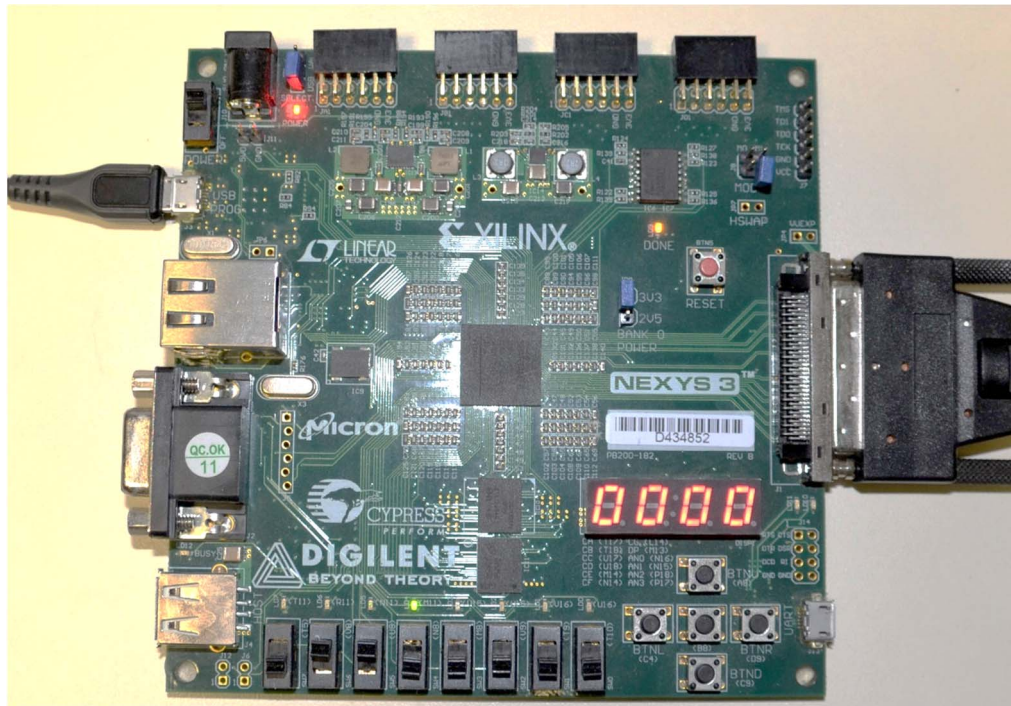


Abbildung 18: FPGA Board (Nexys 3 mit Spartan 6 FPGA).

Dieses wird über USB 2.0 (siehe Abbildung 18 links) versorgt, programmiert und gesteuert. Zusätzlich gibt es eine 68 polige VHDCI Schnittstelle (siehe Abbildung 18 rechts) welche in Tabelle 2 beschrieben wird. Die 7-segment Anzeige wurde zur Visualisierung des Programmstatus verwendet. Am Board befinden sich noch 8 Schalter (sog. slide switch) welche zur Einstellung der Verstärkung verwendet wurden. Die restliche Peripherie wird nicht verwendet.

Als Programmiersprache wurde VHDL (siehe 3.1.3 VHDL) verwendet. Programmiert wird der FPGA entweder mit der Bit-Datei über das kostenlose Programmierwerkzeug Adept bzw. werden auch Bibliotheken für C++ kostenlos zur Verfügung gestellt. Diese Bibliotheken ermöglichen es eine Stapeldatei (*.xsvf) welche zuvor mittels iMPACT (enthalten in der ISE Design Suit) aus dem Bit-Strom erzeugt werden, in einem Unterprogramm zur Programmierung des FPGAs auszuführen.

Zur vereinfachten Darstellung und Datenanalyse wurde MATLAB (siehe 3.1.4 MATLAB) verwendet.

Schnittstellenbeschreibung:

PIN	Name	Beschreibung		PIN	Name	Beschreibung
1	SI_ADC7	SPI Iput ADC Nr. 7		35	DREADY7	SPI DataReady 7
2	GNDD	Masse Digital (Schirmung)		36	GNDD	Masse Digital (Schirmung)
3	SO_ADC7	SPI output ADC Nr. 7		37	SO_ADC5	SPI output ADC Nr. 5
4	DREADY4	SPI DataReady 4		38	SI_ADC5	SPI Iput ADC Nr. 5
5	GNDD	Masse Digital (Schirmung)		39	GNDD	Masse Digital (Schirmung)
6	SI_ADC4	SPI Iput ADC Nr. 4		40	DREADY5	SPI DataReady 5
7	SO_ADC4	SPI output ADC Nr. 4		41	SO_ADC6	SPI output ADC Nr. 6
8	GNDD	Masse Digital (Schirmung)		42	GNDD	Masse Digital (Schirmung)
9	DREADY1	SPI DataReady 1		43	SI_ADC6	SPI Iput ADC Nr. 6
10	SI_ADC1	SPI Iput ADC Nr. 1		44	DREADY6	SPI DataReady 6
11	GNDD	Masse Digital (Schirmung)		45	GNDD	Masse Digital (Schirmung)
12	SO_ADC1	SPI output ADC Nr. 1		46	SO_ADC	SPI output ADC Nr. 0
13	SO_CS_MUX	SPI Chipselect Multiplexer		47	SI_ADC	SPI Iput ADC Nr. 0
14	GNDD	Masse Digital (Schirmung)		48	GNDD	Masse Digital (Schirmung)
15	SCK_MUX_FPGA	SPI Systemclock Multiplexer		49	DREADY	SPI DataReady 0
16	VCC	3V3 Versorgung		50	VCC	3V3 Versorgung
17	+5VDD	5V Versorgung digital		51	+5VDD	5V Versorgung digital
18	+5VDD	5V Versorgung digital		52	+5VDD	5V Versorgung digital
19	VCC	3V3 Versorgung		53	VCC	3V3 Versorgung
20	SCK_ADC_FPGA	SPI Systemclock ADCs		54	SCK_DAC_FPGA	SPI Systemclock DACs
21	GNDD	Masse Digital (Schirmung)		55	GNDD	Masse Digital (Schirmung)
22	CS_ADC	SPI Chipselect ADC		56	SO_ADC3	SPI output ADC Nr. 3
23	SI_CS_MUX	SPI Chipselect Multiplexer		57	SDO_DACLAST	SPI output DACs
24	GNDD	Masse Digital (Schirmung)		58	GNDD	Masse Digital (Schirmung)
25	DREADY2	SPI DataReady 2		59	SI_ADC3	SPI Iput ADC Nr. 3
26	SI_ADC2	SPI Iput ADC Nr. 2		60	SYNC_DAC	Synchronistaion DACs
27	GNDD	Masse Digital (Schirmung)		61	GNDD	Masse Digital (Schirmung)
28	SO_ADC2	SPI output ADC Nr. 2		62	SDI_DAC	SPI input DACs
29	CS_MUX	Chipselect Multiplexer		63	DREADY3	SPI DataReady 3
30	GNDD	Masse Digital (Schirmung)		64	GNDD	Masse Digital (Schirmung)
31	SI_MUX	SPI Input Multiplexer		65	MCLK_IMP	I ² C Clock Impedanzmessung
32	SO_MUX	SPI Output Multiplexer		66	SCL_IMP	I ² C SCL Impedanzmessung
33	GNDD	Masse Digital (Schirmung)		67	GNDD	Masse Digital (Schirmung)
34	RESET	Reset ADCs		68	SDA_IMP	I ² C SDA Impedanzmessung

Tabelle 2: Zuordnung der 68 poligen VHDCI-Schnittstelle am FPGA- und Mother-Board.

Funktionsbeschreibung:

Um einen Überblick über die diversen Funktionen zu geben, werden die einzelnen Programmblöcke über Schaltsymbole dargestellt und die Eingangs- und Ausgangssignale grob beschrieben.

Zur Darstellung ist folgendes anzumerken:

- Eingangssignale befinden sich auf der linken und Ausgangssignale auf der rechten Seite des Blocksymbols.
- Wenn neben einem Signal eine Klammer z.B.: (7:0) steht, dann beschreibt dies, dass es sich um ein 8 Bit breites Signal handelt.

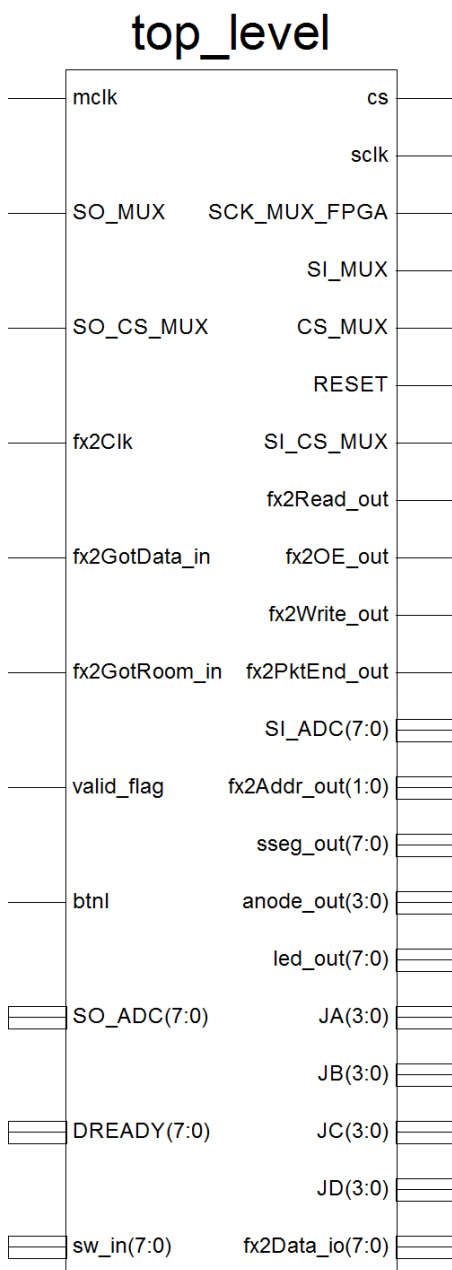


Abbildung 19: VHDL Block: top_level:

Die oberste Ebene, das sog. top_level, welches in Abbildung 19 VHDL Block: top_level: dargestellt ist, dient zur virtuellen Verdrahtung aller Signale mit den einzelnen Blöcken. Diese Ebene verbindet zusätzlich die Peripherie am FPGA-Board, die USB-Schnittstelle zum PC und die VHDCI-Schnittstelle (siehe

Tabelle 2 Zuordnung der 68 poligen VHDCI-Schnittstelle am FPGA- und Mother-Board). Zusätzlich wurde hier auch die Sequenz (wann und wie die einzelnen Blöcke abgearbeitet werden) programmiert.

Signalbeschreibung des top_level:

-- 100 MHz Signal vom Quarz des FPGA: mclk

-- SPI Signale für Multiplexer und ADCs: cs, sclk, SI_ADC, SO_ADC, DREADY, SCK_MUX_FPGA, SI_MUX, SO_MUX, CS_MUX, RESET, SO_CS_MUX, SI_CS_MUX

-- USB FX2 Schnittstelle: fx2Clk, fx2Addr_out, fx2Data_io, fx2Read_out, fx2OE_out,

fx2GotData_in, fx2Write_out,
fx2GotRoom_in, fx2PktEnd_out

-- Peripherie am FPGA-Board:
sseg_out, anode_out, led_out, sw_in,
valid_flag, btnI, JA, JB, JC, JD

comm_fpga_fx2

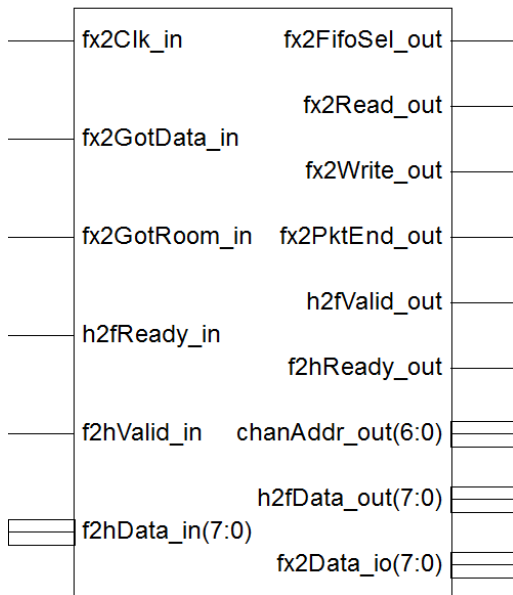


Abbildung 20: VHDL Block: comm_fpga_fx2:

Der Block comm_fpga_fx2 (siehe Abbildung 20 VHDL Block: comm_fpga_fx2:) übernimmt die Kommunikation für die USB 2.0 Schnittstelle. Hierfür sitzt ein FX2 Asic am FPGA-Board. Dem Block wird mitgeteilt, wann Daten zur Übertragung verfügbar sind bzw. ob Daten empfangen werden können. Dies hängt jeweils davon ab, ob im Speicher gerade gültige Werte vorhanden sind, oder ob dieser bereits leer ist.

seven_seg

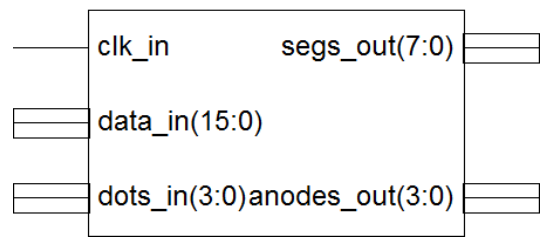


Abbildung 21: VHDL Block: seven_seg:

Der VHDL-Block seven_seg (siehe Abbildung 21 VHDL Block: seven_seg:) übernimmt die Ansteuerung der 7-segment Anzeige zur Darstellung des Übertragungsverkehrs der USB-Schnittstelle.

PLL

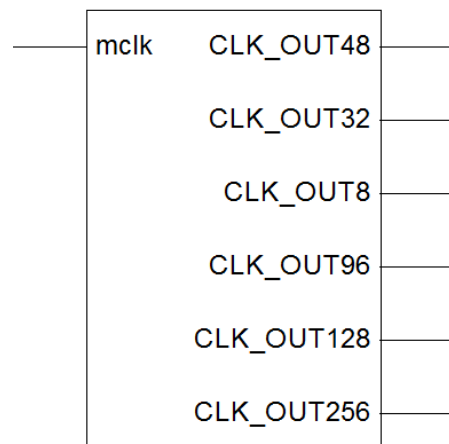


Abbildung 22: VHDL Block: PLL:

Der Block PLL (Phase Locked Loop, siehe Abbildung 22 VHDL Block: PLL:) erzeugt aus einem 100 MHz Signal vom Quarz 6 verschiedene Signale mit unterschiedlichen Frequenzen.

Dies ist notwendig, da die einzelnen ASICs und Signal Buse mit verschiedenen Frequenzen arbeiten.

Bei diesem Block handelt es sich um einen sog. ip-core welcher von der ISE

Design Suit kostenlos zur Verfügung gestellt wird. Dieser wird über den IP-CORE Generator & Architecture Wizard konfiguriert und generiert.

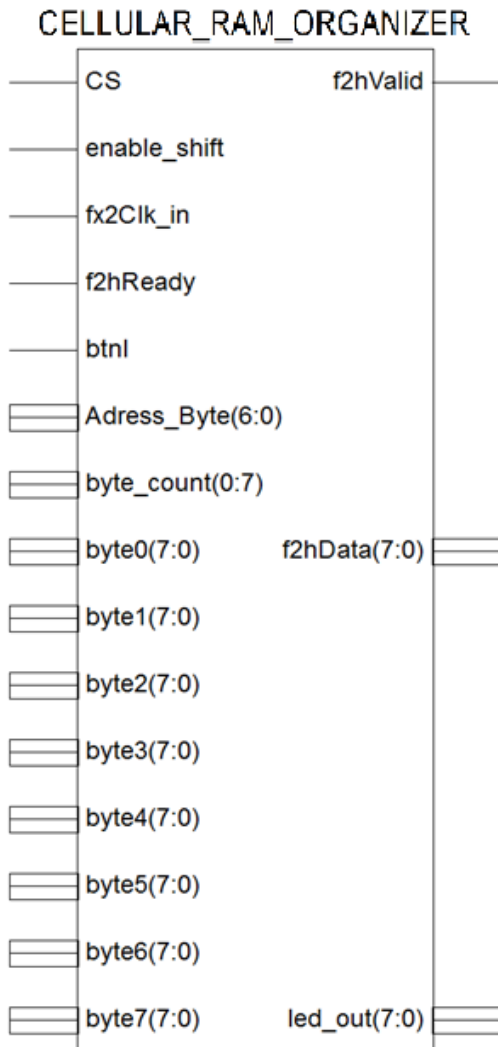


Abbildung 23: VHDL Block: CELLULAR_RAM_ORGANIZER:

Im Softwareblock `cellular_ram_organizer` (siehe Abbildung 23 VHDL Block: CELLULAR_RAM_ORGANIZER:) wird die Speicherverwaltung realisiert. In diesem Block wurde ein RAM-Block integriert, welcher 1 Byte breite Signale in einem 15 Bit langen Adressbereich speichern kann.

Dadurch wurden 32 kByte Speicher im FPGA reserviert.

Um zusätzlich erkennen zu können ob gerade Daten empfangen bzw. geschickt werden, wurde hier auch die 7-Segment Anzeige angesprochen. Diese diente lediglich bei der Entwicklung der Software.

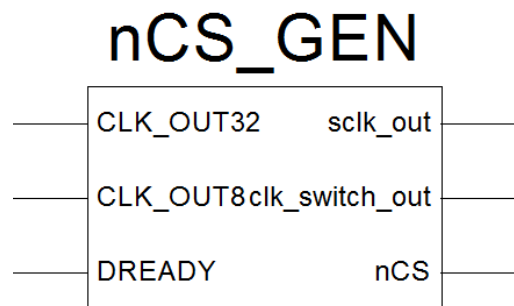


Abbildung 24: VHDL Block: nCS_GEN:

Der Software-Block `nCS_Gen` (siehe Abbildung 24 VHDL Block: nCS_GEN:) erzeugt aus zwei Frequenzsignalen und dem Data Ready Signal des ADCs den Systemclock und das invertierte Chipselect Signal. Dadurch wird die Zeit für die Übertragung bestimmt. Hierbei ist auf ein genaues Einhalten der ADC-Spezifikationen zu achten.

initial_the_code

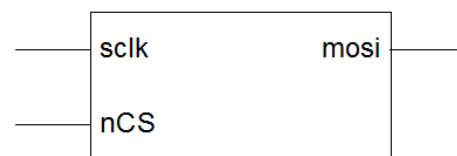


Abbildung 25: VHDL Block: initial_the_code

Mit dem VHDL-Block `initial_the_code` (siehe Abbildung 25 VHDL Block: initial_the_code) werden die ADCs konfiguriert und initialisiert. Dies muss in einer Sequenz erfolgen, da diese

ansonsten nicht funktional sind. Zusätzlich wird über diesen Block auch die Referenzspannung des ADCs, die Verstärkung und die Abtastrate eingestellt.

Je nach Anforderung kann somit eine Abtastrate von bis zu 32 kSP/s eingestellt werden. Als Referenzspannung am ADC kann 4 bzw. 2,4 V eingestellt werden. Zusätzlich verfügt der ADC über eine programmierbare Verstärkung, dadurch kann das Messsignal noch einmal um einen maximalen Faktor von 12 verstärkt werden.

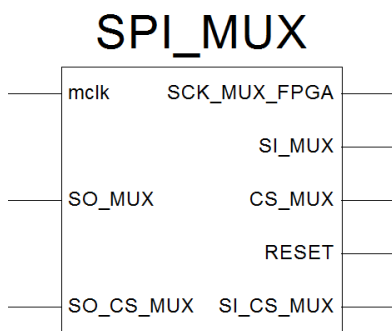


Abbildung 26: VHDL Block: SPI_MUX

Mit dem Block `spi_mux` (siehe Abbildung 26 VHDL Block: SPI_MUX) werden die Multiplexer über SPI

Da jede Vorverstärkereinheit über 16 Messkanäle verfügt, die verwendete ADC-Type jedoch lediglich über 8 Kanäle, wurden je Vorverstärkereinheit zwei ADCs in einer sog. „daisy-chain“ konfiguriert. Dadurch können beliebig viele ADCs in Serie geschaltet werden. Limitiert wird das System jedoch über die gewünschte Abtastrate und Systemtaktfrequenz, da sich alle ADCs in einer solchen Kette die SPI Leitungen teilen.

angesprochen. Da für das Messen der Signale die Multiplexer sich im Default-Modus befinden, wurde dieser Block deaktiviert. Lediglich für die Impedanzmessung und Stimulation ist dieser Block relevant.

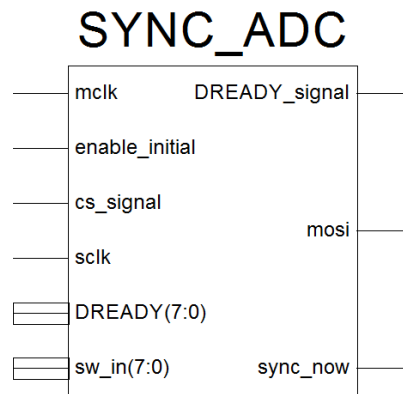


Abbildung 27: VHDL Block: SYNC_ADC

Der VHDL-Block `sync_adc` (siehe Abbildung 27 VHDL Block: SYNC_ADC) dient der synchronen Datenübertragung. Um dies zu ermöglichen, müssen alle ADCs aufsynchronisiert werden. Dies wurde folgendermaßen umgesetzt, indem auf alle ADCs gewartet wird, bis diese Daten zur Verfügung haben, und diese dann gleichzeitig abgerufen werden können.

4.4.2 Motherboard mit Vorverstärkern

Das Motherboard mit den Vorverstärkern hat die Aufgabe die neuronalen Signale, welche über den Chipträger (siehe 4.4.3 Biochipträger) und die Messleitung übertragen werden, analog zu verstärken, zu filtern, digital zu wandeln und dem FPGA-Board (siehe 4.4.1 FPGA Board) die dadurch erzeugten Daten zur Verfügung zu stellen.

Dieses Modul besteht aus dem Motherboard (siehe 4.4.2.1 Motherboard) auf dem bis zu 8 Vorverstärker (siehe 4.4.2.2 Vorverstärker) eingesteckt werden können.

4.4.2.1 Motherboard

Im Rahmen dieser Arbeit wurde ein Motherboard (siehe Abbildung 28) entwickelt in welches die Vorverstärker mittels PCIe-Sockel kontaktiert werden. Je nach gewünschter Anzahl von Messkanälen ist die Anzahl an Vorverstärkern zu wählen. Getestet wurde unser Aufbau mit 60 Kanälen (4 Vorverstärker).

Die Trägerplatine wurde mit einem pi-Filter (siehe Abbildung 28 rote Box) versehen welches die Versorgung auf einen analogen und digitalen Teil aufteilt. Dieses Filter wurde wiederum als Tiefpass mit einer Grenzfrequenz von 4,7 kHz ausgelegt um etwaige Störungen vom Schaltnetzteil (64 kHz) zu kompensieren.

Das Layout (4-lagig) wurde mit EAGLE (siehe 3.1.1) erzeugt und findet sich im Anhang (siehe 6.2 Leiterplattenaufbau der Trägerplatine) wieder. Der Schaltplan und das Layout findet sich online unter [50].

Im Layout der Trägerplatine wurde auf eine strikte Trennung von analogen (grüne Box) und digitalen (gelbe Box) Signalen geachtet. Alle Signalleitungen und Versorgungen wurden auf diese Weise getrennt, um Einkopplungen vom digitalen auf den analogen Teil zu verhindern. Verbunden werden diese Bereiche lediglich über einen Massesternpunkt beim pi-Filter. Dieses Konzept wurde auch im Vorverstärker (siehe Abbildung 30 Fotografie) weiterverfolgt.

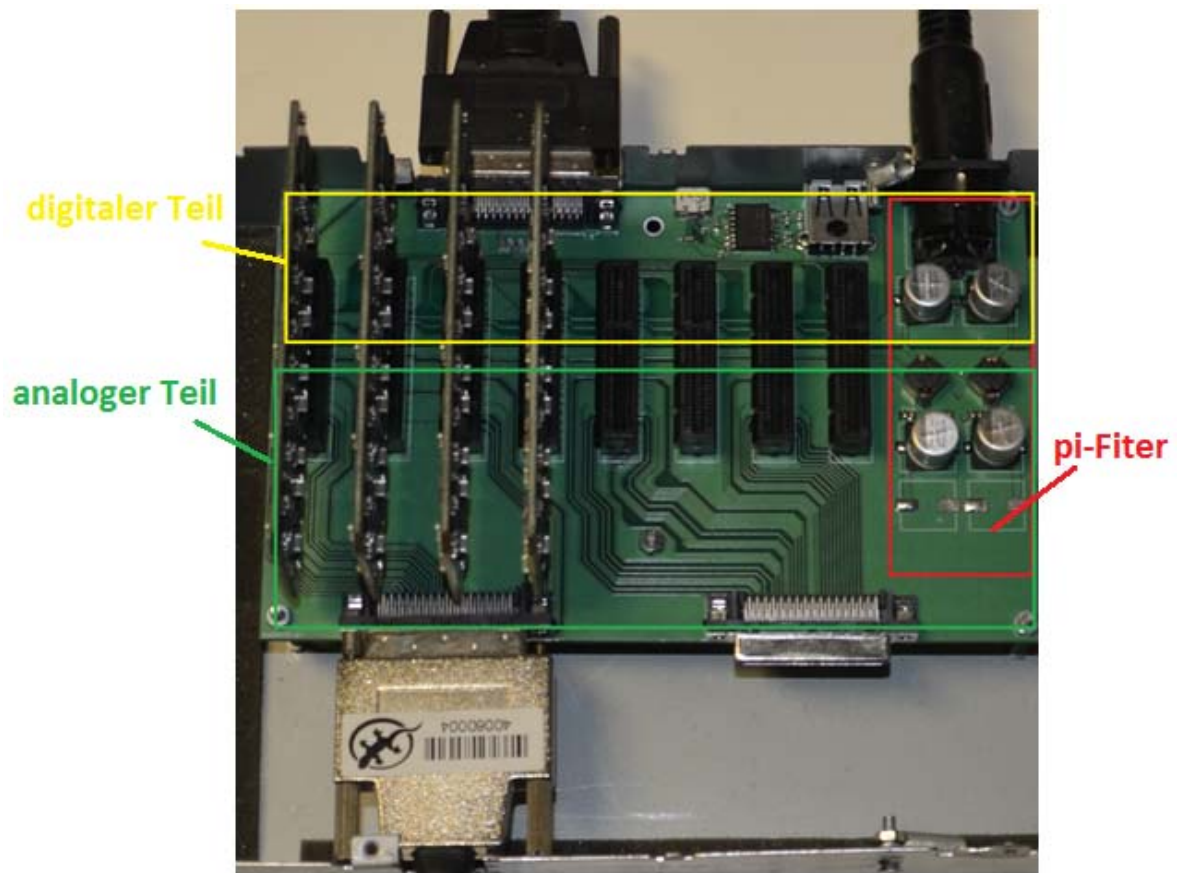


Abbildung 28: Photographie des im Rahmen dieser Arbeit entwickelten Motherboards (eingezeichnet sind die Bereiche des digitalen und analogen Teiles sowie das pi-Filters).

Zusätzlich wurde eine Impedanz Messung auf der Motherboard Unterseite vorgehalten und eine USB-Schnittstelle samt galvanischer Trennung zur Chipheizung implementiert.

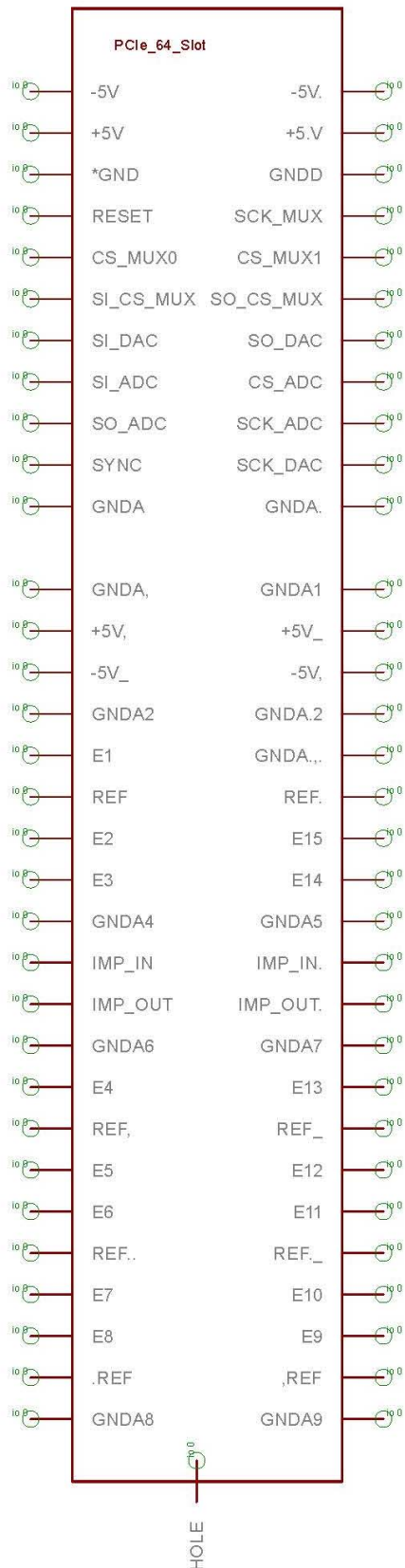


Abbildung 29: PCIe Schnittstelle eines Vorverstärkers.

Beschreibung der Schnittstellen:

Zur Kommunikation mit dem FPGA Board wird die 68-polige VHDCI Schnittstelle, welche im Kapitel 4.4.1 FPGA Board unter Tabelle 2 beschrieben wurde, verwendet.

Versorgt wird das Motherboard über einen 5-poligen DIN Stecker mit einem speziell für die Medizinelektronik entwickelten Netzteil, welches die Norm EN61000 erfüllt. Das Motherboard versorgt alle weiteren Vorverstärker.

Um die Vorverstärker zu kontaktieren wurde achtmal ein 64-poliger PCIe-Sockel verwendet. Diese wurden jeweils wie in Abbildung 29: PCIe Schnittstelle eines Vorverstärkers konfektioniert.

Dabei wurde der obere (digitale) Teil für die Kommunikation verwendet und der untere (analoge) Teil für die Messung der Nervensignale.

4.4.2.2 Vorverstärker

Funktionsbeschreibung:

Der Vorverstärker (siehe Abbildung 30: Fotografie) misst jeden Kanal gegen die Referenzelektroden, verstärkt, filtert und wandelt ihn in ein digitales Signal um.

Dies wurde mit einem Instrumentierverstärker samt Hochpass 1.Ordnung und einem nachgeschalteten Sallenkey Tiefpass 2.Ordnung realisiert (siehe 4.3.1 Das Sallen-Key Filter).

Jeder Vorverstärker kann 15 Kanäle verstärken. Jedem Kanal wird wiederum ein Multiplexer vorgeschaltet, welcher es ermöglicht, zwischen Signalaufzeichnung, Impedanz Messung und Stimulation umzuschalten. Dies einzelnen Multiplexer werden über einen GPIO-Line-Driver angesteuert, welcher via SPI-Bus angesprochen wird. Auf ein gutes Massekonzept und die Trennung von digitalen und analogen Signalen wurde besonderer Wert gelegt.

Der Analogteil hat eine Gesamtverstärkung von 1000. Die Eingangsimpedanz liegt bei 100 G Ω und lediglich 2 pF und wird durch den Instrumentierverstärker (AD8222) bestimmt.

Der Hochpass 1.Ordnung wurde auf 68 Hz bzw. der Tiefpass 2.Ordnung auf 4 kHz eingestellt. Der ADC (ADS1298) kann mit maximal 32 kHz Abtastrate eingestellt werden. Um jedoch die zu verarbeitende Datenmenge zu reduzieren wurden aktuell 16 kHz eingestellt. Selbst bei einer Abtastrate von 8 kHz wäre das Abtasttheorem nach wie vor erfüllt und Aliasing-Effekte wären erst darunter zu erwarten. Die Auflösung des ADCs liegt theoretisch bei 24 Bit. Davon werden jedoch nur die obersten 16 Bit ausgewertet, da die restlichen 8 Bit im Rauschen untergehen.

Zusätzlich kann der ADC über die SPI-Schnittstelle mit 2,4 V bzw. 4 V Referenzspannung konfiguriert werden. Zusätzlich bietet der ADC auch noch die Möglichkeit das Signal erneut bis zu einem Faktor von 12 zu verstärken. Dadurch ergeben sich je nach Konfiguration eine Amplitude zwischen +/- 200 μ V bis +/- 4 mV. Diese Amplituden können über sog. slide-switches am FPGA-Board eingestellt werden. Nähere Details hierzu sind dem Handbuch [40] zu entnehmen.

Designbeschreibung:

Die Trennung von analogen und digitalen Signalen ist wie in Abbildung 30 in einen grünen Bereich für die analogen und einen gelben Bereich für die digitalen Signale unterteilt. Erreicht wird dies indem man jeweils ein eigenes Massepolynom für die digitalen und analogen Signale zeichnet und diese räumlich voneinander trennt. Der detaillierte Schaltplan findet sich im Anhang 6.3 Schaltplan des Vorverstärkers

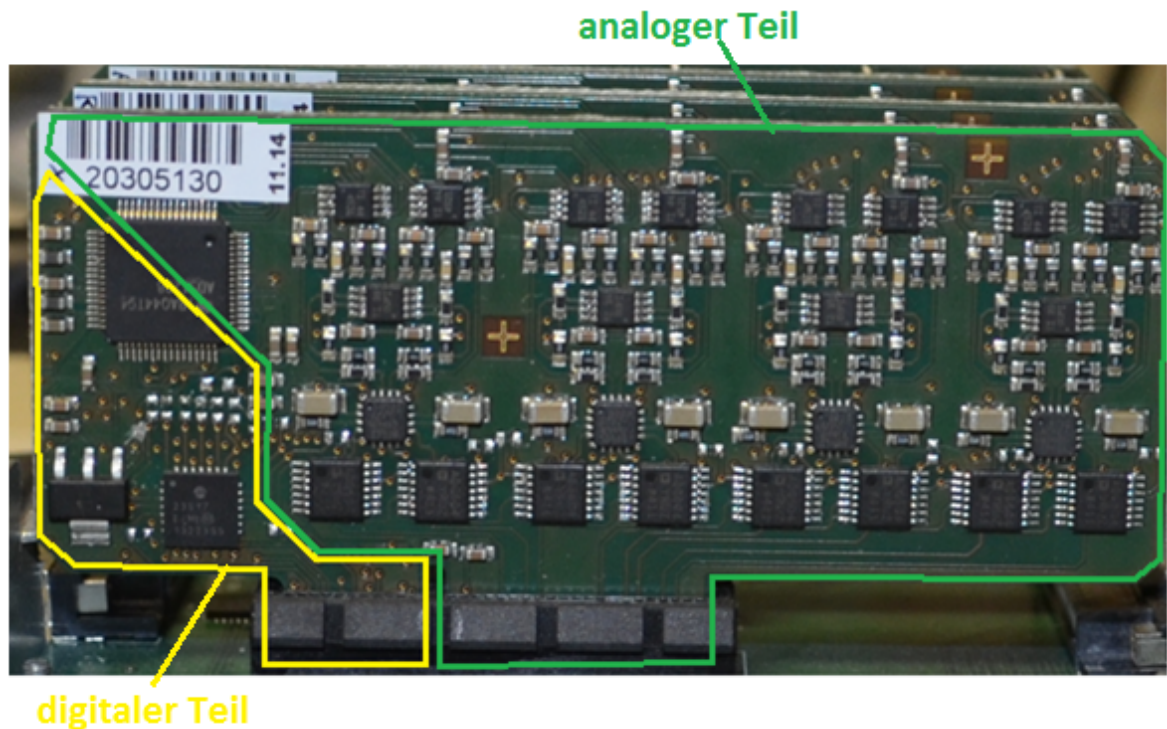


Abbildung 30: Fotografie des in dieser Arbeit entwickelten Vorverstärkers (eingezeichnet sind die Bereiche des analogen und digitalen Teiles).

Die Leiterplatte wurde als 6-fach Multilayer entwickelt. Dies machte es möglich in den Innenlagen im Bereich von analogen Signalen auch digitale Signale (z.B.: für die Ansteuerung der Multiplexer) zu führen und diese gleichzeitig durch eine weitere Zwischenlage mit Massebezug zu schirmen. Die Leiterplatte wurde beidseitig bestückt, damit alle Bauteile auf kompaktem Raum Platz finden.

Durch genaueste Planung der Positionierung der einzelnen Bauteile konnte auf sog. „buried“ und „blind“ vias (vergraben und blind) verzichtet werden. Bei diesen Durchkontaktierungen wird nicht wie üblich durch alle Lagen gebohrt und durchkontaktiert, sondern z.B.: bei einem „buried via“ werden nur Innenlagen bzw. bei einem blind eine Außenlage mit einer Innenlage verbunden. Diese wäre zudem äußerst kostenintensiv in der Fertigung ausgefallen. Das Layout wurde wiederum mit EAGLE (siehe 3.1.1) gezeichnet und findet sich im Anhang (siehe 6.3) wieder. Die Daten zum Schaltplan und Layout finden sich online unter der Quelle [51].

4.4.3 Biochipträger

Der Biochipträger (siehe Abbildung 31) hat die Aufgabe den Biochip mit dem Mikroelektroden-Array zu fixieren und elektrisch zu kontaktieren. Im Träger wurden keine elektronischen Komponenten verbaut, der Chipträger dient nur zur Signalweiterleitung.

Der Biochipträger kontaktiert mittels gefederten und vergoldeten Stiften die Messleitungen (68 polige VHDCI-Leitung) mit dem Mikroelektroden-Array.

Die Referenzelektrode wird direkt ins Reservoir der Zellkultur gehängt. Hierzu wurde wiederum eine einfache 2-lagige Leiterplatte mittels EAGLE (siehe 3.1.1) erzeugt. Die Stiftkontakte sollten stets frei von Rückständen gehalten werden bzw. vor jeder Messung mit Alkohol gereinigt werden. Der Schaltplan und das Layout finden sich online unter der Quelle [52]. Für zukünftige Anforderungen wurde bereits eine Trägerplatine für 120 Kanäle entwickelt, welche ebenso online [52] zu finden ist.

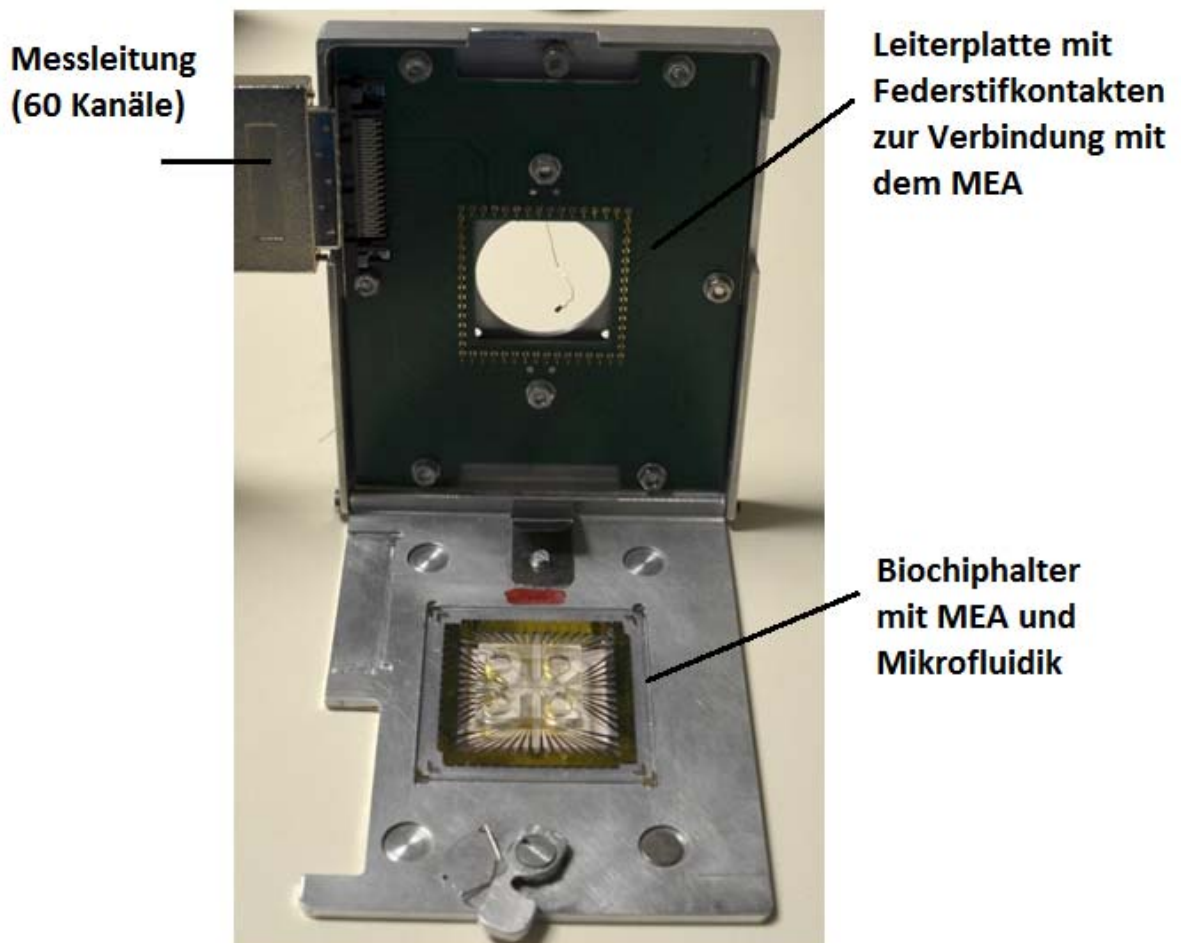


Abbildung 31: Aufnahme des für die vorliegende Arbeit entwickelten Biochipträgers mit MEA (eingezeichnet sind die Messleitung, die Leiterplatte mit Federstiftkontakten zur Verbindung mit dem MEA sowie der Biochiphalter mit MEA und Mikrofluidik).

4.5 Visualisierung der Messergebnisse

Ziel der Hardware ist es, neuronale Signale aufzuzeichnen und an einen PC zu übertragen.

Aufgrund der großen Datenmenge (60 Kanäle werden mit 16 Bit und 32 kSPs abgetastet) ist zur Evaluierung dieser eine Visualisierung notwendig. Auf die Datenübertragung und die Programmierung des FPGA-Boards wird im nächsten Kapitel (4.5.1) näher eingegangen.

Damit der entwickelte Messaufbau auch verwendet werden kann, ohne genaue Kenntnisse über die verwendete Datenübertragung und die Rechenoperationen zu haben, wurde eine GUI (Graphische Eingabe Oberfläche) programmiert. Diese wird im Kapitel 4.5.2 näher beschrieben.

4.5.1 Datenübertragung mit C++ und MEX-Funktion

Damit die Daten vom FPGA-Board (siehe 4.4.1) echtzeitnahe dargestellt werden können, muss eine synchrone Übertragung erreicht werden. Begrenzt wirkt hier erstens die USB 2.0 Schnittstelle welche die Übertragungsgeschwindigkeit begrenzt und zweitens die Rechenperformance des PCs.

Um nun solch eine synchrone Übertragung zu ermöglichen wurde die Header-Datei `libfpgalink.h` verwendet. Da diese Headerdatei nicht direkt in MATLAB verwendet werden kann wurde ein c++ -Programm geschrieben, welches die Kommunikation zur Hardware übernimmt. Mit der MEX-Funktion wurde anschließend das c++ -Programm in das MATLAB-Programm integriert.

Im Anschluss ist ein Auszug (Abbildung 32) aus diesem c++ -Programm zu finden, welches das Abholen und sortieren der Daten übernimmt. Dieser Teil des Programms wird zyklisch jede Sekunde aufgerufen.

Beim Abholen der Daten wird die Funktion `flReadChannel` in der FOR-Schleife mit der Anzahl der Samplerate ausgeführt. Dieser Funktion wird eine sog. „handle“ übergeben. Mit dieser kann die Funktion auf die USB-Schnittstelle zugreifen.

Zusätzlich wird noch ein Timeout in Millisekunden angegeben. Falls keine Daten sofort abgeholt werden können, wartet das Programm an dieser Stelle maximal 100 ms bevor ein Fehler gemeldet wird. Des Weiteren wird noch der Kanal, von welchem gelesen werden soll, die Anzahl an Paketen, sowie die Adresse wohin die Daten geschrieben werden sollen, übergeben.


```

data = (BYTE*) malloc((package*2)*sizeof(BYTE));
data2 = (BYTE*) malloc((package*(samplerate+1))*sizeof(BYTE));

for(j=0; j<samplerate; j++) {
// Samplerate=16000

    flReadChannel(handle, 100, 0, package, &data[0], &error);
// package = 512 = READ full FRAME

    for (k=0; k<package; k++){
        data2[ k + j*package ] = data[ k ];
    }
}

for(j=0; j<samplerate*2; j++) {
// sorting
    for(k=0; k<16; k++){
        for(l=0; l<8; l++){
            y[ l+ 8*k + 16*8*j] =
            double( (- 256*(data2[ 2*(8*k)+1 +j*16*8*2 ] & 128)
            + 256*(data2[ 2*(8*k)+1 +j*16*8*2 ] & 127)
            + (data2[ 2*(8*k)+1 +j*16*8*2 + 8 ])) );
        }
    }
}

```

Abbildung 32: Auszug aus dem für die Datenaufbereitung der neuronalen Signale entwickelten c++-Programm.

Jedes auf diese Weise abgeholte Paket wird anschließend in einen übergeordneten Speicher zusammengefasst. Die Daten werden anschließend sortiert.

Da die Daten in 8 Bit Wörtern kommen und jeweils 3 dieser Wörter einen abgetasteten Kanal entsprechen, müssen diese zu einem Wert richtig kombiniert werden. Zusätzlich wird auf das Vorzeichen geachtet, welches entsprechend maskiert werden muss.

Die MEX-Funktion übergibt anschließend ein Array-Feld welches der Kanalanzahl mal der Samplerate entspricht. Soll das c++ -Programm nun in MATLAB abgerufen werden, muss dieses kompiliert werden. Dies geschieht, indem man in der Konsole folgende Zeile ausführt.

```

mex A4_sync_fpga.cpp dpcutil.lib depp.lib dmgr.lib dmgt.lib libfpgalink.lib

```

Gelb hinterlegt ist hier das zu kompilierende c++ -Programm.
 Grün hinterlegt sind die zu verwendenden Bibliotheken.

Durch diese Maßnahmen konnte eine fehlerfreie Übertragung erreicht werden, welche die im nächsten Kapitel beschriebene Visualisierung ermöglicht.

4.5.2 Graphische Eingabe Oberfläche

Mittels MATLAB wurde eine GUI programmiert welche die Bedienung vereinfachen soll. In dieser können Signale in Echtzeit visualisiert und aufgezeichnet werden. Zusätzlich kann während der Aufzeichnung ein digitales Filter konfiguriert werden. Eine anschließende genauere Analyse durch Erzeugung eines Signalspektrums und zusätzliche Filterung einzelner Kanäle wurde ebenfalls implementiert.

In den nächsten Abbildungen wird Anhand eines Messbeispiels erklärt wie diese Oberfläche zu bedienen ist. Gestartet wird das MATLAB-Programm (welches unter [44] abgelegt wurde) indem die Zeile `A1_STARTGUI.m` in der Konsole ausgeführt wird. Danach öffnet sich das Navigationsfenster (siehe Abbildung 33). In diesem können alle Funktionen angewählt werden. Zusätzlich können 60, 16 bzw. 9 Kanäle gemessen werden. Alle Signalamplituden sind abhängig von den Positionen der Schalter am FPGA-Board.

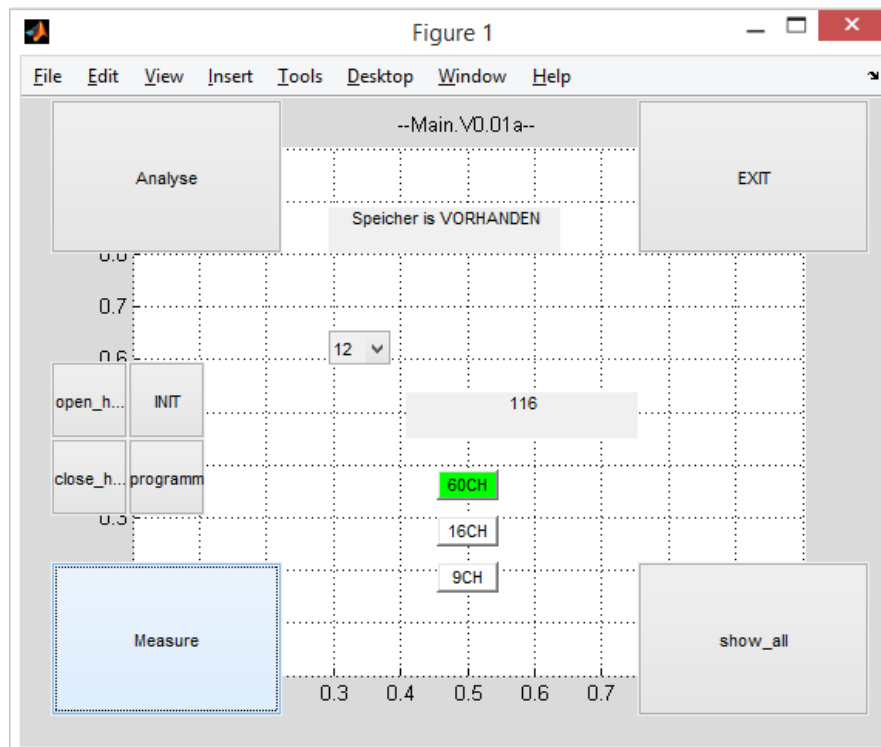


Abbildung 33: Navigationsfenster der GUI welches für die vorliegende Arbeit entwickelt wurde.

Über den Knopf „Measure“ wird die Visualisierung (siehe Abbildung 34) gestartet. In dem öffnenden Fenster kann im linken Bereich ein digitales Filter zusätzlich konfiguriert werden. Im unteren Bereich kann die Visualisierung durch den Knopf „EXIT“ beendet, durch den Knopf „Start“ gestartet bzw. durch den Knopf „STOP“ angehalten werden. Wird der Knopf „REC_ON“ angewählt, wird die Aufzeichnung gestartet. Dies wird durch eine deutliche visuelle Änderung des Fensters (siehe Abbildung 35) dargestellt.

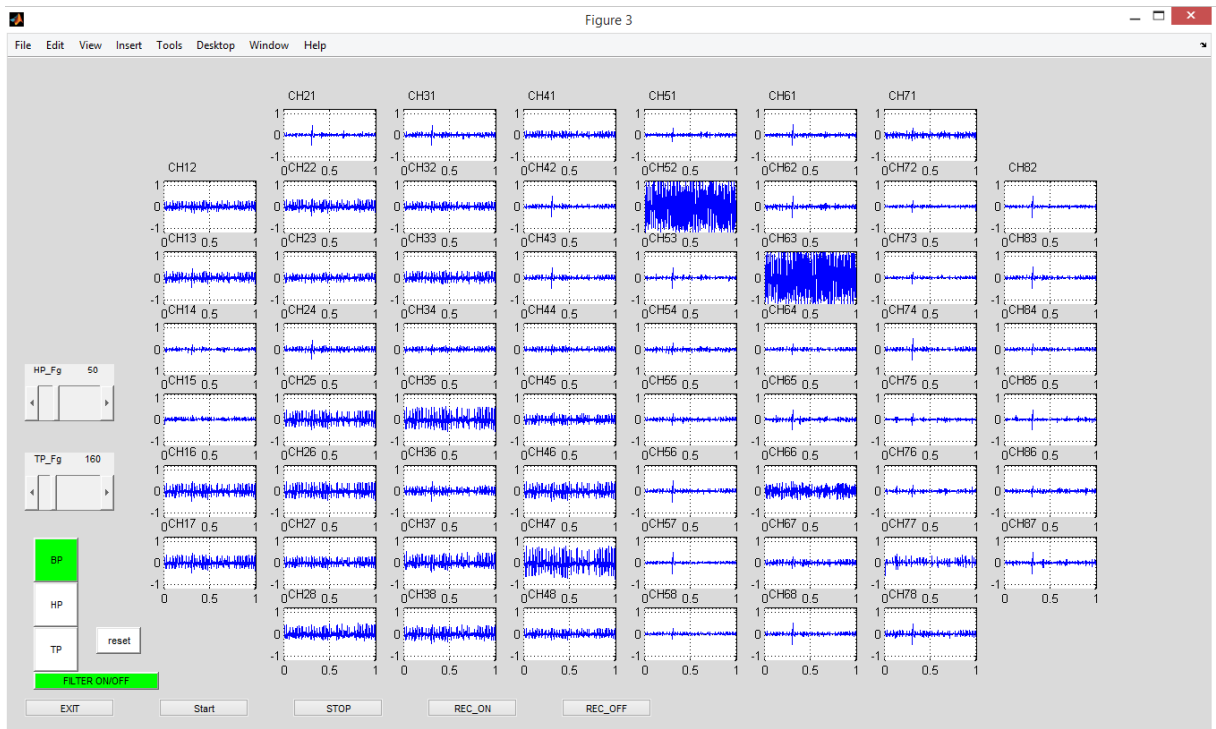


Abbildung 34: Visualisierung von 60 Kanälen bei aktivem digitalen Filter.



Abbildung 35: Aufzeichnung von 60 Kanälen bei aktivem digitalen Filter.

Über den Knopf „REC_OFF“ kann die Aufzeichnung beendet werden. Wird dieses Fenster anschließend geschlossen, kann im Navigationsbereich (siehe Abbildung 33) anschließend über den Knopf „show_all“ die gesamte Signalaufzeichnung visualisiert werden. Als Beispiel für solch eine Visualisierung wurde ein Signal samt Störung in Abbildung 36 dargestellt. Dieses Fenster kann nur ausgewählt werden, wenn sich im Speicher auch ein Signal befindet.

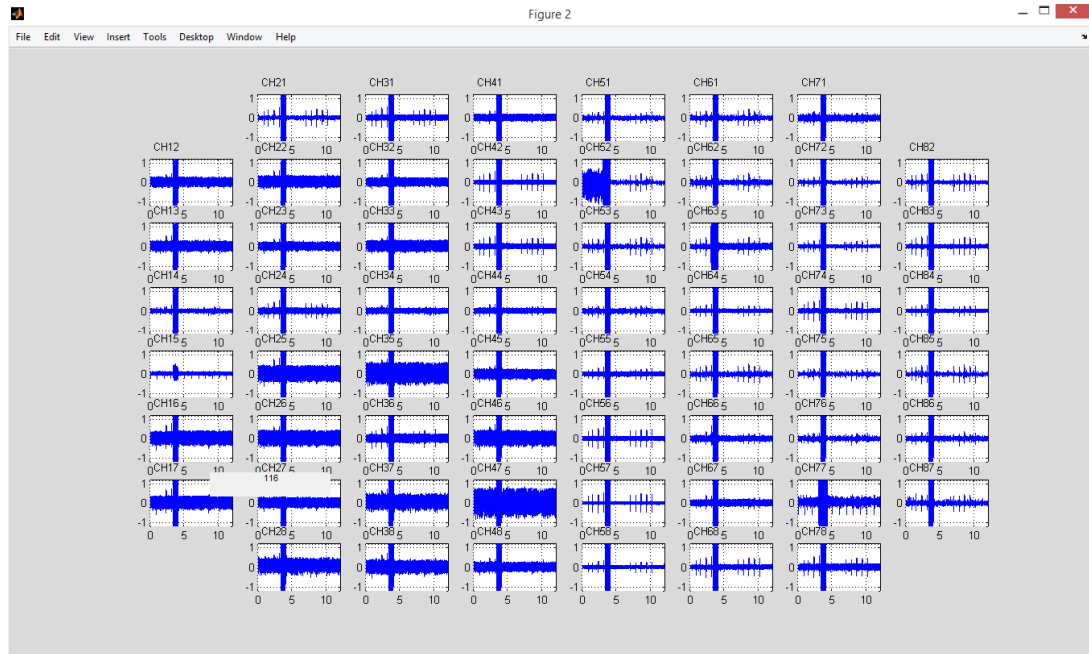


Abbildung 36: Wiedergabe von allen 60 Kanälen über 12 Sekunden samt Störung (an allen Kanälen zwischen 3 und 4 Sekunden).

Im Navigationsbereich kann anschließend ein näher zu betrachtender Kanal (siehe Abbildung 37) ausgewählt werden. Über den Knopf „Analyse“ wird dieser einzeln dargestellt. Ein solch vergrößertes und gefiltertes Signal findet sich in Abbildung 38 wieder.

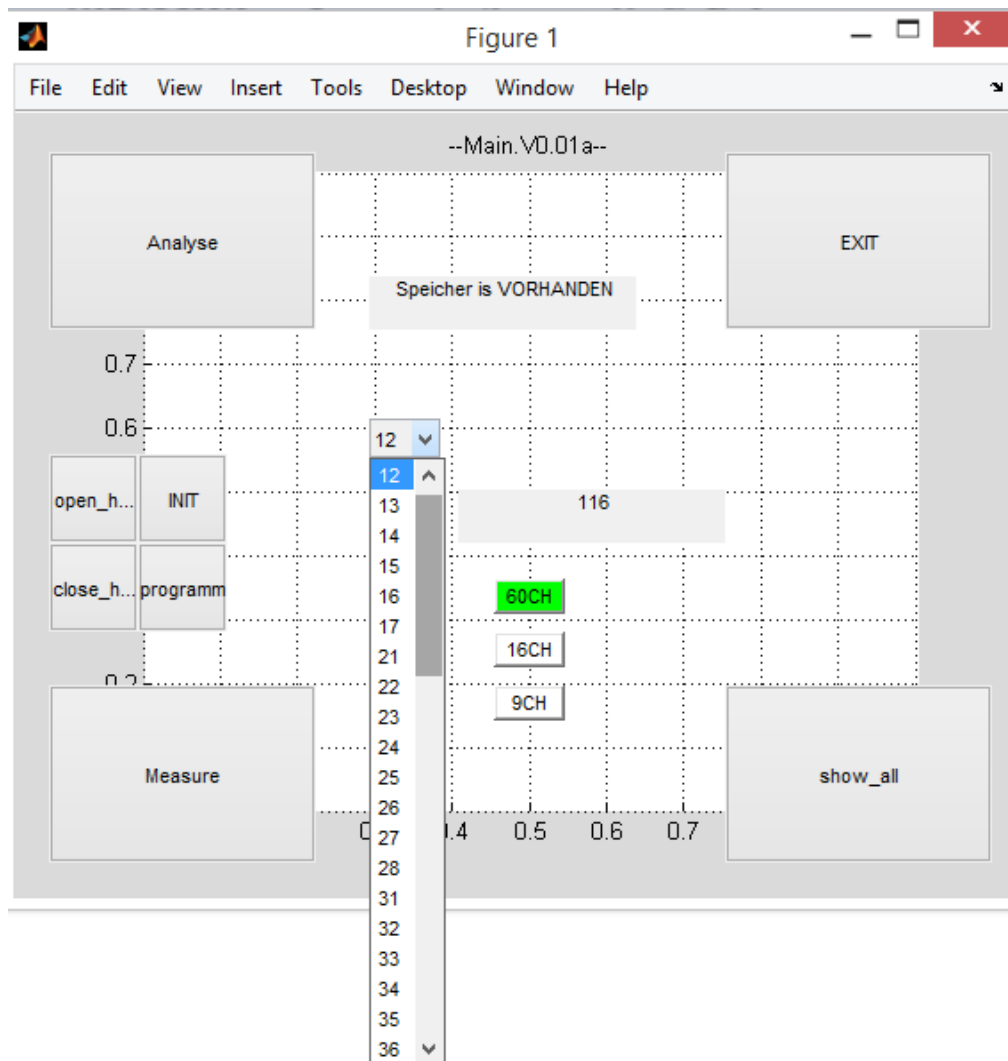


Abbildung 37: Auswahl eines zu analysierenden Kanals.

Dieses Signal kann anschließend über den Knopf „SAVE_AS_BMP“ als Bild im Format BMP (siehe Abbildung 39) gespeichert werden. Mittels des Knopfes „SAVE_AS_MAT“ wird das Signal in einer Tabelle im Format MAT abgespeichert. Im rechten Bereich des Fensters kann das dargestellte Signal beliebig oft gefiltert werden. Dazu werden die gewünschten Grenzfrequenzen für einen Hochpass, Tiefpass bzw. Bandpass angegeben und durch den Knopf „Filter_NOW“ angewendet. Durch den Knopf „RESET“ wird diese Filterung wieder rückgängig gemacht. Ein bereits auf diese Weise gefiltertes Signal kann wiederum gefiltert werden usw. Durch den Knopf „SPECTRUM“ wird das Spektrum des Signales (siehe Abbildung 40) im niedrigeren (siehe Abbildung 40 links unten) bzw. höheren (siehe Abbildung 40 rechts unten) Frequenzbereich dargestellt.

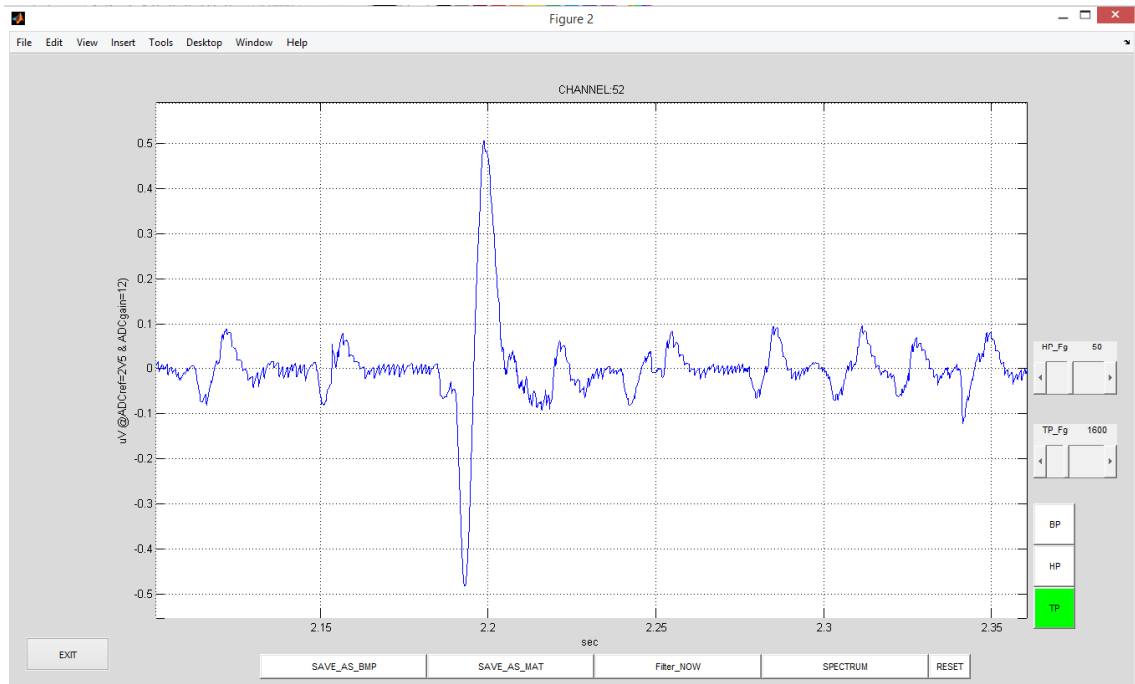


Abbildung 38: Vergrößertes und nachträglich gefiltertes Signal einer Nervenzelle.

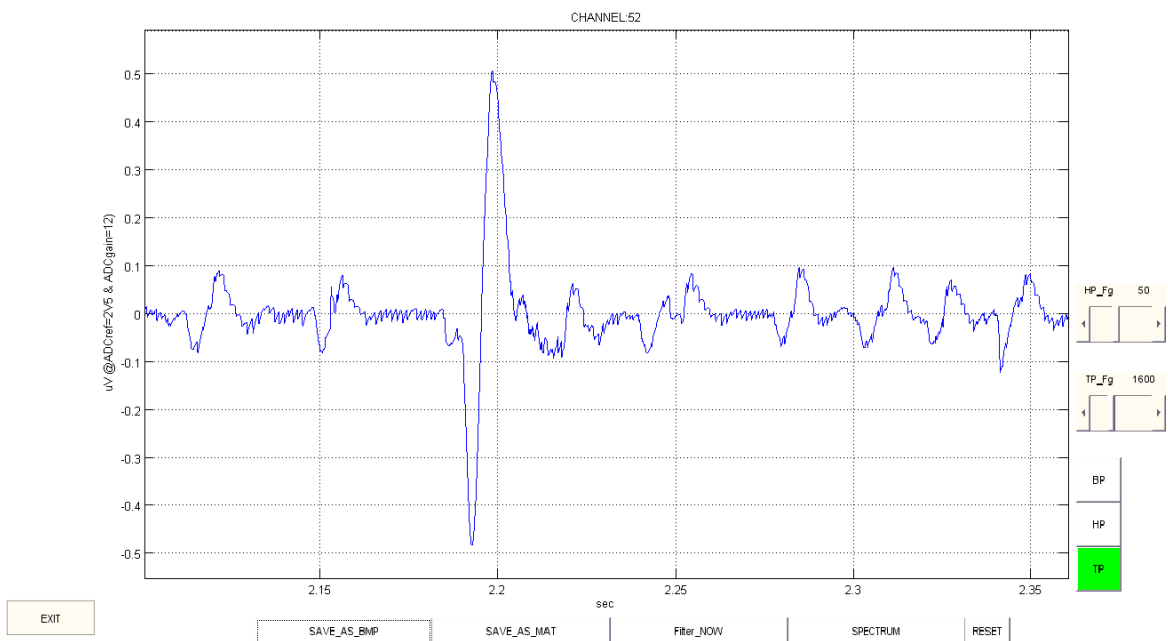


Abbildung 39: Gespeichertes Signal einer Nervenzelle im Format BMP.

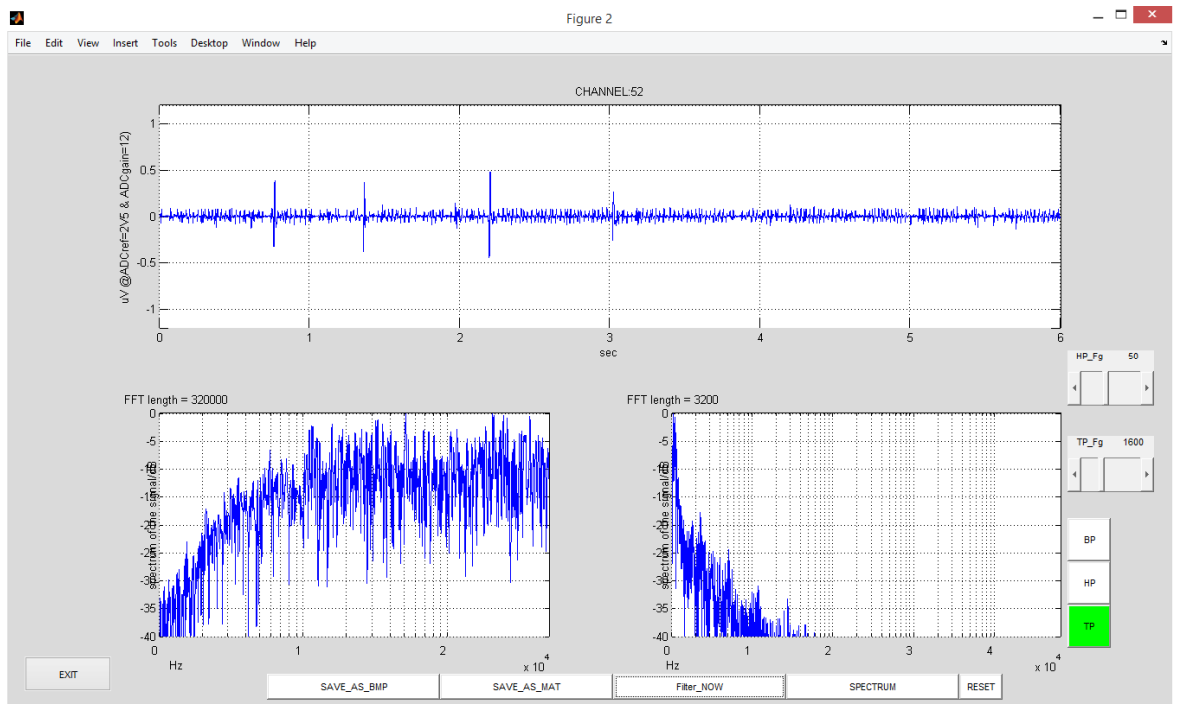


Abbildung 40: Fourier-Spektrum des oben dargestellten analysierten Signales einer Nervenzelle.

Mit den vorangegangenen Bedienelementen kann der Benutzer die aufgenommenen Daten von allen Kanälen visualisieren und auch im Detail analysieren. Dem Erfolg dieser Aufzeichnung und Analyse liegt eine fehlerfreie Datenübertragung zu Grunde.

4.5.3 Programmierung des FPGAs

Um sicher zu stellen, dass die verwendete MATLAB-Software zur Visualisierung mit dem VHDL-Programm im FPGA kompatibel ist, wird bei jedem Start der Software der FPGA neu programmiert.

Dazu wurden zwei Möglichkeiten geschaffen:

1. Die Programmierung des FPGAs kann direkt in einer Konsole geschehen. Diese Möglichkeit wurde auch für erste Testzwecke verwendet.
2. Zusätzlich wurde die Programmierung so umgesetzt, dass beim ersten Mal Aufrufen des zuvor beschriebenen c++ -Programmes (siehe 4.5.1), der FPGA immer zuerst programmiert wird. Dadurch wird sichergestellt, dass immer ein aktuelles Programm im FPGA ist, welches auch zum MATLAB-Programm passt.

Diese beiden Programmierarten werden mit der Funktion `flPlayXSVF` ermöglicht.

```
flPlayXSVF(handle, xsvfFile2, &error); //Flash device with xsvf data
```

Dieser wird eine "handle" für die Kommunikation genannt. Zusätzlich wird die Stapeldatei für den FPGA im xsvf-Format und die Adresse für den Fehlerspeicher übergeben.

4.6 Signalaufzeichnung mit dem Signalgenerator

Als Kriterium für die Qualität der Messung wurde ein möglichst hoher Signalrauschabstand (SNR) angestrebt. Als Ziel wurde hierfür ein Abstand von 20 dB, was einem Faktor 10 im Verhältnis Nutzsignalspannung zu Rauschspannung entspricht, festgelegt.

Im Zuge der Entwicklung des Messaufbaues wurden am Anfang alle Komponenten händisch bestückt und danach 9 von 15 Kanälen erfolgreich getestet. Als Signalquelle wurde der zuvor beschriebene Signalgenerator (siehe 3.2 Signalgenerator) verwendet, welcher an den geraden Kanälen eine doppelt so hohe Signalamplitude liefert wie an den ungeraden Kanälen. Diese aufgezeichneten Signale sind in Abbildung 41 bis Abbildung 46 zu sehen.

Auf der horizontalen Achse wurde jeweils 1s aufgezeichnet, auf der vertikalen Achse entspricht ein Vollausschlag 300 μ V.

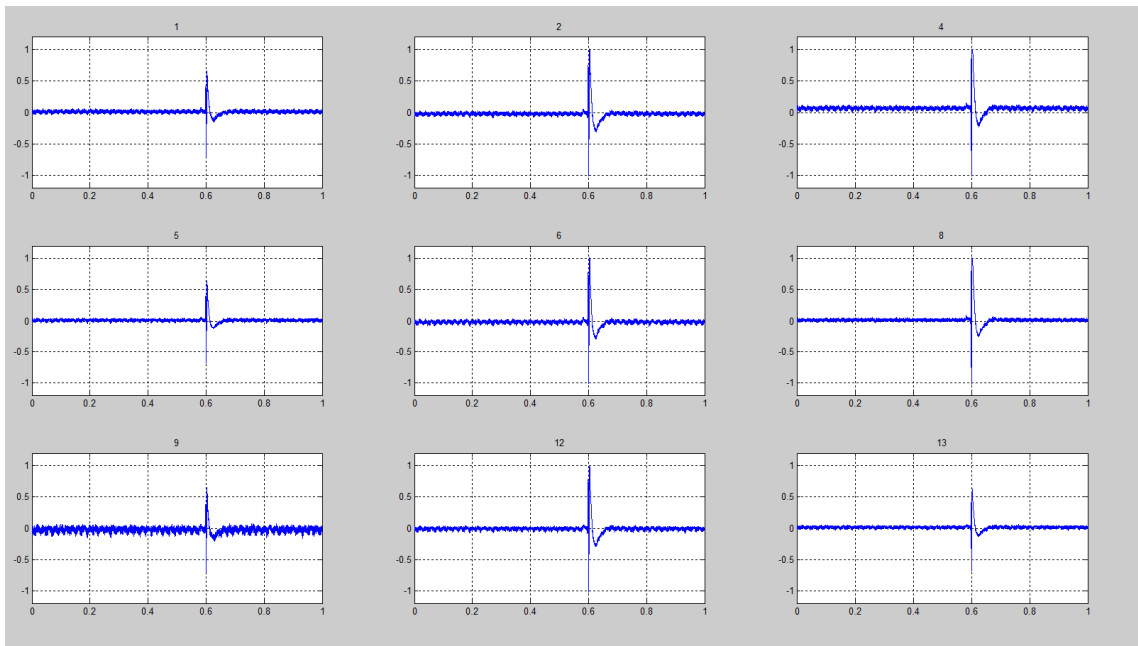


Abbildung 41: Nervensignal vom Typ: Hippocampal Slice, Population Spike aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

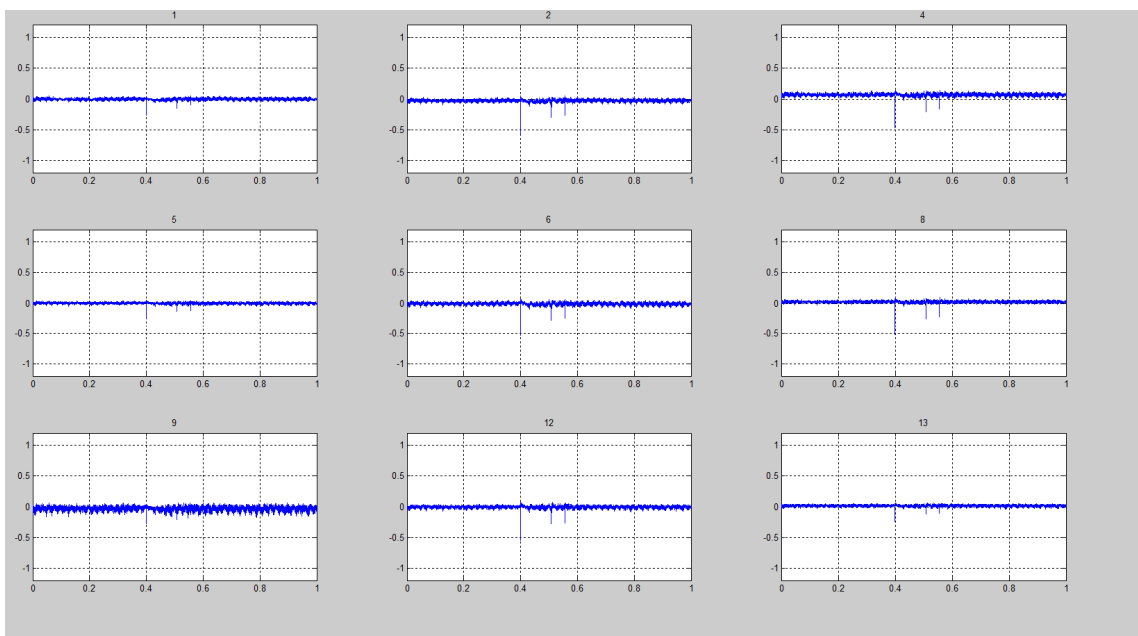


Abbildung 42: Nervensignal vom Typ: Hippocampal Neurons, Spikes aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

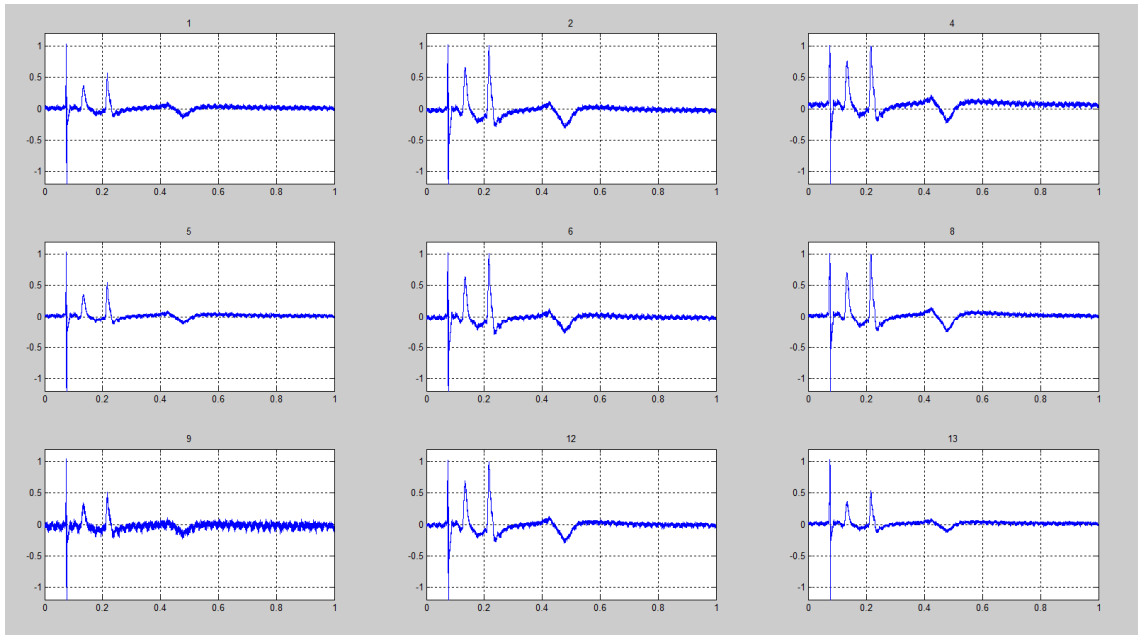


Abbildung 43: Nervensignal vom Typ: Heart, ECG Atrium aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

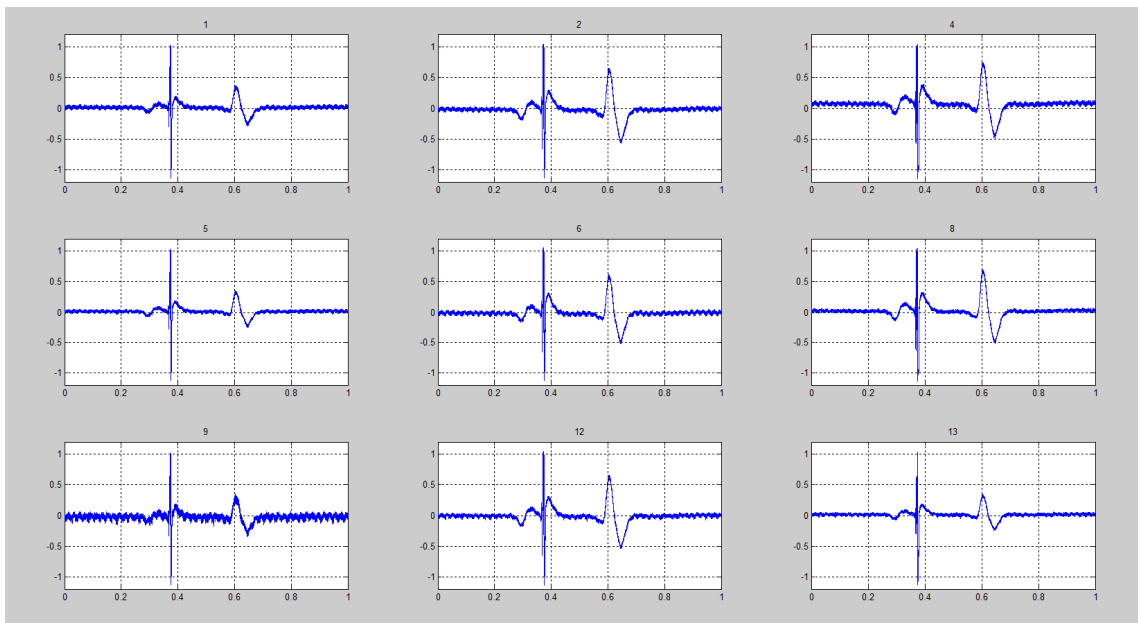


Abbildung 44: Nervensignal vom Typ: Heart, Ventricle FP aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

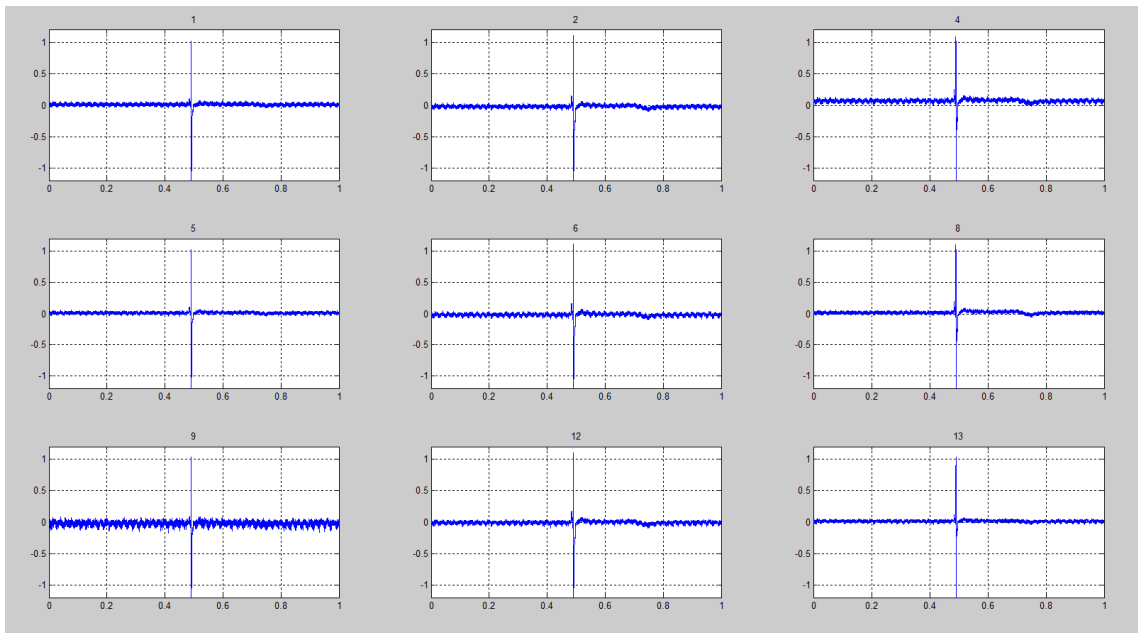


Abbildung 45: Nervensignal vom Typ: Cardiomyocytes, Ventricle FP aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

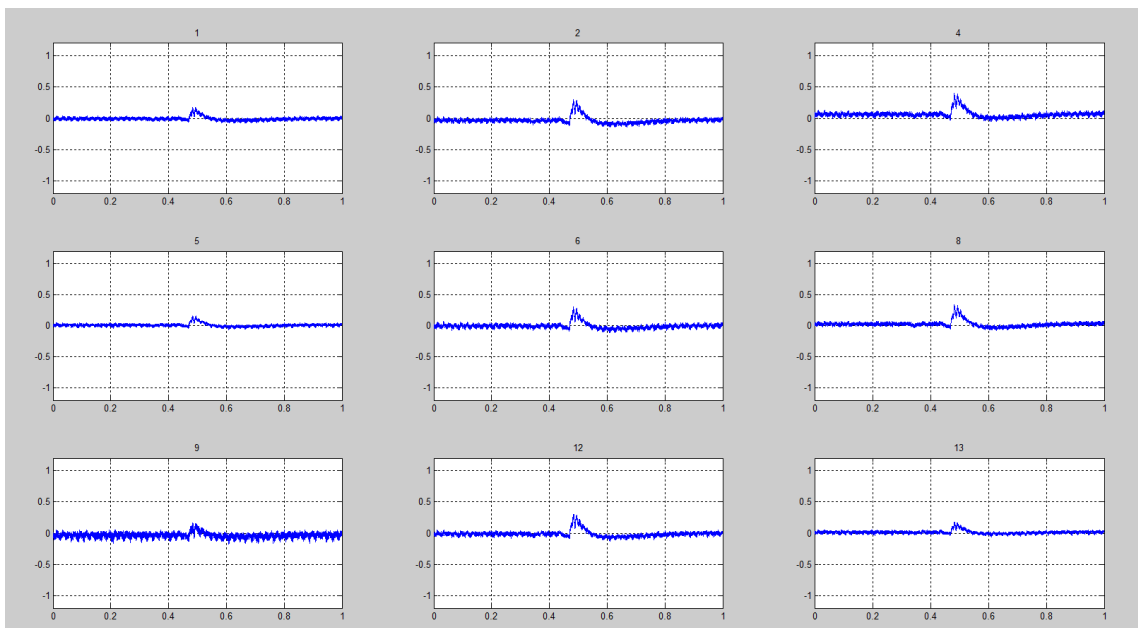


Abbildung 46: Nervensignal vom Typ: Retina, ERG with Spike aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.

Rauschen: Das Signalrauschverhältnis in den aufgezeichneten Signalen entspricht zumeist den Kriterien von 20 dB, variiert jedoch von Kanal zu Kanal und ist auch vom aufzuzeichnenden Signal abhängig, was in Abbildung 41 bis Abbildung 46 jeweils links unten sehr gut zu sehen ist. Dies ist auf eine nicht optimale Leiterbahnführung von diesem Kanal zurück zu führen. Ein weiterer Grund warum die Kanäle unterschiedliche Messqualität aufweisen, ist auf die durch händisches Löten nicht optimale Bestückung, zurück zu führen.

Daraufhin wurden im Layout der Trägerplatine weitere Optimierungen getroffen. Insbesondere wurde auf eine kurze Leiterbahnführung geachtet. Dadurch konnte die Störbarkeit der Signale reduziert werden.

Anhand der Referenzquelle wurde das analoge sowie das digitale Filter optimiert und die Verstärkung feinjustiert.

Da die ersten Messungen dieser Kanäle bereits vielversprechend waren, wurden anschließend 4 weitere Vorverstärker mit überarbeitetem Layout automatisiert bestückt und somit ein Messsystem für 60 Kanäle aufgebaut.

Mit dem optimierten Design wurde daraufhin, wie im nächsten Kapitel beschrieben, Nervensignale von lebenden Neuronen aufgezeichnet.

4.7 Validierung der Signalaufzeichnungen durch Messungen von elektrisch aktiven Nervenzellen

Da das entwickelte Messsystem, zur Messung von elektrisch aktiven Neuronen verwendet werden soll, wurde für die abschließende Validierung unseres Messsystems eine solche durchgeführt.

Dazu wurde auf einem Mikroelektroden-Array eine Zellkultur von Hippocampus-Nervenzellen gewachsen und nach 5 Tagen im Chipträger eingesetzt.

Mit dem auf 60 Kanäle erweitertem Messsystem wurden erfolgreich neuronale Signale von Pyramidal Zellen aus dem Hippocampus einer Maus aufgezeichnet. Die Messungen fanden am CBR (Center of Brain Research) an der medizinischen Universität Wien statt. Dabei wurden anfangs zwei Multielektroden Arrays mit dem Messaufbau von Multichannelsystems gemessen und jeweils ein Kanal für einen Vergleich ausgewählt. Danach wurden diese Neuronen erneut angeregt und mit unserem Messaufbau gemessen.

In Abbildung 48 und in Abbildung 47 wurden jeweils der Chip_Nr.1 und jeweils der Kanal 5 gemessen.

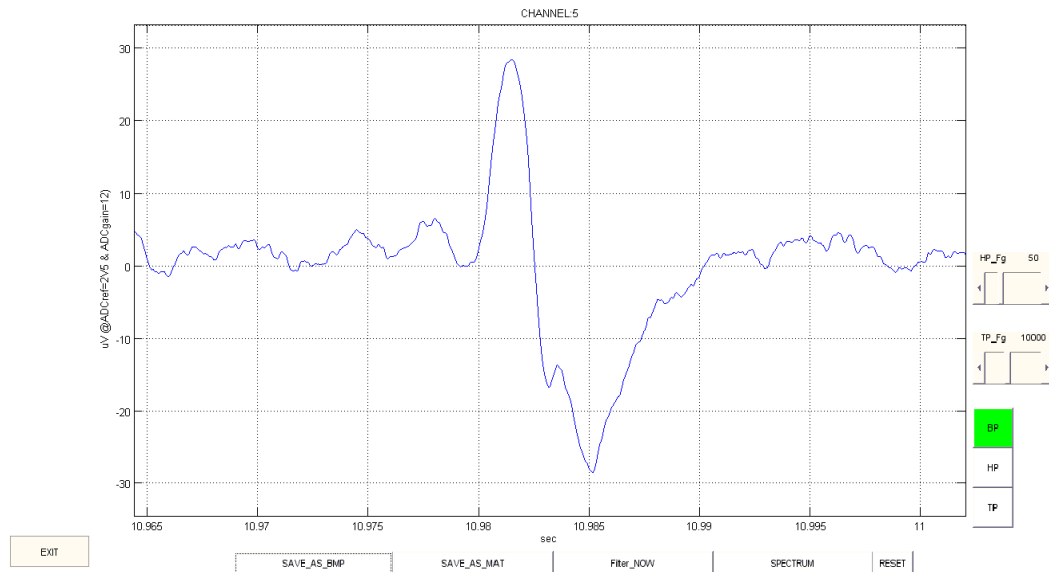


Abbildung 47: Signal einer pyramidalen Zelle aus dem Hippocampus einer Maus gemessen mit eigenem Messaufbau (CHIP_Nr.1, Kanal 5).

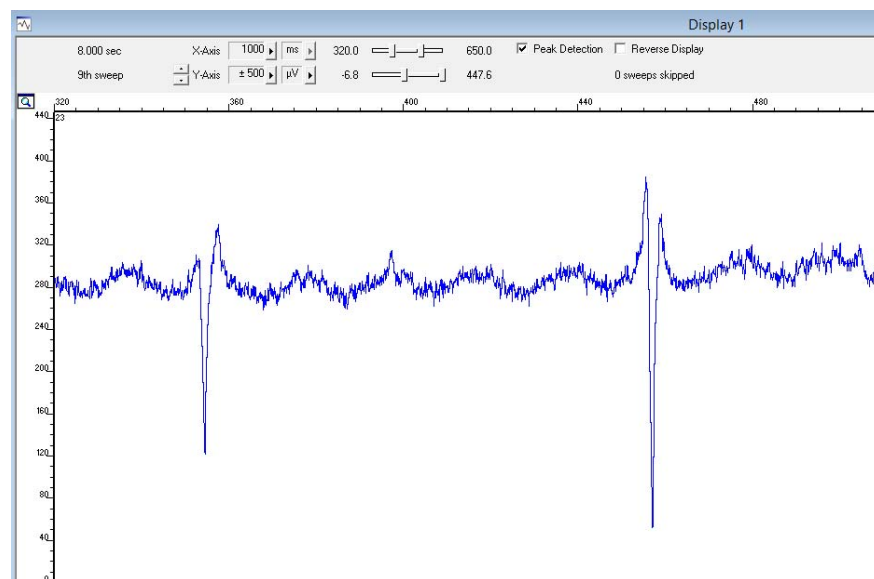


Abbildung 48: Vergleichssignal einer pyramidalen Zelle aus dem Hippocampus einer Maus gemessen mit dem Messaufbau von MCS (CHIP_Nr.1, Kanal 5).

Vergleicht man die Signallaufzeiten, so würden diese noch recht gut zueinander passen. Jedoch passt die Signalform nicht zueinander und auch die Amplituden weichen voneinander ab. Daher ist von unterschiedlichen Quellen auszugehen und ein Vergleich hier nicht zielführend.

Weiter wurde der CHIP_Nr.3 und der Kanal 13 mit beiden Messsystemen verglichen. In Abbildung 50 ist das Messsignal aufgenommen mit dem Messaufbau

von Multichannelsystemen und in Abbildung 49 ist derselbe Kanal aufgezeichnet mit unserem Messaufbau.

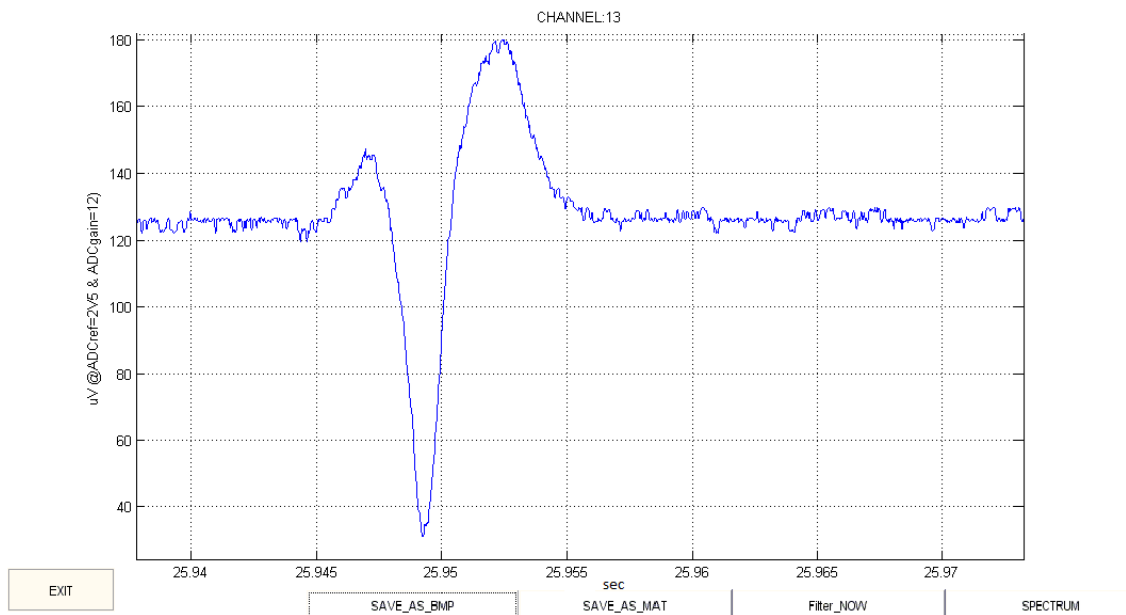


Abbildung 49: Signal einer pyramidalen Zelle aus dem Hippocampus einer Maus gemessen mit eigenem Messaufbau (CHIP_Nr.3, Kanal 13).

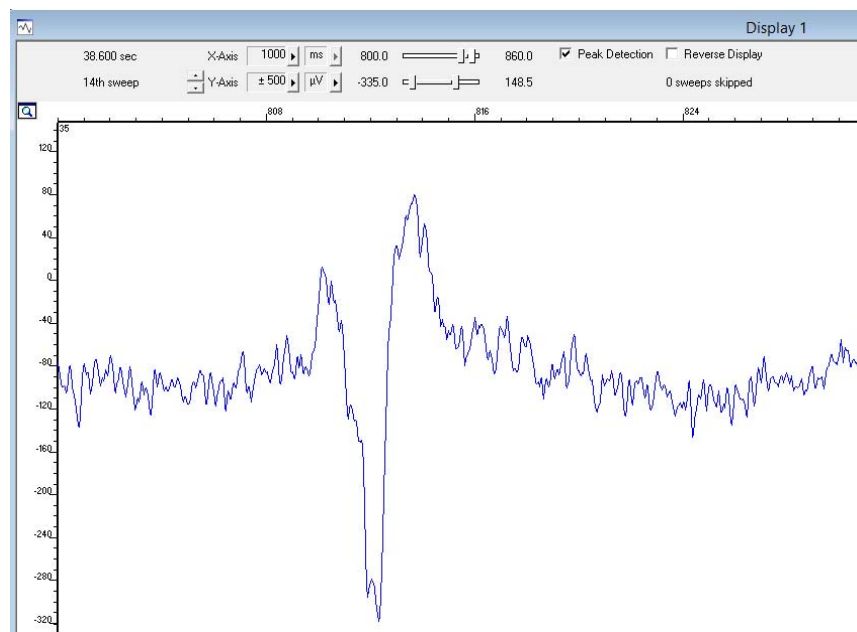


Abbildung 50: Vergleichssignal einer pyramidalen Zelle aus dem Hippocampus einer Maus gemessen mit dem Messaufbau von MCS (CHIP_Nr.3, Kanal 13).

Vergleicht man nun die beiden Signale, so ist eine sehr ähnliche Signalform zu erkennen. Die Amplitude, bei dem in der vorliegenden Arbeit entwickelten Messaufbau, liegt bei 210 μV und die des Referenzsystems bei 400 μV . Dies ist auf den Aufbau zurückzuführen, da in dieser Arbeit nicht direkt am Chipträger verstärkt

wird, sondern erst über eine Messleitung das Signal dem Vorverstärker zugeführt wird.

Da über eine zuvor beschriebene Referenzquelle die Verstärkung eingestellt wurde, sollten die Amplituden gleich groß sein. Jedoch ist die Referenzquelle (MEA-SG) spannungsgesteuert und die Amplitude, welche von der Nervenzelle aufgenommen wird, nicht. Daraus ist zu schließen, dass unsere Eingangsimpedanz um einen Faktor Zwei kleiner ist als jene von Multichannelsystems.

Die Signallaufzeiten hingegen passen mit je 10 ms sehr gut zueinander. Der Signalrauschabstand im Aufbau dieser Arbeit ist zwar laut den Aufzeichnungen besser, jedoch wurde das Signal in MATLAB digital gefiltert. Da nicht genau bekannt ist, nach welchem Verfahren der Vergleichsaufbau filtert, wird daher hier nicht genauer darauf eingegangen.

5 Resümee / Schlussfolgerungen / Ausblick

Diese Diplomarbeit hatte das Ziel, ein geeignetes Konzept für die Messung von Nervensignalen zu entwickeln und dieses für möglichst viele Kanäle zu optimieren.

In einer ersten Phase wurden diverse Simulationen gemacht und ein Vorverstärker entwickelt, der die hohen Anforderungen an ein extrazelluläres Messsignal erfüllen kann.

In einer zweiten Phase wurde ein modulares Messsystem entwickelt, welches speziell bei der Auswertung die Signaleigenschaften von Nervenzellen berücksichtigt.

Im Zuge dieser Arbeiten wurde ein anwendungsspezifisches Layout von Leiterplatten designet. Zur Kommunikation mit den Hardwaremodulen wurde in VHDL ein Programm entwickelt. Für die Visualisierung wurde ein Programm in MATLAB und C++ programmiert.

In der letzten Phase wurde ein verbessertes Messsystem entwickelt, welches seitens der Software soweit optimiert wurde, dass in einer zukünftigen Ausbauphase bis zu 120 Kanäle gleichzeitig aufgezeichnet werden können. Im Rahmen dieser Arbeit wurde das System mit 60 Kanäle bestückt und erfolgreich getestet.

Sowohl die Eingangsimpedanz und der Signalrauschabstand entsprechen kommerziellen Systemen welche zumeist die Vorverstärkung unmittelbar am Chipträger und nicht erst nach Übertragung mittels Messleitungen messen.

Da Messungen auch im Inkubator vorgenommen werden sollen, ermöglicht dies einen deutlich vereinfachten Chipträger der zudem auch noch für optische Analysen mit dem Mikroskop verwendet werden kann. Zudem verwendet dieses System keine integrierten Schaltungen (ICs), sondern wurde mit diskreten Bauteilen aufgebaut, was einen Modularen Ausbau unterstreicht.

Der entwickelte Messaufbau bietet die Möglichkeit jeden einzelnen ADC-Kanal individuell zu programmieren und dadurch jeden Messkanal auf das zu visualisierende Signal anzupassen.

Das in Echtzeit visualisierte Signal kann für weitere Analysen in verschiedenen Formaten gespeichert werden. Dies wurde über eine graphische Eingabeoberfläche realisiert, welche in einem Benutzerhandbuch [40] beschrieben wird.

Das Messsystem samt allen Komponenten konnte einerseits mit elektrisch generierten Signalen und abschließend mit lebenden Neuronen erfolgreich verifiziert werden.

Ein zukünftiger Ausbauschritt ist die bereits vorbereitete Erweiterung auf 120 Kanäle, welche in der Software bereits vorgesehen ist.

Eine weitere Zukunftsperspektive stellt die automatisierte Aufzeichnung dar. Dabei ist die Kombination des Messsystems mit einem Mikrofluidik-System, welches eine automatisierte Reinigung, Ernährung sowie Stimulierung der Nervenzellen ermöglicht, denkbar.

6 Anhang

6.1 Schaltplan der Trägerplatine

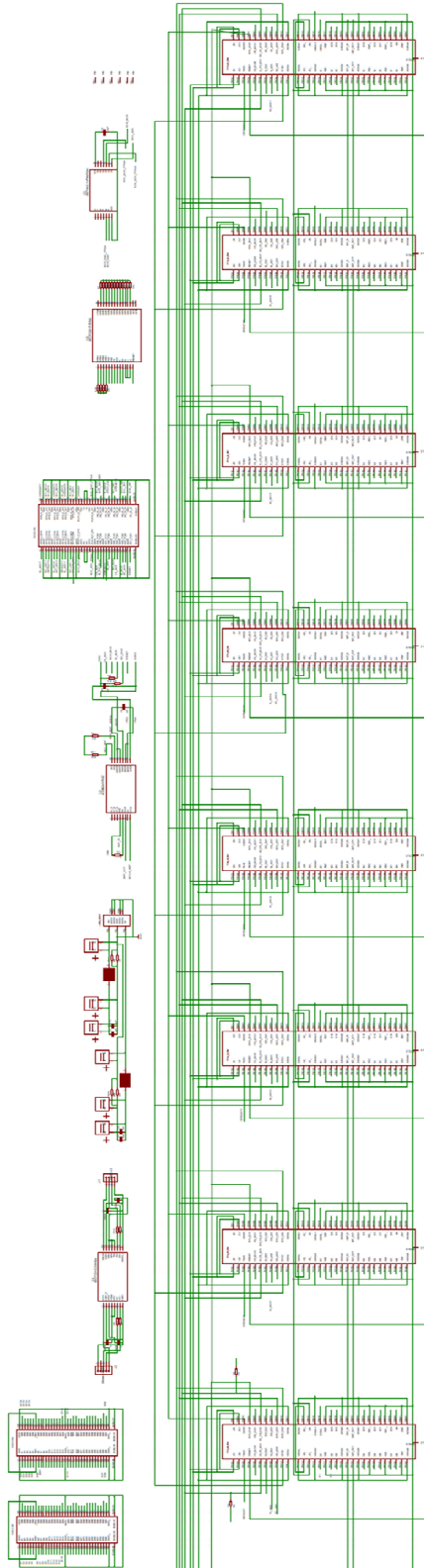
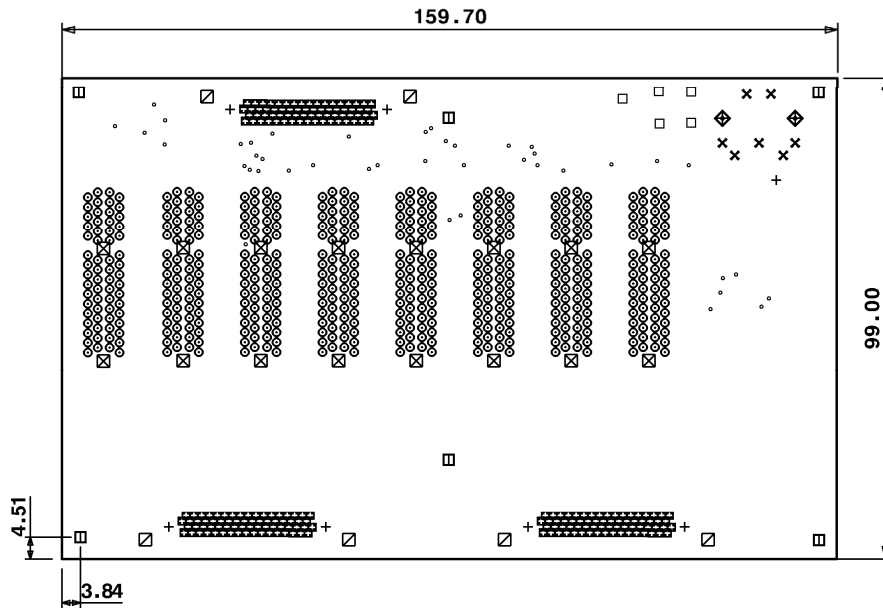


Abbildung 51: Schaltplan der Trägerplatine für den in dieser Arbeit entwickelten Messaufbau.

6.2 Leiterplattenaufbau der Trägerplatine

E586139 PCB Mechanical view (topview)



Drill Report : Layer E586139-60

Symbol	END.dia (mm)	Tooldia (*0.01mm)	number of Holes	spec.desc. Nibb(N) mill(M)	NPTH	Made by: Ankit
°	0.50	60	42	0		Date: 2013 10 16
▣	0.65	75	204	0		File: E586139
◊	0.70	80	512	0		
+	1.20	130	7	0		
×	1.30	140	7	0		
□	1.60	170	5	0		
⊠	1.75	175	6	0		X
⊞	2.40	240	16	0		X
⬠	2.40	250	2	0		
⊞	3.00	310	6	0		

Abbildung 52: Mechanische Fertigungsunterlagen der im Zuge dieser Arbeit entwickelten Trägerplatine.

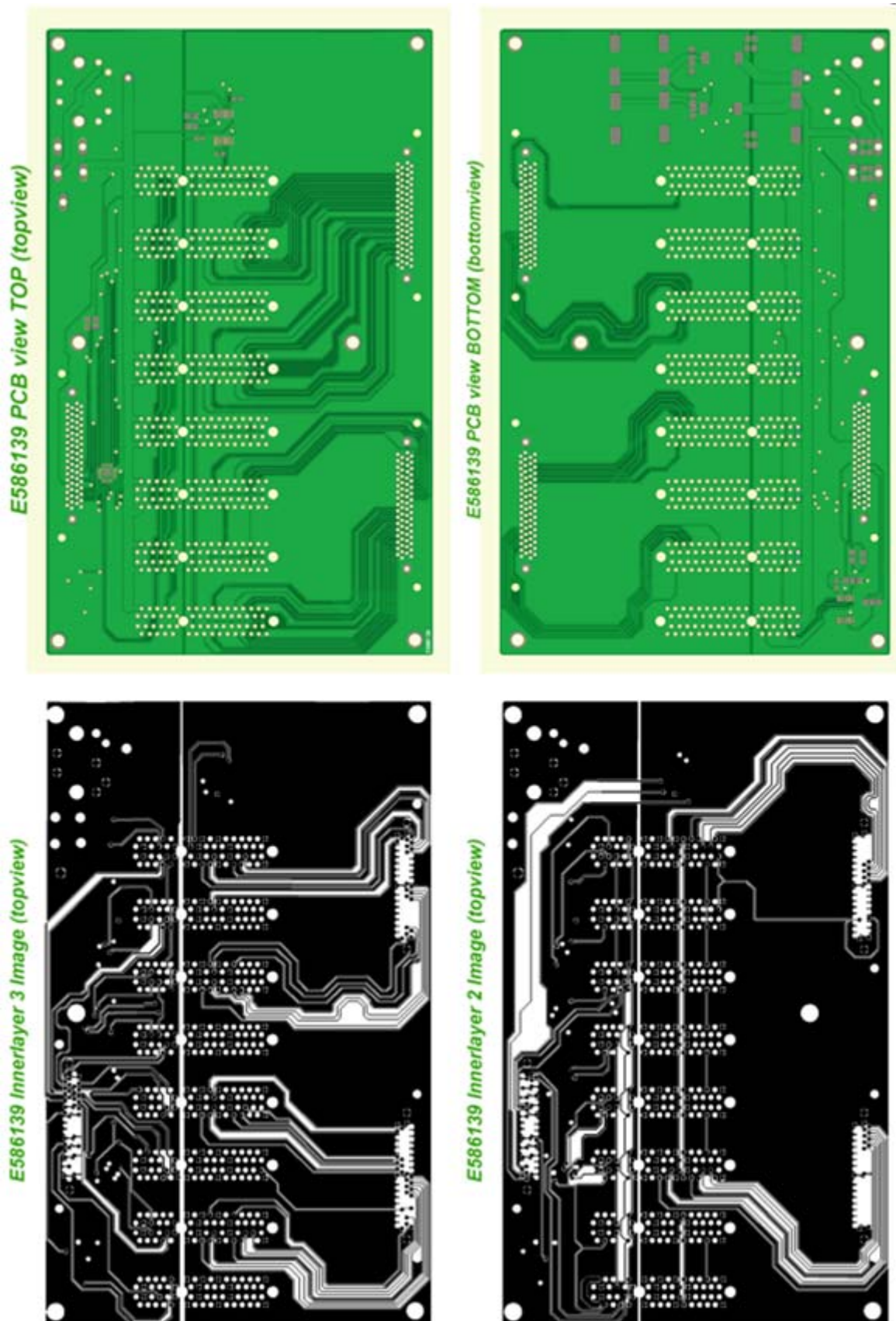


Abbildung 53: Leiterplattenaufbau der einzelnen Lagen der Trägerplatte welche für die vorliegende Arbeit entwickelt wurde.

6.3 Schaltplan des Vorverstärkers

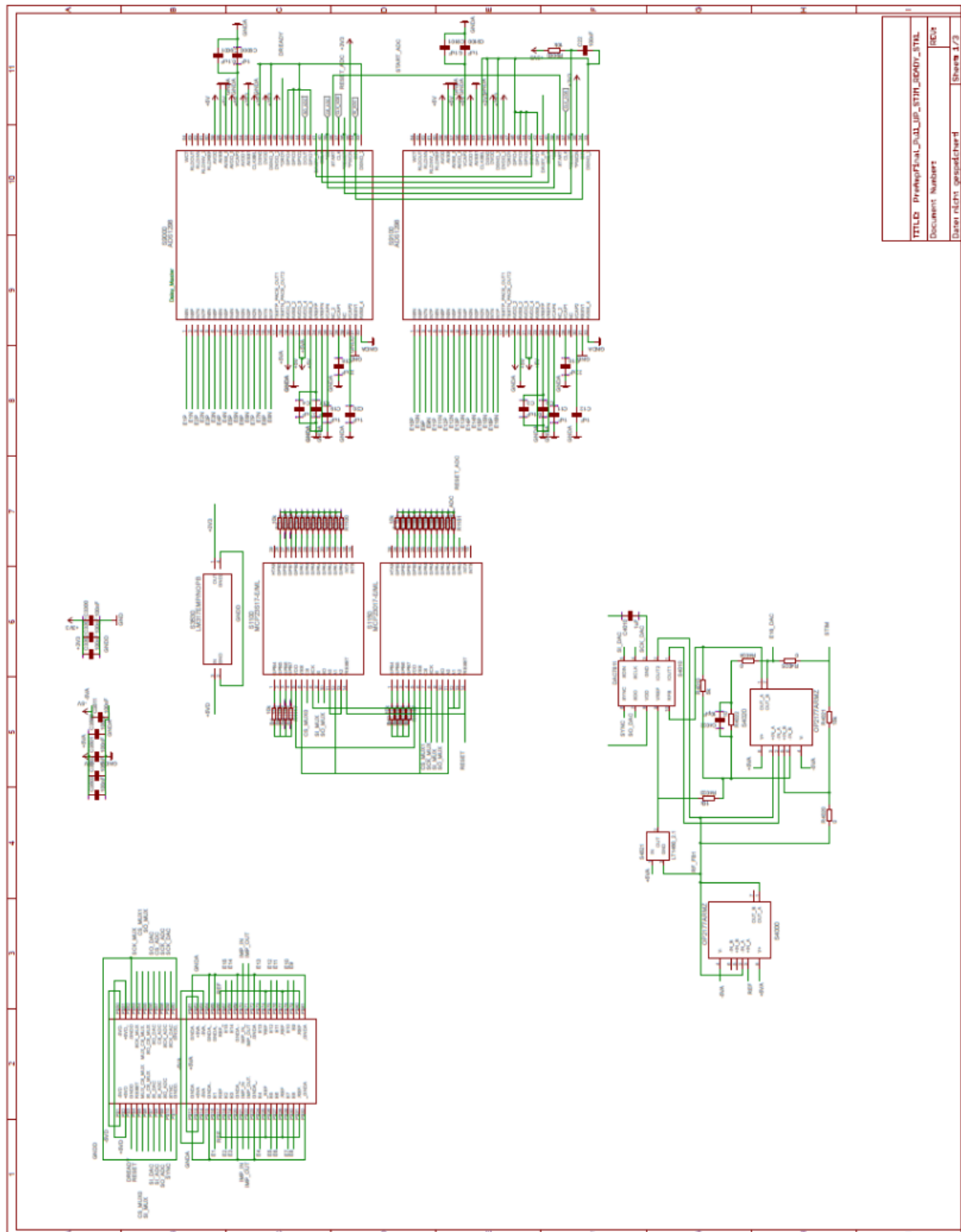


Abbildung 54: Seite 1 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Verdrahtung PCIe-Schnittstelle, GPIO-Linedriver, ADCs und Stimulationsschaltung).

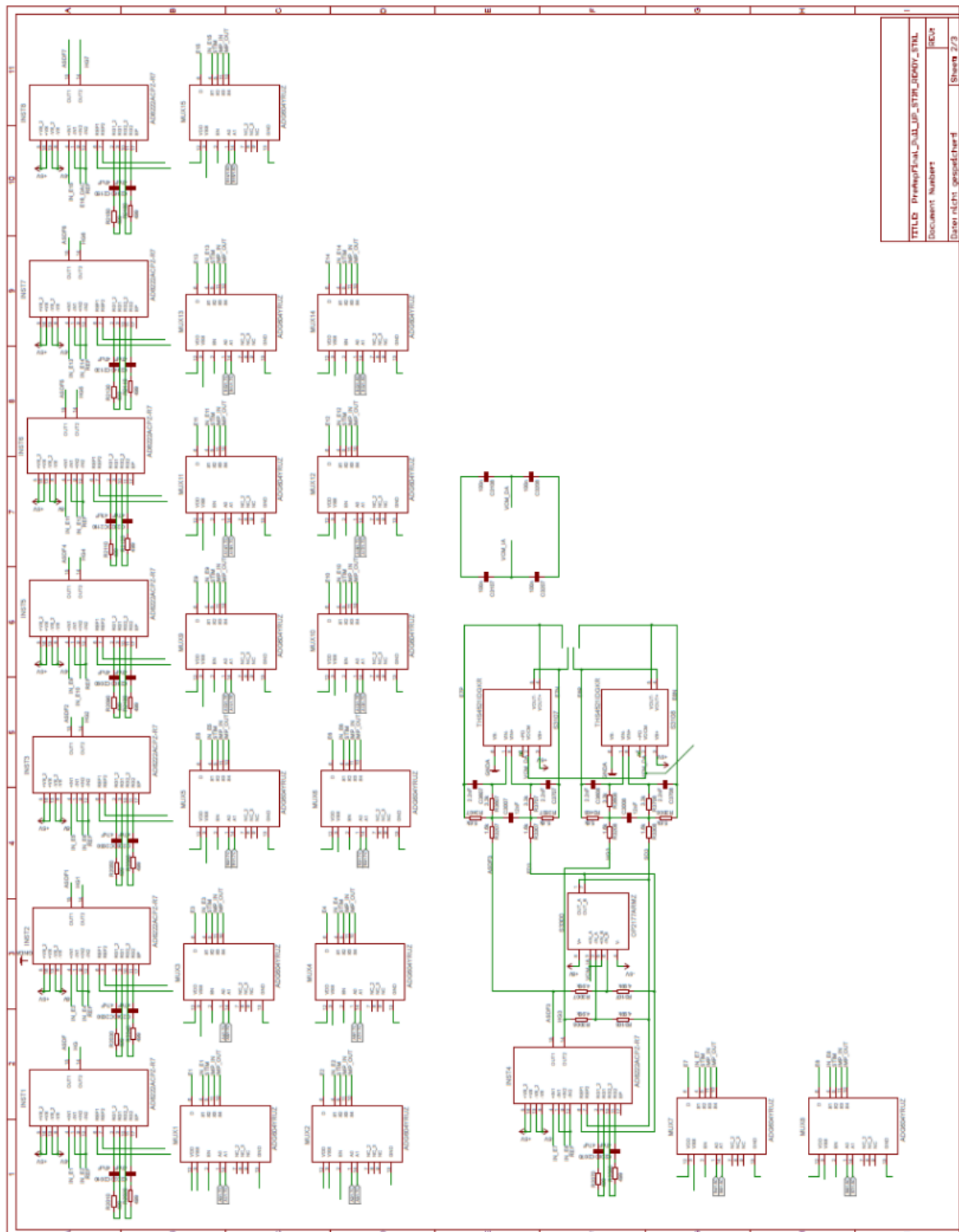
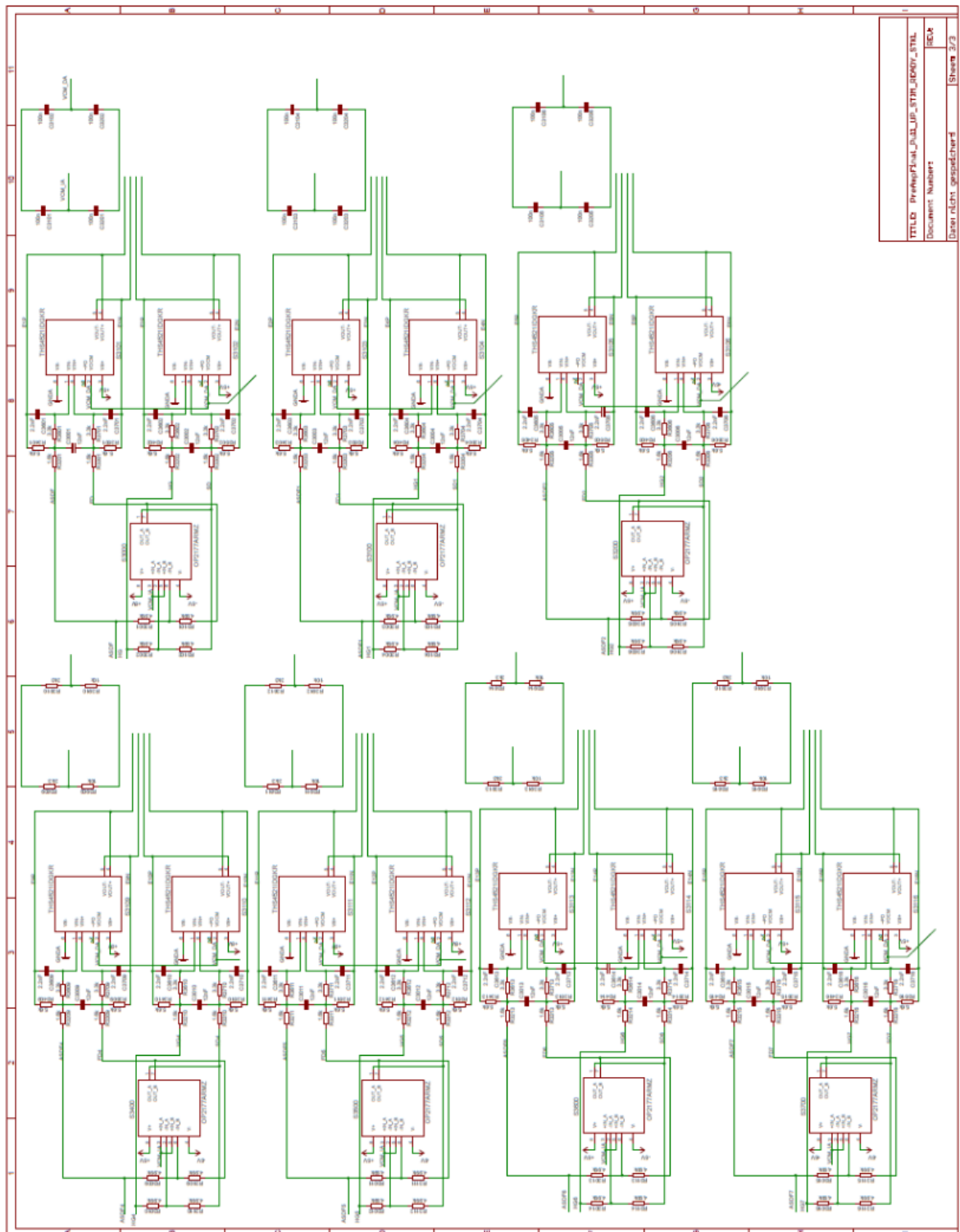


Abbildung 55: Seite 2 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Instrumentierverstärker, Verdrahtung Multiplexer, erste Vorverstärkergruppe).

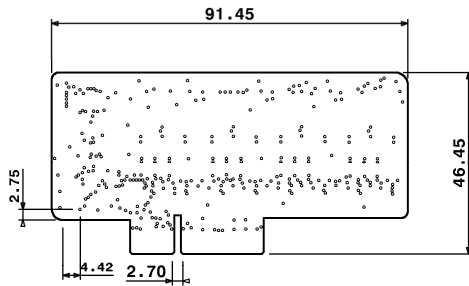


TITEL: PreampFinal_3UL_1P_3THS_100V_3TAL	IEC4
Document Number:	
Date: nicht gespeichert	Sheet: 3/3

Abbildung 56: Seite 3 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Vorverstärkergruppe 2 bis 8).

6.4 Leiterplattenaufbau des Vorverstärkers

E586140 PCB Mechanical view (topview)



Drill Report : Layer E586140-60

Symbol	END.dia (mm)	ToolDia (*0.01mm)	number of Holes	spec.desc. Nibb(N) mill(M)	NPTH	Made by: Henil
.	0.25	35	329	0		Date: 2013 10 17
						File: E586140

Abbildung 57: Mechanische Fertigungsunterlagen des in der vorliegen Arbeit entwickelten Vorverstärkers.

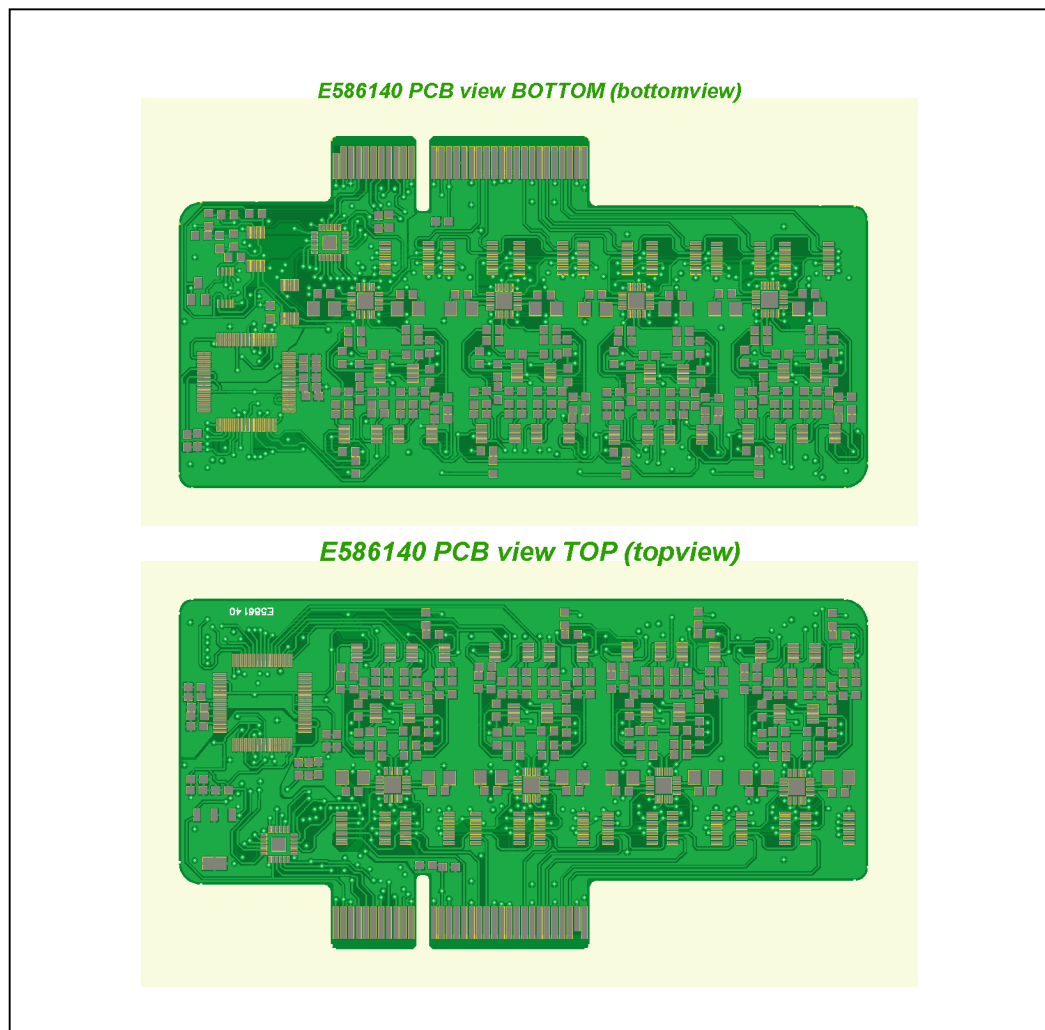


Abbildung 58: Leiterplattenaufbau (Ansicht Lötstopp-Lack) des in dieser Arbeit entwickelten Vorverstärkers.



Abbildung 59: Leiterplattenaufbau der einzelnen Lagen des in dieser Arbeit entwickelten Vorverstärkers.

6.5 Model des Vorverstärkers

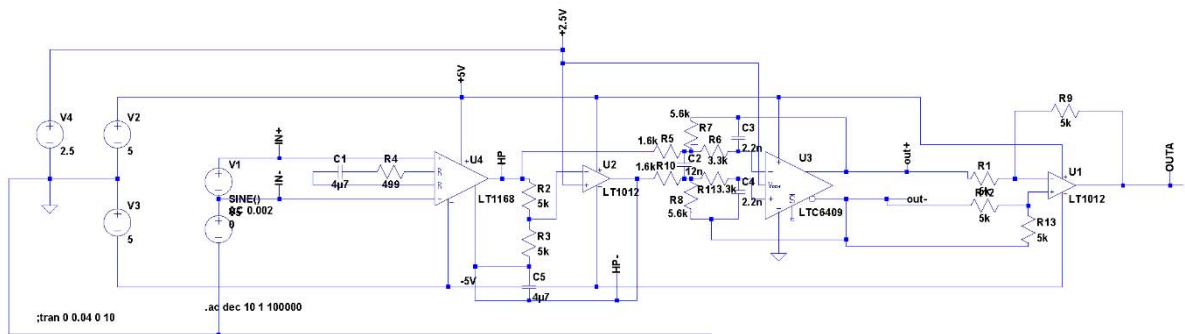


Abbildung 60: LTSpice Model des Vorverstärkers welcher für diese Arbeit entwickelt wurde (HP 1.Ordnung und TP 2.Ordnung, gain = 54 dB).

6.6 Bodediagramm des Vorverstärkers

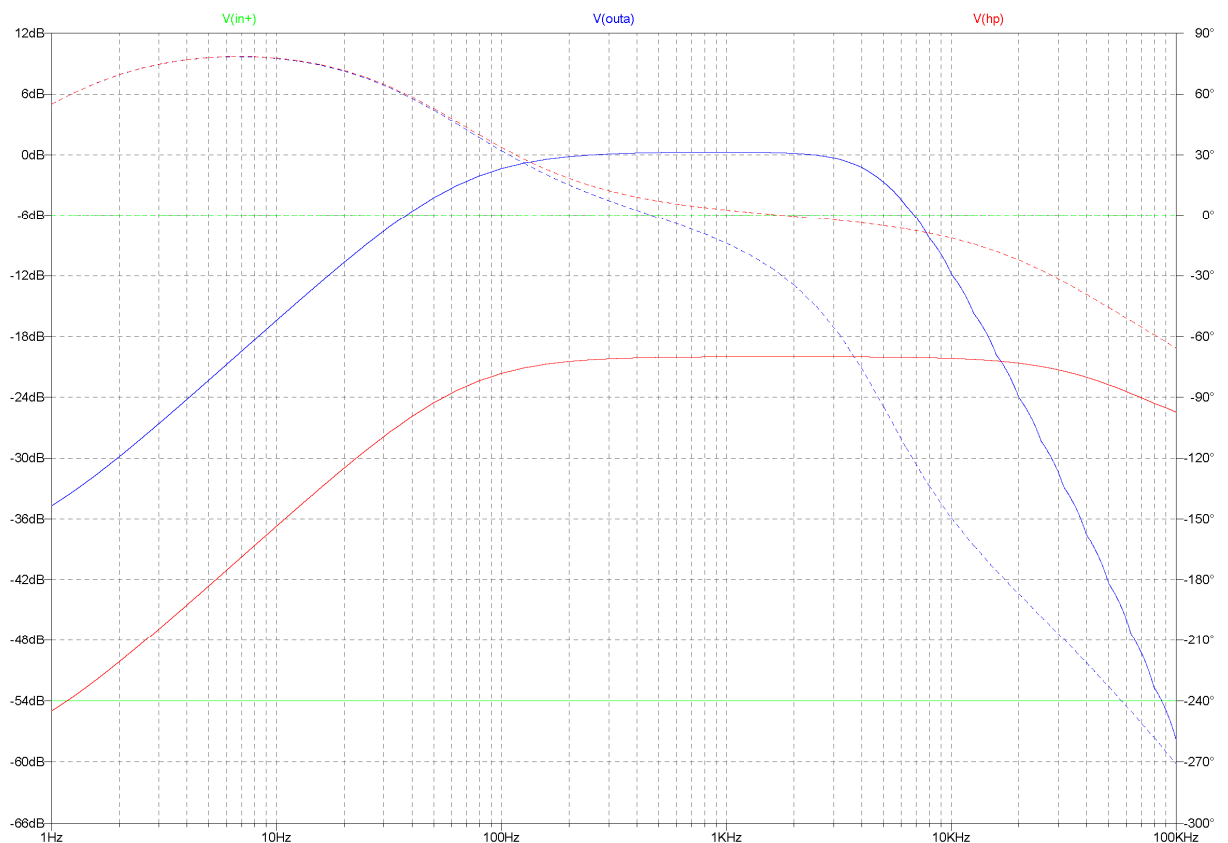


Abbildung 61: Simuliertes Bodediagramm des in Abbildung 60 dargestellten Vorverstärkers (grün Eingangssignal, rot Signal nach dem Hochpass, Blau Signal nach dem Sallenkey-Filter).

7 Literaturverzeichnis

- [1] I. L. Jones *et al.*, "The potential of microelectrode arrays and microelectronics for biomedical research and diagnostics," *Analytical and Bioanalytical Chemistry*, vol. 399, no. 7, pp. 2313-2329, 2010.
- [2] M. A. Lebedev, and M. A. L. Nicolelis, "Brain-machine interfaces: past, present and future," *Trends in Neurosciences*, vol. 29, no. 9, pp. 536-546.
- [3] H. Pfützner, "Angewandte Biophysik," *SpringerWienNewYork*, vol. Auflage 2, 2012.
- [4] H. B. K. Barret, S. Boitano, S. Barman, "Ganong's Review of Medical Physiology," vol. 23rd.
- [5] R. Frank, J. G. Robert, and R. Susanne, "Neuron modeling," *Handbook of Neuroprosthetic Methods*, Biomedical Engineering: CRC Press, 2002.
- [6] S. C. Terry, J. H. Jerman, and J. B. Angell, "A gas chromatographic air analyzer fabricated on a silicon wafer," *Electron Devices, IEEE Transactions on*, vol. 26, no. 12, pp. 1880-1886, 1979.
- [7] J. C. McDonald *et al.*, "Fabrication of microfluidic systems in poly(dimethylsiloxane)," *ELECTROPHORESIS*, vol. 21, no. 1, pp. 27-40, 2000.
- [8] A. M. Taylor *et al.*, "Microfluidic Multicompartment Device for Neuroscience Research," *Langmuir*, vol. 19, no. 5, pp. 1551-1556, Mar 4, 2003.
- [9] M. E. J. Obien *et al.*, "Revealing Neuronal Function through Microelectrode Array Recordings," *Frontiers in Neuroscience*, vol. 8, 2015-January-6, 2015.
- [10] N. Li, A. Tourovskaia, and A. Folch, "Biology on a Chip: Microfabrication for Studying the Behavior of Cultured Cells," vol. 31, no. 5&6, pp. 66, 2003-11-30, 2003.
- [11] T. H. Park, and M. L. Shuler, "Integration of Cell Culture and Microfabrication Technology," *Biotechnology Progress*, vol. 19, no. 2, pp. 243-253, 2003.
- [12] X.-J. Huang, A. M. O'Mahony, and R. G. Compton, "Microelectrode Arrays for Electrochemistry: Approaches to Fabrication," *Small*, vol. 5, no. 7, pp. 776-788, 2009.
- [13] G. Buzsáki, C. A. Anastassiou, and C. Koch, "The origin of extracellular fields and currents — EEG, ECoG, LFP and spikes," *Nat Rev Neurosci*, vol. 13, no. 6, pp. 407-420, 06//print, 2012.
- [14] D. A. Henze *et al.*, "Intracellular Features Predicted by Extracellular Recordings in the Hippocampus In Vivo," *Journal of Neurophysiology*, vol. 84, no. 1, pp. 390-400, 2000-07-01 00:00:00, 2000.
- [15] D. A. Robinson, "The electrical properties of metal microelectrodes," *Proceedings of the IEEE*, vol. 56, no. 6, pp. 1065-1071, 1968.
- [16] A. L. Hodgkin, and A. F. Huxley, "A quantitative description of membrane current and its application to conduction and excitation in nerve," *The Journal of Physiology*, vol. 117, no. 4, pp. 500-544, 1952.
- [17] M. E. J. Obien, A. Hierlemann, and U. Frey, "Factors affecting blind localization of a glass micropipette using a high-density microelectrode array." pp. 1-4.
- [18] S. Grimnes, and Ø. G. Martinsen, "Chapter 6 - GEOMETRICAL ANALYSIS," *Bioimpedance and Bioelectricity Basics (Second Edition)*, S. Grimnes and Ø. G. Martinsen, eds., pp. 161-204, New York: Academic Press, 2008.
- [19] Z. Somogyvári *et al.*, "Model-based source localization of extracellular action potentials," *Journal of Neuroscience Methods*, vol. 147, no. 2, pp. 126-137, 9/30/, 2005.

- [20] Z. Somogyvári *et al.*, "Localization of single-cell current sources based on extracellular potential patterns: the spike CSD method," *European Journal of Neuroscience*, vol. 36, no. 10, pp. 3299-3313, 2012.
- [21] I. Delgado Ruz, and S. R. Schultz, "Localising and classifying neurons from high density MEA recordings," *Journal of Neuroscience Methods*, vol. 233, pp. 115-128, 8/15/, 2014.
- [22] U. Frey *et al.*, "Depth recording capabilities of planar high-density microelectrode arrays." pp. 207-210.
- [23] M. J. Nelson *et al.*, "Review of signal distortion through metal microelectrode recording circuits and filters," *Journal of Neuroscience Methods*, vol. 169, no. 1, pp. 141-157, 3/30/, 2008.
- [24] U. Frey *et al.*, "Switch-Matrix-Based High-Density Microelectrode Array in CMOS Technology," *Solid-State Circuits, IEEE Journal of*, vol. 45, no. 2, pp. 467-482, 2010.
- [25] C. D. James *et al.*, "Extracellular recordings from patterned neuronal networks using planar microelectrode arrays," *Biomedical Engineering, IEEE Transactions on*, vol. 51, no. 9, pp. 1640-1648, 2004.
- [26] N. K. Logothetis, C. Kayser, and A. Oeltermann, "In Vivo Measurement of Cortical Impedance Spectrum in Monkeys: Implications for Signal Propagation," *Neuron*, vol. 55, no. 5, pp. 809-823, 9/6/, 2007.
- [27] J. Thomas, D. Timothy, and W. Patrick, "Integrated circuit amplifiers for multi-electrode intracortical recording," *Journal of Neural Engineering*, vol. 6, no. 1, pp. 012001, 2009.
- [28] K. P. Eaton, and C. S. Henriquez, "Confounded spikes generated by synchrony within neural tissue models," *Neurocomputing*, vol. 65-66, pp. 851-857, 6//, 2005.
- [29] J. Martinez *et al.*, "Realistic simulation of extracellular recordings," *Journal of Neuroscience Methods*, vol. 184, no. 2, pp. 285-293, 11/15/, 2009.
- [30] S. F. Lempka *et al.*, "Theoretical analysis of intracortical microelectrode recordings," *Journal of neural engineering*, vol. 8, no. 4, pp. 045006-045006, 07/20, 2011.
- [31] D. Jackel *et al.*, "Blind source separation for spike sorting of high density microelectrode array recordings." pp. 5-8.
- [32] L. A. Camuñas-Mesa, and R. Q. Quiroga, "A Detailed and Fast Model of Extracellular Recordings," *Neural Computation*, vol. 25, no. 5, pp. 1191-1212, 2013/05/01, 2013.
- [33] A. Hassibi *et al.*, "Comprehensive study of noise processes in electrode electrolyte interfaces," *Journal of Applied Physics*, vol. 96, no. 2, pp. 1074-1082, 2004.
- [34] F. Heer, "CMOS-based microelectrode array for communication with electrogenic cells," Physical Electronics Laboratory, Swiss Federal Institute of Technology (ETH) Zürich, 2005.
- [35] R. C. Gesteland *et al.*, "Comments on Microelectrodes," *Proceedings of the IRE*, vol. 47, no. 11, pp. 1856-1862, 1959.
- [36] L. Xiao, A. Demosthenous, and N. Donaldson, "On the Noise Performance of Pt Electrodes." pp. 434-436.
- [37] R. R. Harrison, "The Design of Integrated Circuits to Observe Brain Activity," *Proceedings of the IEEE*, vol. 96, no. 7, pp. 1203-1216, 2008.
- [38] W. Puffitsch, "Einführung in LTSpice," Technical University of Vienna, 2010.
- [39] ILFA. "Design-Optimierung," www.ilfa.de/design-optimierung.html.

- [40] T. Reiter, "NerveScope_Manuel," www.dropbox.com/s/dakdbfdfzht13ej/NerveScope_Manual_V0.3.pdf?dl=0, 2015].
- [41] M. Engelhardt, "SPICE Differentiation," *LT Journal of Analog Innovation*, 2015.
- [42] Z. Salcic, and A. Smailagic, "Introduction to VHDL," *Digital Systems Design and Prototyping: Using Field Programmable Logic and Hardware Description Languages*, pp. 313-331, 2000.
- [43] T. Reiter, "VHDL_Projekt," www.dropbox.com/sh/wh6jem28rebxer2/AACbGHTHk3W78qpyzhEHzglEa?dl=0, 2015].
- [44] T. Reiter, "MATLAB_Projekt," www.dropbox.com/sh/qcmzsysuwb18dxh/AACZ27eqlyjLpt6aHJ6CYCula?dl=0, 2014].
- [45] multichannelsystems, "60MEA-SG," www.multichannelsystems.com/products/60mea-sg, 2016].
- [46] N. Srivastava, A. Shadab, and G. Shukla, "Yokto (10-24V) Instrumentation Amplifier." pp. 116-121.
- [47] A. Devices, "AD8222-Precision, Dual-Channel Instrumentation Amplifier," Rev. A, <http://www.analog.com/en/products/amplifiers/instrumentation-amplifiers/ad8222.html#product-overview>.
- [48] P. Garrett, "Filters for Measurement Signals," *Advanced Instrumentation and Computer I/O Design: Real-Time Computer Interactive Engineering*, pp. 63-94: Wiley-IEEE Press, 1994.
- [49] R. P. Sallen, and E. L. Key, "A practical method of designing RC active filters," *Circuit Theory, IRE Transactions on*, vol. 2, no. 1, pp. 74-85, 1955.
- [50] T. Reiter, "Motherboard_Layout," www.dropbox.com/sh/4a4c6giw3jvnbxo/AACozTj6BMp2snXpv9ATUZFga?dl=0, 2014].
- [51] T. Reiter, "Vorverstärker_Layout," www.dropbox.com/sh/7nquec8gkqph6wf/AAAF_EgfvwuRn1cvxliJT2D0a?dl=0, 2014].
- [52] T. Reiter, "Chip_Träger_Layout," www.dropbox.com/sh/4e5hys2g7xvjdct/AABZsp61qQsj43Li4tpWOQx-a?dl=0, 2014].

8 Abbildungsverzeichnis

Abbildung 1: Struktur einer etwa 10 μm großen tierischen Zelle unter Berücksichtigung verschiedener Arten von Organellen (graphische Aufbereitung von mikroskopischen Dünnschnittaufnahmen) [3, S.8].....	5
Abbildung 2: Motorneuron mit myelinisierten Axon [4, S.81].....	6
Abbildung 3: Beispiele für Neuronen im menschlichen ZNS [4, S.81].....	8
Abbildung 4: Zeitverlauf des typischen Aktionsimpulses (R Niveau der Ruhespannung, S Niveau der Schwelle) für ein rasches Neuron. Der Zeitverlauf erklärt sich mit zeitlich begrenzter.....	11
Abbildung 5: Schematische Darstellung des Herstellungsprozesses einer Neuronen Kammer aus PDMS [8, S.1552].....	13
Abbildung 6: Gegenüberstellung von intra- und extrazellulären Aktionspotentialen von Pyramidenzellen aus dem dorsalen Hippocampus [14, S.392].	15
Abbildung 7: MEA Neuron-Elektroden Schnittstelle [9, S.13].....	16
Abbildung 8: Äquipotentiallinien im Bereich eines Neurons [9, S.13].....	17
Abbildung 9: Ersatzschaltbild der Elektroden- und Eingangs- Impedanz [9, S.13].	18
Abbildung 10: MEA Stimulations- und Aufzeichnungskette mit Rauschtypen und Rauschquellen nach M. E. J. Obien [9, S.11].	20
Abbildung 11: Signalgenerator von Multichannel Systems, 60MEA-SG [45].	25
Abbildung 12: Ersatzschaltbild eines Differenzverstärkers.....	27
Abbildung 13: Vereinfachtes Ersatzschaltbild des AD8222 Instrumentierverstärkers [47, S.15].	28
Abbildung 14: Erzeugung des Differenzsignales.....	29
Abbildung 15: Ideales Tiefpassfilter [48, S.2].	30
Abbildung 16: Schaltbild des für die vorliegende Arbeit entwickelten differentieller Sallen-Key TP-Filter 2.Ordnung.....	31
Abbildung 17: Hardwareaufbau (Abgebildet von links: FPGA Board von Digilent, entwickeltes Motherboard mit Vorverstärkern, gefertigte Trägerplatine).....	32
Abbildung 18: FPGA Board (Nexys 3 mit Spartan 6 FPGA).....	33
Abbildung 19: VHDL Block: top_level:.....	35
Abbildung 20: VHDL Block: comm_fpga_fx2:	36
Abbildung 21: VHDL Block: seven_seg:.....	36
Abbildung 22: VHDL Block: PLL:.....	36
Abbildung 23: VHDL Block: CELLULAR_RAM_ORGANIZER:	37
Abbildung 24: VHDL Block: nCS_GEN:	37
Abbildung 25: VHDL Block: initial_the_code	37
Abbildung 26: VHDL Block: SPI_MUX	38
Abbildung 27: VHDL Block: SYNC_ADC	38

Abbildung 28: Fotografie des im Rahmen dieser Arbeit entwickelten Motherboards (eingezeichnet sind die Bereiche des digitalen und analogen Teiles sowie das pi-Filters).....	40
Abbildung 29: PCIe Schnittstelle eines Vorverstärkers.	41
Abbildung 30: Fotografie des in dieser Arbeit entwickelten Vorverstärkers (eingezeichnet sind die Bereiche des analogen und digitalen Teiles).....	43
Abbildung 31: Aufnahme des für die vorliegende Arbeit entwickelten Biochipträgers mit MEA (eingezeichnet sind die Messleitung, die Leiterplatte mit Federstiftkontakten zur Verbindung mit dem MEA sowie der Biochiphalter mit MEA und Mikrofluidik).....	44
Abbildung 32: Auszug aus dem für die Datenaufbereitung der neuronalen Signale entwickelten c++ -Programm.	46
Abbildung 33: Navigationsfenster der GUI welches für die vorliegende Arbeit entwickelt wurde.	47
Abbildung 34: Visualisierung von 60 Kanälen bei aktivem digitalen Filter.....	48
Abbildung 35: Aufzeichnung von 60 Kanälen bei aktivem digitalen Filter.	48
Abbildung 36: Wiedergabe von allen 60 Kanälen über 12 Sekunden samt Störung (an allen Kanälen zwischen 3 und 4 Sekunden).....	49
Abbildung 37: Auswahl eines zu analysierenden Kanals.	50
Abbildung 38: Vergrößertes und nachträglich gefiltertes Signal einer Nervenzelle.	51
Abbildung 39: Gespeichertes Signal einer Nervenzelle im Format BMP.....	51
Abbildung 40: Fourier-Spektrum des oben dargestellten analysierten Signales einer Nervenzelle.....	52
Abbildung 41: Nervensignal vom Typ: Hippocampal Slice, Population Spike aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	54
Abbildung 42: Nervensignal vom Typ: Hippocampal Neurons, Spikes aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	54
Abbildung 43: Nervensignal vom Typ: Heart, ECG Atrium aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	55
Abbildung 44: Nervensignal vom Typ: Heart, Ventricle FP aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	55
Abbildung 45: Nervensignal vom Typ: Cardiomyocytes, Ventricle FP aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	56

Abbildung 46: Nervensignal vom Typ: Retina, ERG with Spike aus dem Signalgenerator, zur Überprüfung der Funktion der einzelnen Messkanäle und zur Auslegung der Filter.....	56
Abbildung 47: Signal einer pyramidal Zelle aus dem Hippocampus einer Maus gemessen mit eigenem Messaufbau (CHIP_Nr.1, Kanal 5).....	58
Abbildung 48: Vergleichssignal einer pyramidal Zelle aus dem Hippocampus einer Maus gemessen mit dem Messaufbau von MCS (CHIP_Nr.1, Kanal 5).....	58
Abbildung 49: Signal einer pyramidal Zelle aus dem Hippocampus einer Maus gemessen mit eigenem Messaufbau (CHIP_Nr.3, Kanal 13).....	59
Abbildung 50: Vergleichssignal einer pyramidal Zelle aus dem Hippocampus einer Maus gemessen mit dem Messaufbau von MCS (CHIP_Nr.3, Kanal 13).....	59
Abbildung 51: Schaltplan der Trägerplatine für den in dieser Arbeit entwickelten Messaufbau.	63
Abbildung 52: Mechanische Fertigungsunterlagen der im Zuge dieser Arbeit entwickelten Trägerplatine.	64
Abbildung 53: Leiterplattenaufbau der einzelnen Lagen der Trägerplatine welche für die vorliegende Arbeit entwickelt wurde.....	65
Abbildung 54: Seite 1 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Verdrahtung PCIe-Schnittstelle, GPIO-Linedriver, ADCs und Stimulationsschaltung).....	66
Abbildung 55: Seite 2 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Instrumentierverstärker, Verdrahtung Multiplexer, erste Vorverstärkergruppe).....	67
Abbildung 56: Seite 3 des Schaltplans des Vorverstärkers welcher in der vorliegenden Arbeit entwickelt wurde. (Vorverstärkergruppe 2 bis 8).	68
Abbildung 57: Mechanische Fertigungsunterlagen des in der vorliegenden Arbeit entwickelten Vorverstärkers.....	69
Abbildung 58: Leiterplattenaufbau (Ansicht Lötstopp-Lack) des in dieser Arbeit entwickelten Vorverstärkers.....	69
Abbildung 59: Leiterplattenaufbau der einzelnen Lagen des in dieser Arbeit entwickelten Vorverstärkers.....	70
Abbildung 60: LTSpice Model des Vorverstärkers welcher für diese Arbeit entwickelt wurde (HP 1.Ordnung und TP 2.Ordnung, gain = 54 dB).	71
Abbildung 61: Simuliertes Bodediagramm des in Abbildung 60 dargestellten Vorverstärkers (grün Eingangssignal, rot Signal nach dem Hochpass, Blau Signal nach dem Sallenkey-Filter).	71

9 Formelverzeichnis

Formel 1: Nernst-Gleichung [5, S.5].....	9
Formel 2: Goldman-Gleichung [5, S.6].....	9
Formel 3: Elektrodenpotential in homogenen Isotopen Medium [17, S.2].	17
Formel 4: Thermische Rauschdichte [36, S.1].	21
Formel 5: Berechnung der Ausgangsspannung eines Differenzverstärkers.	27
Formel 6: Einstellung der Verstärkung des Instrumentierverstärkers [47, S.15]....	28

10 Tabellenverzeichnis

Tabelle 1: Übersicht der Ionenkonzentrationen [3, S.159].	10
Tabelle 2: Zuordnung der 68 poligen VHDCI-Schnittstelle am FPGA- und Mother-Board.	34

11 Abkürzungsverzeichnis

ADC	Analog digital converter
ASIC	Application-specific integrated circuit
bzw.	beziehungsweise
d.h.	das heißt
DAC	Digital analog converter
EAP	Extracellular action potential
etc.	et cetera
FPGA	Field Programmable Gate Array
HDMEA	High density MEA
IAP	Intracellular action potential
LFP	Local field potential
max.	maximal
MEA	Multi Electrode Array
MUX	Multiplexer
PCB	Printed Circuit Board
PDMS	PolyDiMethylSiloxan
SNR	Signal noise ratio
sog.	sogenannt
SPI	Serial Peripheral Interface
SPICE	Simulation Program with Integrated Circuit Emphasis
VHDCI	Very high density cable interconnect
VHDL	Very High Speed Integrated Circuit Hardware Description Language
ZNS	Zentrales Nerven System